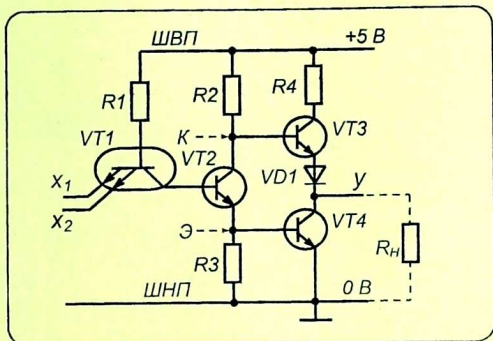


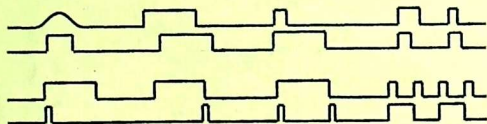
Р. Н. Халиуллин



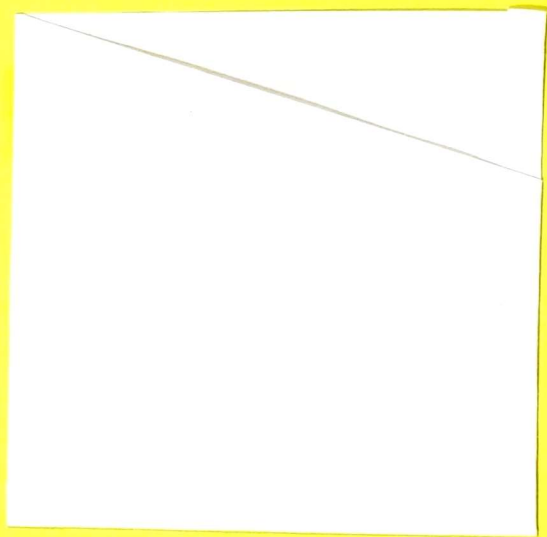
# ИМПУЛЬСНАЯ И ЦИФРОВАЯ ТЕХНИКА

Лабораторный практикум

Учебное пособие для студентов физических  
и технических специальностей  
высших учебных заведений



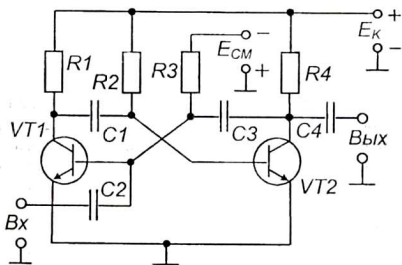
Ош 2008



Р. Н. Халиуллин

# ИМПУЛЬСНАЯ И ЦИФРОВАЯ ТЕХНИКА

Лабораторный практикум



Учебное пособие для студентов физических  
и технических специальностей  
высших учебных заведений

4623

**БИБЛИОТЕКА**  
Ошского государственного  
университета

ИНВ № 934126

Ош 2008

УДК 621.37  
ББК 32.973  
X 17

Рекомендовано к печати решением Ученого Совета ОшГУ от 28.11.2007 г.

Рецензенты: Тешебаев А. - зав. каф. электрификации и ТОО  
Ошского технологического университета,  
канд. техн. наук, проф.  
Садыков Э. - зав. каф. телекоммун. систем ОшГУ,  
канд. техн. наук, доц.

Халиуллин Р.Н.

X 17 Импульсная и цифровая техника: Лабораторный практикум:  
Учеб. пособие для студ. физ. и техн. спец. высш. учеб. заведе-  
ний. / Ошск. гос. ун-т. - Ош: 2008. - 152 с.

ISBN 978-9967-03-438-9

В пособие включено 17 лабораторных работ по импульсной технике, физическим основам электронно-вычислительной техники, интегральным микросхемам. Содержание пособия соответствует учебным программам для студентов, обучающихся по специальностям «Физика», «Микроэлектроника», «Сети связи и системы коммуникаций». Каждая лабораторная работа обеспечена основательной и достаточной теоретической базой с подробным освещением физических принципов работы электронных приборов и схем, а также особенностей измерений электрических величин.

Содержание каждой лабораторной работы охватывает основные этапы работы студента по её выполнению: постановка цели и содержания работы, краткие теоретические сведения, схема исследования, необходимое оборудование и приборы, сборка и опробование установок, эксперименты и измерения, обработка результатов исследования, методические указания к отчету, вопросы для подготовки, список литературы.

Пособие может использоваться для самостоятельного изучения общих вопросов импульсной и цифровой электроники.

X 2302020400-08

УДК 621.37  
ББК 32.973

ISBN 978-9967-03-438-9

© Ошский государственный университет, 2008

## ВВЕДЕНИЕ

За последние три десятилетия радиоэлектроника в своем развитии достигла грандиозных успехов. В первую очередь, это связано с широким внедрением импульсной и цифровой техники в различные области применения электроники. Это – современная электронно-вычислительная и офисная техника, системы связи и телевидения, автоматика и робототехника.

Изучение курса импульсной и цифровой техники и, формируемое при этом понимание принципов работы импульсных и цифровых устройств, оказывает решающий вклад в формирование современного специалиста в различных областях применения электроники. Кроме того, оно выполняет также важную роль в формировании профессиональных умений будущего учителя физики, труда и общетехнических дисциплин.

Лекционные и лабораторные занятия по импульсной и цифровой технике способствуют систематизации физико-технических знаний, полученных в процессе изучения основ электроники, придают этим знаниям практическую направленность, развивают измерительные и конструкторские умения, а также навыки чтения и понимания принципиальных, структурных и функциональных схем импульсных и цифровых устройств.

Лабораторный практикум охватывает основные разделы импульсной и цифровой техники: это изучение элементной базы микроэлектроники, процессов формирования электрических импульсов, их обработки и преобразования. Принцип работы импульсных устройств рассматривается одновременно на схемах из дискретных элементов и на схемах с интегральными микросхемами. Большое внимание уделено изучению физических и логических основ электронно-вычислительной техники.

В описание каждой лабораторной работы включены основные теоретические сведения и вопросы для самопроверки. Такая структура содержания лабораторных работ позволяет использовать их одновременно в качестве источника новых знаний и в качестве объекта самостоятельной работы студентов над курсом, причем, контрольные вопросы по каждой лабораторной работе, безусловно, входят в содержание экзамена.

Выполнение каждой лабораторной работы требует обязательного соблюдения правила: не знаешь – не включай! Поэтому, прежде чем приступить к измерениям и экспериментам, студент должен сдать допуск, то есть, ответить на контрольные вопросы и продемонстрировать знание теории и сущности физических явлений, лежащих в основе каждой лабораторной работы.

Данные лабораторные работы разработаны в лаборатории радиоэлектроники и физических основ электронно-вычислительной техники Ошского Государственного университета и прошли апробацию в течение более 30 лет, причем, из года в год, в них вносились изменения, связанные со сменой элементной базы электроники и поколений радиоизмерительных приборов.

Автор будет благодарен читателям, приславшим свои замечания, которые будут учтены при издании книги на кыргызском языке.

## Лабораторная работа 1

### ИЗУЧЕНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ НА ДИОДАХ И ТРАНЗИСТОРАХ

- Цель работы:*
1. Знакомство с технической реализацией логических операций в конкретных радиоэлектронных схемах.
  2. Выработка навыков составления и анализа схем логических устройств.

- Содержание работы:*
1. Знакомство с логическими операциями И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ.
  2. Изучение электронных схем логических элементов на диодах, транзисторах и в микросхемном исполнении.

#### 1. Краткие теоретические сведения

Мыслительная деятельность человека связана с логическими операциями «И», «ИЛИ», «НЕ», которые осуществляются клетками головного мозга над поступающей информацией. Мы ими пользуемся, составляя высказывания (предложения, равенства и т.д.). Научить машину «мыслить», то есть, обрабатывать смысловую информацию, производить математические операции, переводить и так далее, можно с помощью комбинации устройств, способных осуществлять указанные логические преобразования.



Рис. 1

Например, высказывание «да-нет-нет-да» можно записать: «1001» или воспроизвести пульсирующим (импульсным) током (рис. 1).

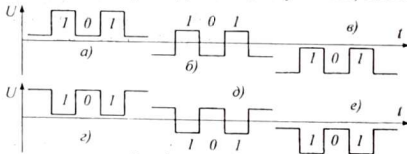


Рис. 2

Наличие напряжения сигнала информации  $U_{II} > 0$  в момент появления тактового импульса  $U_{\Gamma} = 1$ , означает «1». Если в момент прихода тактового импульса напряжение  $U_{II} = 0$ , то это соответствует «0». Осуществление логических операций сводится к преобразованию электрических сигналов.

Электронные приборы могут находиться в двух крайних ключевых состояниях: например, диод или транзистор полностью открыт или полностью закрыт. В одном случае протекает ток, в другом - тока нет. Выбор электрического представления логических «1» и «0» определяется особенностями применяемых полупроводниковых приборов или конструктивными особенностями схем.

Например, если условиться, что «единице» соответствует более высокий потенциал, чем «нулю», тогда говорят, что электрические сигналы соответствуют положительной логике (рис 2, а, б, в), если наоборот, - отрицательной логике (рис. 2. г, д, е). Как видно из рисунка, наиболее удобными являются сигналы первого (а) типа, которые широко используются в вычислительной технике. При этом «единице» соответствует высокое, а нулю низкое (близкое к нулю) положительное напряжение. Такие сигналы удобно использовать в логических схемах на транзисторах структуры  $n-p-n$ .

Для логических схем на транзисторах  $p-n-p$  структуры лучше подходят сигналы типа (е). В любом случае, при выполнении работы следует руководствоваться принципом: есть напряжение - «единица», нет напряжения - «нуль».

1. **Логическая операция НЕ.** Простейшей логической операцией является операция логического отрицания - «НЕ». *Операцией «НЕ» называется изменение истинности высказывания на противоположное.* Иногда эту операцию называют инвертированием (переворачиванием). Инвертирование логической величины  $A$  записывается:  $\bar{A}$  (читается «не А»). Высказывание «1001» превращается в «0110» (то есть,  $\overline{1001} = 0110$ ). Соответствующий электрический сигнал также изменяется (см. рис. 3).

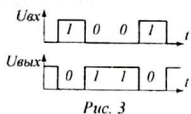


Рис. 3

Изменение истинности высказывания на противоположное. Иногда эту операцию называют инвертированием (переворачиванием). Инвертирование логической величины  $A$  записывается:  $\bar{A}$  (читается «не А»). Высказывание «1001» превращается в «0110» (то есть,  $\overline{1001} = 0110$ ). Соответствующий электрический сигнал также изменяется (см. рис. 3).

Простейшая схема «НЕ» может быть реализована на электронной лампе или транзисторе, включенном в схему простейшего усилительного каскада (рис. 4). Дело в том, что выходное (анодное или коллекторное) напряжение лампы или транзистора всегда изменяется в противофазе с входным напряжением.

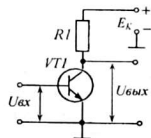


Рис. 4



$x$	$y$
0	1
1	0

Рис. 5

Например, при увеличении напряжения на управляющей сетке лампы или базе транзистора напряжение на аноде (коллекторе) понижается, а с повышением управляющего входного напряжения выходное напряжение понижается. Действительно, при отсутствии входного напряжения  $U_{вх} = 0$  ( $x = 0$ ) транзистор заперт и напряжение на коллекторе максимально:  $U_K = U_{K_{макс}} = E_K$ , то есть ( $y = 1$ ), а при подаче на вход положительного напряжения ( $x = 1$ ) транзистор открывается и напряжение на коллекторе уменьшается за счет падения напряжения на резисторе  $R_K$ :  $U_K = E_K - I_K \cdot R_K$ , (то есть,  $y = 0$ ). **Запомните:** подача «единицы» на вход - означает соединение входа с шиной высокого потенциала (ШВП), а подача «нуля» - соединение входа с шиной нулевого потенциала (ШНП), иногда называемую «массой».

Условное обозначение логического устройства, осуществляющего операцию «НЕ», показано на рис. 5. Колечко означает инвертирование сигнала, то есть, входной  $x$  превращается в  $y = \bar{x}$ . Символ «1» в обозначении указывает,

что в исходном состоянии, когда на входе  $x = 0$ , выходное напряжение равно «единице». Таблица истинности (таблица логических состояний) элемента «ИЕ» проста и состоит всего из двух строк (см. рис. 5).

2. Операция **ИЛИ**. Логической операцией «ИЛИ» называется объединение нескольких высказываний в одно сложное высказывание, которое истинно, если истинно хотя бы одно из исходных высказываний, и ложно, если ложны все исходные высказывания. Иногда эту операцию называют операцией логического сложения:  $C = A + B$ , где  $C$  – высказывание, составленное из двух высказываний –  $A$  и  $B$ .

Простейшая логическая схема ИЛИ может быть осуществлена, например, на диодах. На рисунке 7 приведена схема трехвходового логического элемента ИЛИ. Обратите внимание, что хотя входы и выход на схеме имеют по одному выводу, обозначенные как  $x_1, x_2, x_3, y$ , вторым выводом для них является «масса» – шина нулевого потенциала - ШНП. Например, подача напряжения на вход  $x_1$  означает подачу входного напряжения между выводом  $x_1$  и ШНП (массой). Поэтому часто на схемах вторые выводы входов и выходов не указываются.



$x_1$	$x_2$	$y$
0	0	0
0	1	1
1	0	1
1	1	1

Рис. 6

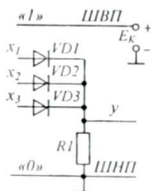


Рис. 7

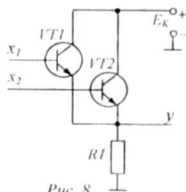


Рис. 8

При появлении сигнала «1» (положительного напряжения) на любом из входов  $x_1, x_2$  или  $x_3$  через резистор  $R1$  потечет ток и на выходе  $y$  появится положительное напряжение «1». Диоды  $VD1 - VD3$  включены таким образом, чтобы единица, подаваемая по одному входу, не проникла на другие, то есть, все входы при этом становятся равноправными и независимыми друг от друга.

Условное обозначение элемента «ИЛИ» с двумя входами и таблица его состояний приведены на рис. 6. Символ «1» в обозначении указывает, что выходное напряжение равно «единице», при подаче на входы хотя бы одного единичного сигнала.

Несмотря на простоту, диодные схемы применяются редко, ввиду того, что они потребляют энергию самого входного сигнала, и выходное напряжение всегда оказывается меньше входного, то есть, происходит ослабление сигнала. Для того чтобы сигнал при прохождении логического элемента не ослаблялся, необходимо обеспечивать компенсацию потерянной энергии за счет усиления. Такие логические элементы строятся, как правило, на транзисторах.

Транзисторная схема «ИЛИ», например на два входа (рис. 8), работает следующим образом: При отсутствии входных сигналов ( $x_1 = 0, x_2 = 0$ ), оба транзистора закрыты, ток через резистор  $R1$  не течет и выходное напряжение



низко ( $y = 0$ ). Если хотя бы один из транзисторов будет открыт, через резистор  $R1$  потечет ток и на выходе схемы появится высокое напряжение, то есть,  $y = 1$ . Как видно из схемы, напоминающей эмиттерный повторитель, выходное напряжение хотя и близко к значению входного  $U_{\text{вых}} \approx U_{\text{вх}}$ , но не превосходит его, то есть  $U_{\text{вых}} < U_{\text{вх}}$ .

**3. Операция И.** Логической операцией «И» называется объединение нескольких высказываний в одно сложное высказывание, которое истинно, если истинны все исходные высказывания, и ложно, если ложно хотя бы одно из исходных высказываний. Математически это представляется как операция логического умножения  $C = A \cdot B$  или просто:  $C = AB$ . Здесь высказывание  $C$  составлено из двух высказываний:  $A$  и  $B$ .

Условное обозначение двухвходового логического элемента «И» и таблица его состояний приведены на рис. 9. Знак «&» (амперсанд) – сокращенное обозначение английского слова «and». Электрическая схема логического умножения может быть реализована на диодах, причем схема может иметь два и более числа входов. Рассмотрим простейшую двухвходовую схему И (рис. 10).



$x_1$	$x_2$	$y$
0	0	0
0	1	0
1	0	0
1	1	1

Рис. 9

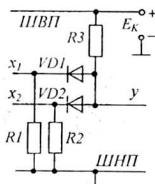


Рис. 10

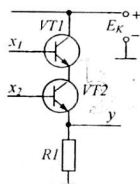


Рис. 11

Через резистор  $R3$  течет ток, если открыт хотя бы один диод. Для этого достаточно замкнуть один из входов на массу, то есть подать «нуль». При этом выходное напряжение низко и близко к нулю за счет падения напряжения на резисторе  $R3$ , то есть  $U_{\text{вых}} = E_K - I_K \cdot R_K$ . Это соответствует состоянию  $y = 0$ .

Лишь при условии, когда на все входы будет подано запирающее положительное напряжение ( $x_1 = x_2 = 1$ ), ток через резистор  $R3$  прекратится и на выходе установится высокое положительное напряжение  $U_{\text{вых}} = E_K$ , то есть  $y = 1$ .

Диоды  $VD1$  и  $VD2$  служат для развязки входов относительно друг друга, то есть, делают их независимыми друг от друга. Величины сопротивлений резисторов выбирают из условия  $R1 \gg R3$ ,  $R2 \gg R3$ .

На практике большое распространение получили транзисторные схемы: они более чувствительны, экономичны и надежны. Например, схема с последовательным соединением транзисторов (рис. 11) легко осуществляет логическую операцию И. Единичное положительное напряжение на выходе появится только в том случае, если одновременно открыты оба транзистора ( $x_1 = 1, x_2 = 1$ ).

При необходимости увеличить число входов, последовательно включает соответствующее число транзисторов. Однако это создает неудобство в свя-

зи с тем, что на базы верхних транзисторов требуется подавать сигналы более высокого уровня, чем на базы нижних.

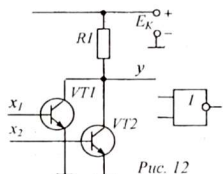


Рис. 12

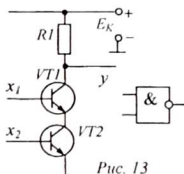


Рис. 13

Так как выходное напряжение, так же, как и в рассмотренной выше транзисторной схеме ИЛИ, снимается с эмиттера, усиления выходного сигнала не происходит. Поэтому для того, чтобы получить

усиление, выходное напряжение следует снимать с коллектора. Однако при этом, учитывая, что транзистор поворачивает фазу выходного сигнала на  $180^\circ$ , мы получим соответственно схемы, осуществляющие операции ИЛИ-НЕ (рис. 12) и И-НЕ (рис. 13). На этих же рисунках даны условные обозначения элементов ИЛИ-НЕ и И-НЕ.

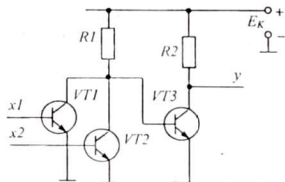


Рис. 14

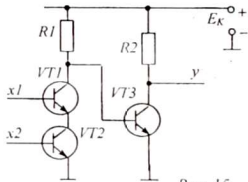


Рис. 15

Для того, чтобы получить схему, реализующую чисто операцию ИЛИ или чисто операцию И на транзисторах, необходимо выходной сигнал дополнительно инвертировать, то есть, повернуть фазу выходного напряжения ещё на  $180^\circ$ , что легко осуществляется подключением к выходам схем ИЛИ-НЕ и И-НЕ по одному элементу НЕ (рис. 14, 15).

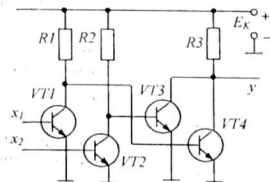


Рис. 16

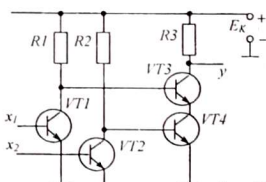


Рис. 17

Весьма интересна практическая интерпретация правила Ли де Моргана, согласно которого инверсия суммы  $a + b$  равна произведению инверсий слагаемых, то есть,  $\overline{a + b} = \overline{a} \cdot \overline{b}$ , а инверсия произведения  $a \cdot b$  равна сумме инверсий сомножителей, то есть,  $\overline{a \cdot b} = \overline{a} + \overline{b}$ . Например, схему ИЛИ можно превра-

тить в схему И, если на его входы подавать инвертированные сигналы (рис. 16) или схему И – в схему ИЛИ, так же включив на входы инверторы (элементы НЕ), (рис. 17), то есть,  $\overline{\overline{a+b}} = \overline{\overline{a} \cdot \overline{b}} = a \cdot b$  или  $\overline{\overline{a \cdot b}} = \overline{\overline{a} + \overline{b}} = a + b$ .

Логические элементы промышленностью выпускаются в виде микросхем, то есть, все детали схемы изготовлены на одном кристалле полупроводника и помещены в один корпус. Широкое применение нашел базовый логический элемент И–НЕ, на основе которого можно осуществить любые логические операции, например, НЕ, И, ИЛИ (рис. 18).

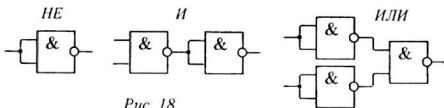


Рис. 18

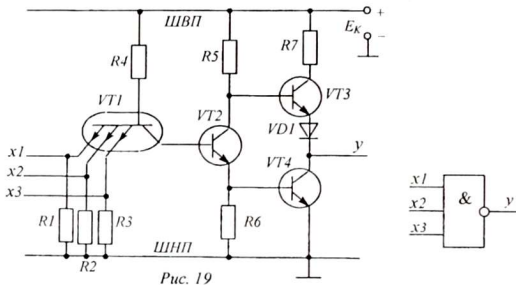
Основой типового элемента И–НЕ выбрана схема с многоэмиттерным транзистором (рис. 19). Многоэмиттерный транзистор ( $V_{T1}$ ) выполняет логическое умножение. Это обычный транзистор с одной базой, коллектором и несколькими эмиттерами. Схема его включения необычна: источник питания  $E_K$  подключен через резистор  $R_4$  к базе. Как известно в транзисторе имеются два  $p-n$ -перехода (эмиттерный и коллекторный), которые направлены навстречу друг другу, однако для положительного напряжения базы они открыты оба. Поэтому базовый ток, ограниченный резистором  $R_4$ , может протекать либо влево (через один из эмиттеров) либо вправо (в сторону коллектора).

Если хотя бы на одном входе имеется нулевой уровень, ( $x_1 = 0$ ,  $x_2 = 0$  или  $x_3 = 0$ ), то базовый ток многоэмиттерного транзистора  $V_{T1}$  потечет через соответствующий эмиттер. При этом за счет падения напряжения на резисторе  $R_4$  потенциал базы снижается настолько, что коллекторный ток (ток в сторону коллектора) оказывается невозможным. Вспомните, ток прямой ток через  $p-n$ -переход возникает только при напряжениях порядка 0,3 – 0,5 В, что связано с наличием в  $p-n$ -переходе потенциального барьера и потому для создания коллекторного тока необходимо, чтобы на базе  $V_{T1}$  имелось напряжение порядка 0,6 – 0,9 В, достаточное для преодоления потенциальных барьеров в  $p-n$ -переходах трех транзисторов -  $V_{T1}$ ,  $V_{T2}$  и  $V_{T4}$ , в то время, как за счет эмиттерного тока напряжение на базе  $V_{T1}$  снижается до значения порядка 0,3 – 0,4 В.

Так как коллекторный ток через  $V_{T1}$  отсутствует, транзистор  $V_{T2}$  (при отсутствии базового тока) закрыт и по той же причине закрыт транзистор  $V_{T4}$ . При этом напряжение на коллекторе закрытого транзистора  $V_{T2}$  высоко и транзистор  $V_{T3}$  – полностью открыт. Через открытый транзистор  $V_{T3}$  и диод  $V_{D1}$  выход  $y$  соединен с ШВП, а так как транзистор  $V_{T4}$  закрыт – выход  $y$  одновременно отсоединен от ШНП. Таким образом, как видно из состояний транзисторов, выходное напряжение соответствует уровню  $y = 1$ .

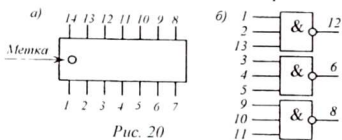
Если на все входы элемента И–НЕ подать единичный (положительный) уровень ( $x_1 = x_2 = x_3 = 1$ ), то все эмиттерные переходы окажутся закрытыми и только тогда появится коллекторный ток транзистора  $V_{T1}$ , который откроет

транзистор  $VT_2$ , а с его помощью – и транзистор  $VT_4$ . Транзистор  $VT_3$  при этом оказывается закрытым низким коллекторным напряжением открытого транзистора  $VT_2$ , а выходное напряжение становится равным нулю ( $y = 0$ ).



Диод  $VD1$  служит для того, чтобы, когда открыты транзисторы  $VT_2$  и  $VT_4$ , транзистор  $VT_3$  был надежно закрыт. Дело в том, что на коллекторе транзистора  $VT_2$  напряжение чуть выше потенциального барьера двух  $p-n$ -переходов транзисторов  $VT_2$  и  $VT_4$ , поэтому его недостаточно, чтобы открыть три  $p-n$ -перехода: транзисторов  $VT_3$ ,  $VT_4$  и диода  $VD1$ .

Резистор  $R_7$  служит для ограничения коллекторного тока через транзисторы  $VT_3$  и  $VT_4$ , когда они оба кратковременно (в момент переключения) открыты. В основное время ток через эти транзисторы не течет, так как обязательно один из них оказывается закрытым.



Микросхемы серии 155 выполняются в пластмассовых корпусах, но обязательно, чтобы выводы 7 и 14 использовались для подачи питания (на ножку 7 – «-»), на ножку 14 – «+»). Номера выводов определяют, отсчитывая их против часовой стрелки, если смотреть сверху, начиная с метки (точка на корпусе или утолщенная ножка, рис. 20, а). На рис. 20, б дана цоколевка микросхемы К155ЛА4 с указанием номеров выводов (ножек).

В интегральных микросхемах в одном корпусе могут быть одновременно смонтированы несколько элементов И-НЕ, например, в микросхеме К155ЛА4 имеется три трехвходовых элемента И-НЕ.

## 2. Схемы исследования

Для исследования диодных и транзисторных логических элементов используется 6 действующих макетов логических элементов И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, в диодном и транзисторном исполнении. Их схемы соответствуют

схемам, приведенным на рисунках 4 - 19. Предлагается исследовать следующие логические схемы: НЕ (рис. 4), ИЛИ (рис. 7, 8), И (рис. 10, 11), ИЛИ-НЕ (рис. 12), И-НЕ (рис. 13), ИЛИ-НЕ-НЕ (рис. 14), И-НЕ-НЕ (рис. 15), НЕ-ИЛИ-НЕ (рис. 16), НЕ-И-НЕ (рис. 17), И-НЕ на микросхеме К155ЛА4 (рис. 19).

Особенностью схем является то, что на входах  $x$  постоянно установлен нулевой уровень. Это достигается соединением входов с ШНП (массой) через резисторы, включенные параллельно входу.

Для ограничения входного тока и тока между каскадами, последовательно включены резисторы сопротивлением от десятков ом до нескольких килоом.

Для надежного запираания транзисторов, являющихся нагрузкой открытых транзисторов, последовательно с базой включены диоды, которые увеличивают суммарный потенциальный барьер на входе логического элемента.

Единичный уровень подается с гнезда «1», связанного через ограничительный резистор с положительным выводом источника питания (с ШВП). Для одновременной подачи «единицы» на несколько входов одновременно, используется тройник - «дракон», изготовленный из трех проводников, соединенных с одним общим выводом.

На одном макете вместе с дискретной схемой И-НЕ (рис. 20) установлена микросхема К155ЛА4 с трехходовым элементом И-НЕ.

Для индикации состояний исследуемых логических схем используется электронный индикатор состояний, в котором имеются две лампочки (или два светодиода). Индикатор имеет щуп, прикасаясь которым к контролируемой точке схемы, определяют соответствие уровня напряжения «единице» или «нулю». Одна лампочка загорается, если в контролируемой точке схемы имеется уровень «1», а другая лампочка загорается, если в контролируемой точке - «0».

Для удобства лампочки окрашены в красный и синий цвета. Питается индикатор от того же источника, что и исследуемая схема.

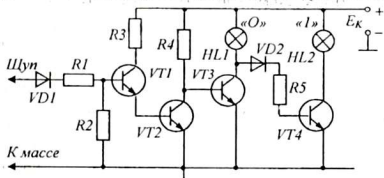


Рис. 21

на входе имеется нулевой уровень, то транзисторы  $VT1, VT2$  закрыты и на коллекторе  $VT2$  устанавливается высокое напряжение. Вследствие этого транзистор  $VT3$  открыт и горит лампочка  $HL1$ , включенная в качестве его нагрузки. Лампочка  $HL2$  при этом не горит, так как транзистор  $VT4$  заперт низким коллекторным напряжением открытого транзистора  $VT3$ .

При подаче на вход индикатора единичного уровня транзисторы  $VT1, VT2$  открываются и, соответственно, транзисторы  $VT3$  и  $VT4$  меняются ролями, то есть лампочка  $HL1$  гаснет и загорается лампочка  $HL2$ . Резисторы  $R1, R5$  служат для ограничения базового тока транзисторов  $VT1$  и  $VT4$ . Диод  $VD2$  обеспечивает надежное запираение транзистора  $VT4$  (при полностью открытом транзисторе

Полная схема индикатора представлена на рис. 21. Работает индикатор следующим образом: если

VT3). Диод VDI служит для увеличения порога срабатывания пробника, то есть повышения уровня нуля до 0,5 – 1,0 В.

### 3. Оборудование и приборы

1. Макеты схем электронных логических элементов – 6 шт.
2. Макет модели микросхемы И-НЕ – 1 шт.
3. Логический пробник.
4. Источник питания ИЭПП – 1.
5. Соединительные проводники.

### 4. Сборка и опробование схемы

Все схемы отрегулированы таким образом, что начинают работать сразу после включения. Поэтому необходимо только установить требуемое напряжение питания 5 В и проверить работоспособность логического пробника. Подключив к источнику любой из макетов, параллельно подключить индикатор (для этого на макете имеется дополнительная пара гнезд). Включить питание и, касаясь щупом пробника различных точек схемы, убедиться, что в каждом случае горит одна из лампочек – красная или синяя. Выключить питание.

### 5. Эксперименты и измерения

1. Ознакомиться с определениями основных логических операций и их электрическими схемами. Записать определения логических операций И, ИЛИ, НЕ и зарисовать условные обозначения элементов, осуществляющих операции И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ.

2. Зарисовать схемы логических элементов, представленных на рисунках 4, 7, 10 и объяснить принципы их работы.

3. Ознакомиться с принципиальной схемой, обозначением и цоколевкой микросхемы K155ЛА4. Зарисовать ее схему (рис.19) и объяснить принцип работы многоэмиттерного транзистора.

4. Зарисовать схему логического пробника (рис. 21). Объяснить принцип его работы.

5. Присоединить макет с простейшими схемами логических элементов к

$x_1$	$x_2$	$y$

$x_1$	$x_2$	$y$

$x$	$y$

Табл. 1-3

$x_1$	$x_2$	$y$

$x_1$	$x_2$	$y$

Табл. 4, 5

$x_1$	$x_2$	$x_3$	$y$

Табл. 6

источнику питания. В соответствующие гнезда макета вставить вилки питания логического пробника, включить питание. Создавая с помощью тройника различные комбинации входных сигналов, заполнить таблицы состояний элементов ИЛИ, И, НЕ (табл. 1, 2, 3).

6. Аналогично произвести эксперименты на макете с транзисторными схемами элементов *И*, *ИЛИ*, и с помощью пробника проверить соответствие состояний схем таблицам 1 и 2.

7. Подключить к источнику питания макет со схемами *ИЛИ-НЕ* и *И-НЕ*. Манипулируя входными данными и пробником, заполнить таблицы состояний этих элементов (табл. 4, 5).

8. Подключить четвертый макет со схемами *ИЛИ-НЕ-НЕ* и *И-НЕ-НЕ*, а затем и пятый макет со схемами *НЕ-ИЛИ-НЕ* и *НЕ-И-НЕ*, проверить соответствие состояний схем таблицам 1 и 2.

9. Подключить макет с аналогом базовой микросхемы *И-НЕ*.

10. Подавая, согласно цоколевки, на соответствующие выводы микросхемы К155ЛА4 «нули» и «единицы», проверить соответствие работы ее элементов таблице 6.

Выключить питание. Разобрать схему исследования.

## 6. Обработка результатов исследования

1. Проверить правильность заполнения таблиц 1–6 путем логического отрицания, логического сложения и логического умножения.

2. Зарисовать способы реализации основных логических операций *И*, *ИЛИ*, *НЕ* с помощью элементов *И-НЕ* и *ИЛИ-НЕ* (см. рис. 18).

3. Составить схему для реализации логической функции  $y = x_1 \cdot x_2 + x_1 \cdot x_3 + x_2 \cdot x_3$  с помощью элементов *И* и *ИЛИ*.

## 7. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.

2. Определения основных логических операций и условные обозначения элементов, реализующих их.

3. Схемы логических элементов *И*, *ИЛИ*, *НЕ*, *И-НЕ*, *ИЛИ-НЕ* в диодном и транзисторном исполнении (рис. 4, 7, 8, 10, 11).

4. Схему и структуру интегральной логической микросхемы К155ЛА4 (рис. 19, 20).

5. Таблицы состояний логических элементов *И*, *ИЛИ*, *НЕ*, *И-НЕ*, *ИЛИ-НЕ* и трехвходового логического элемента *И-НЕ*.

6. Схемы реализации логических функций на логических элементах (1–2 примера).

7. Ответы на контрольные вопросы.

## 8. Вопросы для подготовки

1. В чем сущность логической операции *ИЛИ*? Дайте определение и приведите конкретные примеры.

2. В чем сущность логической операции *И*? Приведите примеры.

3. Что дает логическое отрицание (операция *НЕ*)?

4. Как обозначаются на схемах логические элементы *И*, *ИЛИ*, *НЕ*?

5. Что такое положительная и отрицательная логика? Как представляются двоичные числа в положительной и отрицательной логике?

6. Что такое логическая интегральная микросхема? Какие функции она выполняет?

7. Можно ли, имея только элементы И-НЕ (или только ИЛИ-НЕ), осуществить логические операции И, ИЛИ, НЕ?

## 9. Литература

1. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат. 1981.
3. Халиуллин Р. Н., Саримсаков А. А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. - Ош, 1995.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.



## Лабораторная работа 2

### ПЕРЕДАТОЧНАЯ ХАРАКТЕРИСТИКА ЛОГИЧЕСКОГО ЭЛЕМЕНТА

*Цель работы:*

1. Изучить процессы переключения логического элемента из одного состояния в другое.
2. Определить границы уровней логической «единицы», логического «нуля» и активного режима для интегрального логического элемента К155ЛА3.

*Содержание работы:*

1. Исследование передаточной характеристики инвертора.
2. Исследование работы триггера Шмитта на микросхеме К155ТЛ1.

#### 1. Краткие теоретические сведения

*1.1. Что такое серия микросхем К155?* Чтобы построить ЭВМ требуется огромное количество различных логических элементов, при этом можно обойтись логическими элементами только одного типа, например, универсальными логическими элементами *И-НЕ*. Чтобы сократить число микросхем, в одном корпусе собирают несколько логических устройств, иногда состоящих из десятков и сотен элементарных логических элементов *И-НЕ*. Это – микросхемы триггеров, счетчиков, регистров, сумматоров, процессоров и т.п.

Для того, чтобы вставить в электронное устройство любую микросхему, без согласования ее параметров с остальными, все микросхемы, предназначенные для совместной работы в одном устройстве, должны иметь одинаковые напряжения питания, одинаковые уровни «нуля» и «единицы», одинаковые входные и выходные сопротивления и т.д. Такие взаимно совместимые микросхемы образуют единую серию, которой присваивается определенный номер, например, К155, К176, К555 и др.

В каждой серии используется единый базовый элемент *И-НЕ*, который и определяет их совместимость. Например, в состав популярной серии К155 входит более 90 типов микросхем. В их составе имеется 5 видов *чисто логических микросхем*. Это:

1. полный набор системы элементарных логических функций *И, ИЛИ, НЕ*;
2. универсальные логические элементы *И-НЕ*;
3. универсальные логические элементы *ИЛИ-НЕ*;
4. универсальные логические элементы *И-ИЛИ-НЕ*;
5. расширители.

*Микросхемы полного набора*, например, К155ЛИ1 (*И*), К155ЛЛ1 (*ИЛИ*), К155ЛН1 (*НЕ*) и другие выполняют только одну логическую функцию. На практике используются редко, так как это привело бы к необходимости применения в устройствах огромного числа микросхем, повышению энергопотребления и уменьшению надежности их работы.

*Универсальные логические элементы И-НЕ*, например, К155ЛА1, К155ЛА3, К155ЛА8 и другие составляют почти половину используемых в схе-

мах ЭВМ логических элементов. Во-первых, они одновременно выполняют две логические функции, что позволяет уменьшить число используемых микросхем. Во-вторых, их можно использовать в качестве самостоятельных элементов *НЕ, И*.

*Универсальные логические элементы ИЛИ-НЕ*, например, К155ЛЕ1, К155ЛЕ3 и другие, обладают такими же достоинствами, как и логические элементы *И-НЕ*, но используются реже, так как изготовление микросхем *И-НЕ* проще и дешевле. Микросхемы *ИЛИ-НЕ* также широко используются в логических устройствах и составляют почти 20% среди универсальных логических микросхем.

*Универсальные логические элементы И-ИЛИ-НЕ*, например К155ЛР1, К155ЛР4 и др., позволяют одновременно проводить три операции *И-ИЛИ-НЕ*, или только часть из них, например, операции *И-НЕ, ИЛИ-НЕ, НЕ*.

*Микросхемы-расширители*, например, К155ЛД1, К155ЛД3 и др., являются обслуживающими и предназначены для увеличения числа входов отдельных логических микросхем. Дело в том, что большинство микросхем выпускается с небольшим числом входов (от 2 до 8). Микросхемы с большим числом входов применяются крайне редко и поэтому промышленностью не выпускаются. В тех случаях, когда требуются логические элементы с большим числом входов (более 8), применяют микросхемы со специальными, расширительными входами, куда параллельно данной микросхеме можно подключить другую микросхему. При этом общее число входов равно сумме входов обоих микросхем.

Многovoходовые микросхемы позволяют работать также с меньшим числом входов. Для этого несколько входов можно объединить, или нейтрализовать лишние входы подачей на них постоянного уровня «0», соединив с ШНП (рис. 3) или «1», соединив с ШВП или оставив «подвешенными» (рис. 4, 5).

**1.2. Параметры интегральных микросхем.** Основными параметрами логических микросхем являются следующие:

1. *Напряжение питания* и число источников питания —  $E_n$ .
2. *Мощность*, потребляемая одним элементом —  $P_{пот}$ .
3. *Коэффициент объединения по входу* —  $K_{об}$ , представляет собой максимальное число входов, которое может иметь в схеме элемент данного типа.
4. *Коэффициент разветвления по выходу* —  $K_{раз}$ , представляет собой максимальное число входов интегральных схем, которые могут быть подключены к выходу данного элемента без нарушения его нормальной работы. Характеризует нагрузочную способность микросхемы.
5. *Быстродействие*, оценивается как среднее время задержки распространения сигнала  $t_{зд.р.ср}$ .
6. *Работа переключения*, представляет собой произведение потребляемой мощности на среднее время задержки, то есть,

$$A_{пот} = P_{пот} \cdot t_{зд.р.ср}$$

**1.3. Характеристики микросхем.** Основными характеристиками микросхем являются:

1. *Передаточная характеристика*, показывающая зависимость выходного напряжения микросхемы от величины входного напряжения.
2. *Временная характеристика*, показывающая во времени процесс переключения микросхемы из одного состояния в другое.

#### 1.4. Типовые электрические параметры микросхем серии K155:

Напряжение питания  $5,0 \pm 0,25$  В.

Напряжение логической «единицы» - не менее 2,4 В.

Напряжение логического «нуля» - не более 0,4 В.

Типовое время задержки сигнала - 15 нс.

Уровень помехи не более 0,4 В.

Коэффициент разветвления  $K_{раз} = 10$ .

Коэффициент объединения  $K_{об} = 8$ .

Входное сопротивление при  $U_{вх} = «1»$   $R_{вх} \approx 100$  кОм.

при  $U_{вх} = «0»$   $R_{вх} \approx 4$  кОм.

Выходное сопротивление при  $U_{вых} = «1»$   $R_{вых} \approx 20$  Ом.

при  $U_{вых} = «0»$   $R_{вых} \approx 120$  Ом.

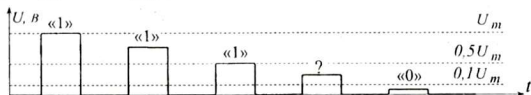


Рис. 1

**1.5. Уровни напряжения.** Напряжение в любой точке микросхемы может принимать значения от 0 до 5 В. Принято считать, что уровень потенциала соответствует логической «1» (единице), если он больше 2,5 В, и логическому «0» (нулю), если он меньше 0,5 В (рис. 1). При неизменном напряжении питания 5 В в микросхеме сигнал не должен иметь уровень, лежащий в интервале от 0,5 В до 2,5 В (запрет). В микросхемах серии K155 этот интервал сужен: от 0,7 В до 1,8 В.

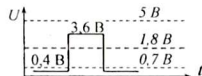


Рис. 2

На практике микросхемы работают с некоторым «запасом прочности» и типовой сигнал не выходит за пределы указанных зон, то есть сигнал обеспечивает высокую надежность и помехоустойчивость (см. рис. 2).

Основные электрические измерения при проверке микросхем сводятся к измерению четырех величин: входной ток и выходное напряжения при

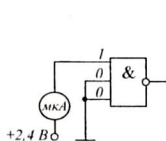


Рис. 3

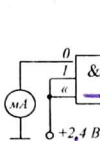


Рис. 4

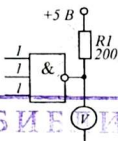


Рис. 5

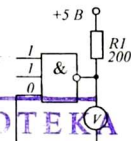


Рис. 6

различных состояниях микросхемы. Это  $I_{вх}^1$ ,  $I_{вх}^0$ ,  $U_{вых}^1$ ,  $U_{вых}^0$ . Типовые значения их даны в таблице 1.

Измерения входных параметров производятся на одном из входов, при этом действие остальных входов исключают путем подачи на них единичного или нулевого потенциала. Измерение каждого параметра производится по отдельной схеме включения микросхемы (см. рис. 3, 4, 5, 6).

Таблица 1

№	Наименование измеряемого параметра логической микросхемы	Обозначение	Величина параметра
1	Входной ток при логической «1» на входе, мкА	$I_{вх}^1$	не более 90 мкА
2	Входной ток при логическом «0» на входе, мА	$I_{вх}^0$	не более 1,6 мА
3	Выходное напряжение при логической «1» на выходе, В	$U_{вых}^1$	не менее 3,2 В
4	Выходное напряжение при логическом «0» на выходе, В	$U_{вых}^0$	не более 0,15 В

Запомните, чтобы на вход микросхемы подать «0», достаточно соответствующий вход соединить с шиной нулевого потенциала (ШНП), которую иногда называют «массой». Это соединение можно произвести непосредственно, соединив вход с ШНП, или через резистор сопротивлением 100-500 Ом. Чтобы подать на вход «1», достаточно соединить вход микросхемы с шиной высокого потенциала (ШВП). Можно вход соединить с ШВП непосредственно или через резистор сопротивлением до 1 кОм (для надёжности) или даже просто оставить вход свободным, то есть как бы «подвешенным» (см. рис. 5, 6).

1.6. *Переходная характеристика микросхемы*, иногда называемая *переключательной характеристикой*, показывает зависимость выходного напряжения микросхемы от величины входного напряжения.

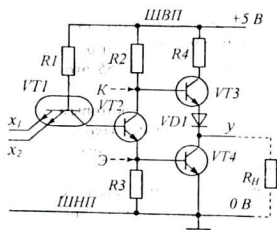


Рис. 7

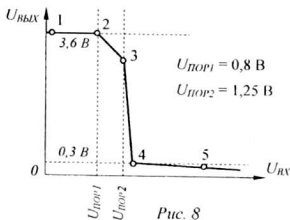


Рис. 8

Рассмотрим переходную характеристику базового логического элемента *И-НЕ* с двумя входами, содержащуюся в интегральной микросхеме К155ЛА3 (рис. 7). При  $U_{вх} = 0$  (на один из эмиттеров многоэмиттерного транзистора *VT1* подан нулевой потенциал) переход база-эмиттер транзистора *VT1* открыт, но образующийся при этом потенциал  $U_{б1} = 0,8$  В не может открыть три элек-

тронно-дырочных перехода ( $p$ - $n$ -переходы база-коллектор транзистора  $VT1$ , база-эмиттер транзистора  $VT2$ , база-эмиттер транзистора  $VT4$ ), для открывания последовательной цепочки из трех  $p$ - $n$ -переходов необходимо напряжение примерно  $3 \times 0,6 \text{ В} \approx 1,8 \text{ В}$ . Потенциал на базе транзистора  $VT4$  близок к нулю и поэтому транзистор  $VT4$  надежно закрыт.

Потенциал на коллекторе транзистора  $VT2$  и базе транзистора  $VT3$ , близкий к напряжению  $E_n = +5 \text{ В}$ , открывает переход база-эмиттер транзистора  $VT3$  и диода  $VD1$ , вызывая ток  $I_{\text{вых1}}$ , протекающий через нагрузку  $R_n$ . Этот ток течет по цепи: ШВП –  $R4$  – коллектор-эмиттер  $VT3$  –  $VD1$  –  $R_n$  – ШНП. Напряжение на коллекторе транзистора  $VT4$  соответственно равно  $U_{\text{вых1}}$ . Такое состояние схемы сохраняется, пока входное напряжение меньше некоторого порогового значения  $U_{\text{пор1}} = 0,8 \text{ В}$  (участок 1-2 на рисунке 8).

Когда напряжение на входе достигнет этого порогового значения  $U_{\text{вх}} = U_{\text{пор1}}$ , напряжение на базе  $VT1$  достигает  $0,8 \text{ В} + 0,6 \text{ В} = 1,4 \text{ В}$ . Этого напряжения достаточно, чтобы открыть два  $p$ - $n$ -перехода (база-коллектор транзистора  $VT1$ , база-эмиттер транзистора  $VT2$ ), при этом базовый ток транзистора  $VT1$  течет в направлении ШВП –  $R1$  – база-коллектор  $VT1$  – база-эмиттер  $VT2$  –  $R3$  – ШНП. Транзистор  $VT2$  начинает открываться, но транзистор  $VT4$  продолжает оставаться закрытым (точка 2).

Согласно «золотого правила» транзистора возрастание коллекторного тока транзистора  $VT2$  вызывает уменьшение напряжения на его коллекторе и увеличение напряжения на эмиттере. При этом напряжение на базе транзистора  $VT3$  уменьшается и уменьшение коллекторного тока через  $VT3$  вызывает уменьшение выходного напряжения (участок 2-3).

При  $U_{\text{вх}} = U_{\text{пор2}}$  ( $U_{\text{пор2}} = 1,25 \text{ В}$ ) транзистор  $VT2$  открывается полностью и начинает открываться транзистор  $VT4$  (точка 3). Дальнейшее увеличение  $U_{\text{вх}}$  приводит к возрастанию тока через резистор  $R2$  и уменьшению тока через  $VT3$  и, соответственно, дальнейшему уменьшению выходного напряжения (участок 3-4).

На участке 3-4 транзистор  $VT4$  уже открыт, а  $VT3$  еще не закрыт, это приводит к броску общего тока через них и резкому увеличению мощности, потребляемой схемой от источника питания. Этот ток называется *током короткого замыкания*. Ток замыкания ограничивается резистором  $R4$ .

При дальнейшем увеличении  $U_{\text{вх}}$  транзисторы  $VT2$  и  $VT4$  переходят в режим насыщения (участок 4-5). Потенциалы коллекторов  $VT2$  и  $VT4$  соответственно равны  $1,2 \text{ В}$  и  $0,3 \text{ В}$ . Их разности, равной  $0,9 \text{ В}$  достаточно, чтобы открыть один  $p$ - $n$ -переход, но недостаточно, чтобы открыть два  $p$ - $n$ -перехода ( $p$ - $n$  переход база-эмиттер транзистора  $VT4$  и  $p$ - $n$ -переход диода  $VD1$ ). Наличие диода  $VD1$  обеспечивает надежное закрывание транзистора  $VT4$ .

Итак, точка 2 – начало открывания транзистора  $VT2$ .

точка 3 –  $VT2$  открыт до насыщения, начало открывания  $VT4$  и закрывания  $VT3$ .

точка 4 –  $VT3$  закрыт полностью,  $VT4$  открыт до насыщения.

Обратите внимание (это пригодится в дальнейшем), что «0» на выходе микросхемы означает соединение нагрузки  $R_H$  с ШИП через открытый до насыщения транзистор  $VT4$  (см. рис. 7), при этом выходное сопротивление микросхемы не превышает 10-20 Ом. «1» на выходе микросхемы означает соединение нагрузки микросхемы с ШИП через полностью открытый транзистор  $VT3$  и резистор  $R4$ , сопротивление которого составляет от 50 до 100 Ом.

## 2. Меры улучшения работы элемента И-НЕ

**2.1. Корректирующие цепочки.** Корректирующая цепочка служит для улучшения формы передаточной характеристики и состоит из транзистора  $VT5$  с двумя резисторами -  $R3$ ,  $R5$ , включаемых в схему вместо резистора  $R3$  (рис. 9). Это вызывает более резкое срабатывание схемы на участке 2-3. При этом точка 2 смещается вправо, до пересечения с продолжением линии 3-4. Добавление транзистора  $VT5$  задерживает начало открывания транзистора  $VT2$ . В результате транзистор  $VT2$  начинает открываться одновременно с транзистором  $VT4$ .

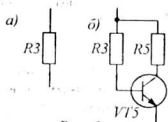


Рис. 9

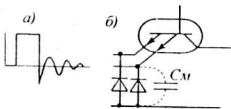


Рис. 10

**2.2. Демпфирующие диоды.** В момент окончания импульса в монтажных цепях могут возникнуть затухающие колебания (рис. 10, а), следствием чего может быть ложное срабатывание схемы, на вход которой они попадают. Один импульс микросхема может воспринять как последовательность следующих друг за другом убывающих по амплитуде импульсов. Чтобы избежать ложных срабатываний на входе устанавливаются демпфирующие диоды (рис. 10, б).

Первый же отрицательный всплеск в хвосте импульса (если  $U_{ax} < -0,8$  В) открывает диод и заряжает входную (монтажную) емкость схемы  $C_M$ . Энергия, следующего за отрицательным всплеском, невысокого положительного импульса целиком расходуется на перезарядку этой емкости и уже не может повлиять на работу схемы.

**2.3. Расширение входов.** Практически любую логическую микросхему можно использовать в качестве расширителя. Обратите внимание на стрелки, обозначенные «Э» и «К» на схеме элемента И-НЕ (см. рис. 7). Если к этим точкам подключить аналогичные точки другой микросхемы, то их входы станут входами исходного элемента, то есть общее число входов станет равным суммарному количеству входов. При этом используется выход только одного из элементов.

**2.4. Триггер Шмитта.** При поступлении пологих трапецидальных импульсов момент переключения логического элемента не точно привязан к уровню входного сигнала. Чтобы переключение происходило строго при определенном напряжении и практически мгновенно, необходимо, чтобы в активном

режиме логический элемент обладал огромным коэффициентом усиления, в то время, как базовый логический элемент И-НЕ имеет коэффициент усиления  $K_u \approx 20$ .

Повышение  $K_u$  формирователя до 1000 и более за счет последовательного включения нескольких буферных элементов также не дает точной привязки момента переключения к определенному пороговому уровню входного импульса. В таких случаях используют триггер Шмитта.

Как известно, *триггером называют устройство с двумя устойчивыми состояниями*. Состояние триггера Шмитта зависит от входного напряжения, то есть при одном входном напряжении его состояние соответствует «1», а при другом – «0».

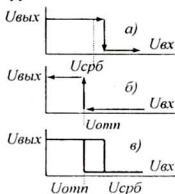


Рис. 11

Триггер Шмитта представляет собой логический элемент НЕ с двумя пороговыми напряжениями: напряжения срабатывания  $U_{срб}$  и напряжения отпущения  $U_{омн}$ . При этом передаточная характеристика триггера Шмитта отличается тем, что процессы переключения происходят по-разному при включении - повышении входного напряжения от «0» до «1», (рис. 11, а) и при выключении (уменьшении входного напряжения от «1» до «0»), (рис. 11, б).

Логические элементы со свойствами триггера Шмитта имеют внутреннюю положительную обратную связь, глубина которой подобрана так, чтобы получить передаточную характеристику со значительным гистерезисом (рис. 11, в). Например, триггер Шмитта на микросхеме К155ТЛ1 имеет пороговое напряжение срабатывания  $U_{срб} = 1,7$  В и напряжение отпущения  $U_{омн} = 0,9$  В, между которыми расположена зона гистерезиса  $U_{срб} - U_{омн} = 800$  мВ. Эта зона симметрична относительно порогового напряжения срабатывания обычного элемента ТТЛ (транзисторно-транзисторной логики), то есть,  $1,3$  В  $\pm$  400 мВ.

### 3. Описание установки

Лабораторная установка состоит из двух микросхем: логического элемента 2И-НЕ (К155ЛА3) с двумя входами и триггера Шмитта (К155ТЛ1) с четырьмя входами. Их обозначения и цоколевки представлены на рис. 12. а, б. Исследуемые микросхемы своими выводами присоединены к контактным гнездам для подключения внешних устройств. Расположение гнезд соответствует номерам выводов микросхем, что позволяет быстро и оперативно производить необходимые соединения.

Для того, чтобы при выполнении работы не допустить случайных замыканий, вывод микросхемы для подачи питания «+5 В» соединен с цепью питания постоянно и не имеет соответствующего гнезда. При включении питания напряжение +5 В одновременно подается на микросхемы и на потенциометр R1.

Потенциометр R1 позволяет плавно изменять управляющее напряжение, подаваемое на исследуемые выводы микросхем. Контроль входного и выходно-

го напряжений логического элемента производится с помощью двух вольтметров, в качестве которых используются два ампервольтметра АВО-5М, работающих в режиме измерения постоянного напряжения в интервале 0...3 В. Вольтметры подключаются «минусом» к 7-й ножке микросхемы, а «плюсом» - к контролируемой точке схемы.

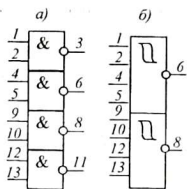


Рис. 12

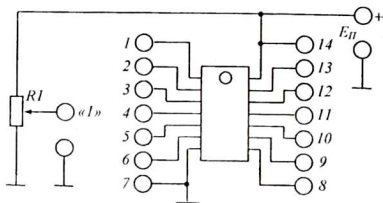


Рис. 13

#### 4. Оборудование и приборы

1. Установка с микросхемами и коммутационными элементами.
2. Два вольтметра со шкалой 0...5 В.
3. Источник питания ИЭПП-1.
4. Соединительные проводники.

#### 5. Порядок выполнения работы

1. Ознакомиться с микросхемами К155ЛА3, К155ТЛ1 и зарисовать их цоколевки. Для измерений можно выбрать любой из четырех элементов И-НЕ, входящих в состав микросхемы К155ЛА3 и любой из двух триггеров Шмитта в микросхеме К155ТЛ1.
2. Присоединить первый вольтметр между гнездом «1» (выходом регулятора входного напряжения) и «массой». Движок потенциометра  $R1$  должен быть установлен на нуль (ручку потенциометра повернуть влево, против часовой стрелки).
3. Подключить к входу питания « $\pm 5$  В» источник питания ИЭПП-1. Регулятор напряжения на нем должен быть установлен на минимум.
4. Соединить один из входов исследуемого элемента с выходом регулятора напряжения «1». Другие входы можно оставить просто «подвешенными». Между выходом исследуемого элемента и «массой» (7-ой ножкой) подключить второй вольтметр.
5. Включить источник питания, установить напряжение питания 5 В. Вращая ручку потенциометра  $R1$ , то есть, изменяя входное напряжение в сторону повышения и понижения, убедиться, что выходное напряжение микросхемы также изменяется.
6. Установить входное напряжение равным нулю и, постепенно увеличивая его от 0 В до 2,0 В с шагом 0,1 В, заполнить таблицу 1. Там, где выходное



напряжение изменяется резко и быстро, когда логический элемент переходит в активный режим, шаг изменения входного напряжения следует уменьшить, например, делать измерения через каждые 0,05 В. Уменьшая входное напряжение от 2,0 В до 0 В, убедиться, что выключение микросхемы происходит так же, как и включение.

Таблица 1, 2

$U_{вх}, В$	0	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1,0
$U_{вых}, В$											

$U_{вх}, В$	1,1	1,2	1,3	1,4	1,5	1,6	1,7	1,8	1,9	2,0	2,1
$U_{вых}, В$											

7. Выключить питание. Повторить измерения для другого элемента микросхемы, повторив действия пп. 4-6. Данные измерений занести в таблицу 2, построенную по аналогии с таблицей 1.

8. Убедиться, что и остальные элементы микросхемы работают. Сравнить их работу и сделать выводы. Выключить питание.

9. Провести исследование передаточной характеристики триггера Шмитта. Для этого соединить выход регулятора напряжения (гнездо «1») с одним из входов микросхемы К155ТЛ1, например, с 1-ой ножкой, оставив остальные (ножки 2, 4, 5) «подвешенными». К выходу (ножке 6) подключить вольтметр на 6 вольт. Регулятор напряжения поставить на минимум.

10. Включить питание. Постепенно увеличивая входное напряжение, зафиксировать напряжение срабатывания триггера. Убедиться, что пороговое напряжение постоянно, а также, что переключение происходит практически мгновенно, что при дальнейшем увеличении входного напряжения выходное напряжение сохраняется на нулевом уровне. Уменьшая напряжение на входе, убедиться, что обратное переключение триггера происходит при другом значении входного напряжения.

11. Увеличивая входное напряжение от 0 до 3,2 В и, фиксируя значения напряжений на входе и выходе микросхемы, заполнить таблицу 3.

Таблица 3, 4

$U_{вх}, В$	0,0	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1,0
$U_{вых}, В$											

$U_{вх}, В$	1,1	1,2	1,3	1,4	1,5	1,6	1,7	1,8	1,9	2,0	...
$U_{вых}, В$											

12. Постепенно уменьшая входное напряжение от 3,2 В до 0 В., заполнить таблицу 4, составленную по аналогии с таблицей 3.

13. Выключить питание. Разобрать схему. Приступить к обработке данных, построить переходные характеристики микросхем. Сделать выводы.

## 6. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.

2. Схему базового логического элемента *И-НЕ* (рис. 7) и его типовую переключательную характеристику (рис. 8).
3. Типовые электрические параметры микросхем серии К155.
4. Передаточную характеристику элемента *И-НЕ* микросхемы К155ЛА3.
5. Передаточную характеристику триггера Шмитта на микросхеме К155ТЛ1.

## 7. Контрольные вопросы

1. Каким путем достигаются простота конструкции и минимальное потребление энергии в логических устройствах?
2. Что означает «серия микросхем К155»?
3. Какие основные логические микросхемы входят в состав серии К155?
4. Для чего применяются микросхемы-расширители?
5. Как производится расширение входов в микросхемах?
6. Что нужно сделать, чтобы построить логическое устройство с 7 входами, если имеется микросхема с 8 входами?
7. Что означает: подать на вход микросхемы «0» или «1»?
8. Куда присоединена нагрузка микросхемы, если выходное напряжение равно «1» или «0»?
9. Какому уровню соответствует состояние «подвешенная ножка» микросхемы?
10. Что такое переключательная характеристика микросхемы?
11. Как происходит переключение микросхемы из одного состояния в другое?
12. Что такое триггер Шмитта? Как зависит состояние триггера Шмитта от напряжения?
13. Чем характерна переключательная характеристика триггера Шмитта?
14. Что такое гистерезис и как определить его по переключательной характеристике микросхемы?

## 8. Литература

1. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
2. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
3. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
4. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.

## Лабораторная работа 3

### АНАЛИЗ И СИНТЕЗ ЛОГИЧЕСКИХ СХЕМ

**Цель работы:** Научиться анализировать и моделировать логические схемы для выполнения заданных логических преобразований.

**Содержание работы:** Синтез логических схем на логических микросхемах серии К155.

#### 1. Краткие теоретические сведения

*Анализом логической схемы* называется процесс нахождения логической функции логического устройства по его структурной схеме и составление таблицы истинности для всех сочетаний значений входных переменных. При этом составляется таблица истинности логической схемы, в которой записываются значения выходной величины при всех возможных комбинациях входных величин. Число строк в таблице истинности определяется по формуле  $N = 2^n$ , где  $n$  – число входов логической схемы.

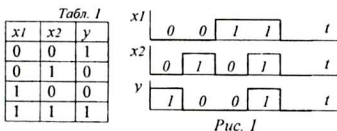


Рис. 1

Более наглядным представлением логической функции является диаграмма состояний логической схемы. Она состоит из  $n+1$  графиков. Верхние  $n$  графиков представляют диаграммы состояний входных переменных, а самый нижний –

диаграмму состояний выходной величины. На рисунке 1 представлены таблица истинности и диаграмма состояний логической схемы совпадения (равнозначности) двух переменных, то есть  $y = 1$ , если  $x_1$  и  $x_2$  одновременно имеют одинаковое значение ( $x_1 = x_2 = 0$  или  $x_1 = x_2 = 1$ ).

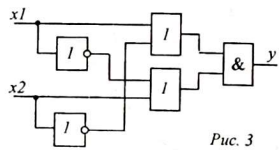
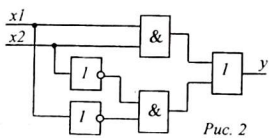
*Синтезом логической схемы* называется операция нахождения логической функции и составления логической схемы устройства, соответствующего заданной таблице истинности. Существуют два способа синтеза логической функции: конъюнктивный и дизъюнктивный.

**Конъюнктивная форма** представляет функцию суммы всех конъюнкций, то есть, логических произведений, дающих выходную «единицу». В каждую конъюнкцию входят все входные величины, причем переменные, имеющие нулевое значение входят в произведение с инверсией, то есть в противоположной истинности.

Для составления конъюнктивной формы логической функции равнозначности берут 1-ю и 4-ю строки таблицы 1, где  $y = 1$ . При этом логическая функция имеет вид:  $y = \overline{x_1} \cdot \overline{x_2} + x_1 \cdot x_2$ . Соответствующая логическая схема представлена на рисунке 2.

**Дизъюнктивная форма** логической функции представляет собой произведение всех дизъюнкций логических переменных, то есть, логических сумм, дающих в результате  $y = 0$ . В этом случае входные переменные, имеющие зна-

чение «1», представляются инверсными. Например, для той же схемы совпадения из таблицы истинности (табл. 1) берут 2-ю и 3-ю строки:  $y = (x1 + \bar{x2}) \cdot (\bar{x1} + x2)$ . На рисунке 3 приведена схема, составленная на основе дизъюнктивной формы этой логической функции.



Легко убедиться, что обе схемы и обе функции совершенно совпадают. Для этого преобразуем второе уравнение:

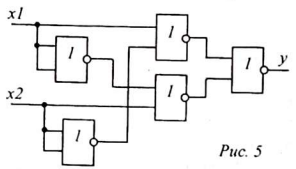
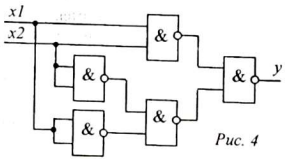
$$y = (x1 + \bar{x2}) \cdot (\bar{x1} + x2) = x1 \cdot \bar{x1} + x1 \cdot x2 + \bar{x1} \cdot \bar{x2} + x2 \cdot \bar{x2}$$

Но так как  $x1 \cdot \bar{x1} = 0$  и  $x2 \cdot \bar{x2} = 0$ , то приходим к функции, выведенной в конъюнктивной форме:  $y = \bar{x1} \cdot \bar{x2} + x1 \cdot x2$ .

В любом случае данная логическая функция реализуется с помощью 5 логических элементов: 2 элемента НЕ, 2 элемента И и 1 элемент ИЛИ (рис. 2) или 2 элемента НЕ, 2 элемента ИЛИ и 1 элемент И (рис. 3). Иногда необходимо, чтобы схема состояла только из одного вида логических элементов, для этой цели подходят универсальные логические элементы И-НЕ и ИЛИ-НЕ.

**Приведение схемы к единой элементной базе.** Привести схему к единой элементной базе — означает, что в схеме нужно использовать только один вид логических элементов, например, только логические элементы И-НЕ или только ИЛИ-НЕ. Пользуясь правилом Ли де Моргана, можно привести уравнение  $y = \bar{x1} \cdot \bar{x2} + x1 \cdot x2$  к логическим операциям И-НЕ или ИЛИ-НЕ. Например, для использования базисных элементов И-НЕ уравнение совпадения преобразуется следующим образом:  $y = \bar{x1} \cdot \bar{x2} + x1 \cdot x2 = \overline{\overline{\bar{x1} \cdot \bar{x2}} + \overline{x1 \cdot x2}} = \overline{\bar{x1} \cdot \bar{x2}} \cdot \overline{x1 \cdot x2}$ .

Потребуется 5 логических элементов И-НЕ, причем, чтобы использовать элемент И-НЕ в качестве инвертора, достаточно объединить все его входы и использовать их как один вход. На рисунке 4 приведена схема совпадения, выполненная на элементах И-НЕ, а на рисунке 5 — на элементах ИЛИ-НЕ.



**Минимизация логических уравнений.** Исходное уравнение, полученное на основе таблицы истинности, можно упрощать, пользуясь правилами алгебры

логики, и привести к минимуму используемых логических операций, а, следовательно, и к минимуму логических элементов в схеме. Такая операция называется *минимизацией логической функции*. При большом числе переменных процесс минимизации с помощью алгебраических преобразований связан с большими трудностями и нет полной уверенности в том, что минимизированная таким образом функция действительно является минимальной.

Одним из надежных способов минимизации логических функций считается метод таблиц Вейча. Таблица Вейча заполняется на основе таблицы истинности синтезируемой схемы. Число клеток в таблице Вейча соответствует числу строк в таблице истинности и зависит от числа входных переменных функции  $y = f(a, b, c, d, e, \dots)$ :

- Одна переменная - 2 клетки.
- Две переменные - 4 клетки.
- Три переменные - 8 клеток.
- Четыре переменные - 16 клеток...

Общее число клеток таблицы  
 $N = 2^n$ ,  
 где  $n$  – число входных переменных

Каждая клетка таблицы Вейча соответствует определенной комбинации входных логических величин и в каждую клетку записывается значение выходной величины, соответствующее данной комбинации. Положение каждой клетки определяется по её координатам, которые проставляются в начале или конце каждой строки и каждого столбца, как показано на рисунке 6. Отмеченная в таблице 6,  $z$  клетка соответствует состоянию  $y = \bar{a}\bar{b}cd$ .

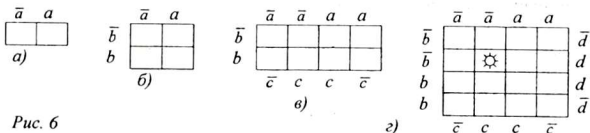


Рис. 6

Таблицу Вейча можно, «склеивая» края, превратить в цилиндр. Причем склеивать можно по горизонтали и по вертикали (см. рис. 7). Зоны значений каждой входной величины должна располагаться таким образом, чтобы после склеивания таблицы в цилиндр они образовывали две зоны: в одной зоне только прямые значения переменной, а в другой – только инверсные значения. Зоны разных переменных не должны совпадать и накладываться. На рисунке 8 показан пример заполнения таблицы Вейча для минимизации логической функции из четырех переменных ( $a, b, c, d$ ).



Рис. 7

После заполнения таблицы в ней выделяют минтермы, то есть участки в виде прямоугольников, заполненных единицами. Объединять можно целую строку, столбец, полстроки, полстолбца и так далее. Можно также объединять соседние столбцы, строки, полстроки и так далее. Длина и ширина минтермов должна быть равна 2, 4, 8, 16, ..., то есть,  $2^n$  ячейкам таблицы. Минтермы могут накладываться друг на друга, их можно располагать через границы, объединяя

клетки, расположенные на краях таблицы, учитывая, возможность склейки таблицы в цилиндр (рис. 8). Если клетка с единицей ни с какой другой единичной клеткой не граничит, она составляет минтерм, включающий все переменные. Например, таблица Вейча, представленная на рисунке 8, состоит из 4 минтермов: I, II, III, IV.

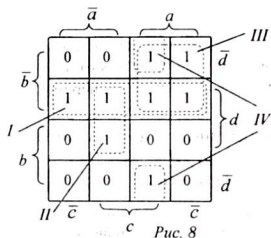


Рис. 8

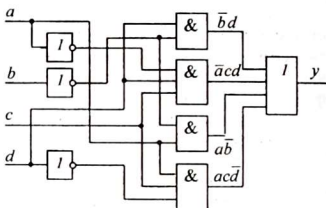


Рис. 9

Каждый минтерм представляет собой конъюнкцию (произведение) переменных, которые определяются по координатам таблицы. Переменные, входящие в минтерм в прямом и инверсном значении, из произведения исключаются. Например, в первый минтерм переменные  $a$  и  $c$  входят в прямом и инверсном значении, поэтому первый минтерм представляет произведение  $\bar{b}d$ . Во втором минтерме из произведения исключена переменная  $b$ , входящая в прямом и инверсном значении. Поэтому второй минтерм соответствует произведению  $\bar{a}cd$ . Аналогично третий и четвертый минтермы соответствуют конъюнкциям  $a\bar{b}$  и  $a\bar{c}d$ .

Окончательная форма логической функции представляет собой сумму этих конъюнкций, и соответствующая минимизированная функция состоит из 4 слагаемых:

$$y = \bar{b}d + \bar{a}cd + a\bar{b} + a\bar{c}d$$

Данная логическая функция состоит из трех операций ИЕ, четырех операций И и одной операции ИЛИ. Соответствующая синтезированная схема из 8 логических элементов представлена на рисунке 9.

## 2. Схема исследования

В данной работе для исследования предлагается «черный ящик», то есть закрытая схема, имеющая несколько входов и выходов (рис. 10). Внутри установки расположена схема из комбинации микросхем, позволяющая реализовать несколько вариантов логических схем. Причем, каждая логическая схема имеет три входа и один выход. Входные и выходные сигналы контролируются с помощью логического пробника с двумя светодиодами.

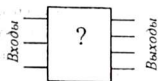


Рис. 10

Задача исследования состоит в том, чтобы, подавая на входы различные комбинации сигналов  $a, b, c$  и, определяя уровень выходного сигнала с помощью индикатора состояний логических схем, составить таблицу истинности данной логической схемы, а затем по таблице истинности найти логическую функцию, которую реализует «черный ящик». Далее нужно проверить полученную функцию методом минимизации и составить логическую схему, адекватную минимизированной логической функции. Вариант «черного ящика» устанавливается преподавателем.

### 3. Оборудование и приборы

1. Установка с исследуемыми логическими схемами.
2. Светодиодный индикатор состояний логических схем.
3. Источник питания ИЭПП-2.
4. Соединительные проводники.

### 4. Выполнение работы

Выполнение работы производится в следующей последовательности:

1. Ознакомиться с установкой «Черный ящик». Найти входы и переключатели, устанавливающие входные уровни. Верхнее положение тумблеров соответствует подаче на вход «единицы», а нижнее - «нуля». Познакомиться с индикатором состояний логических схем и научиться измерять логические уровни.

2. Подключить источник питания. Установить напряжение питания 5 В.

3. К выходу «черного ящика», указанному преподавателем, подключить индикатор состояний.

4. Подавая с помощью тумблеров на входы устройства различные комбинации сигналов «0» и «1», заполнить таблицу состояний. Выключить питание.

5. Используя метод конъюнкции (или дизъюнкции), составить первоначальный вариант логической функции исследуемой схемы.

6. Пользуясь правилами алгебры логики, насколько возможно, упростить логическую функцию.

7. Заполнить таблицу (карту) Вейча для трех переменных (рис. 11). Для удобства заполнения таблицы в ячейках (в скобках) указаны значения переменных  $a, b, c$ . Здесь «1» означает прямое значение соответствующей переменной, а «0» - её инверсное значение.

8. Заполнив таблицу единицами и нулями, выделить минтермы с учетом склейки таблицы в цилиндр.

9. На основании выделенных минтермов составить логическую функцию схемы. При этом учитывать, что переменная, входящая в минтерм и в прямом и в инверсном значении, исключается. При необходимости упростить запись функции.

10. На основании минимизированной функции

	$\bar{a}$		$a$	
$\bar{b}$	(000)	(001)	(101)	(100)
$b$	(010)	(011)	(111)	(110)
	$\bar{c}$		$c$	

Рис. 11

составить соответствующую логическую схему из элементов *И*, *ИЛИ*, *НЕ*. Нарисовать эту схему в соответствии с принятыми условными обозначениями.

11. Привести схему к единой элементной базе на основе элементов *И-НЕ*. Нарисовать соответствующую схему.

12. По указанию преподавателя исследовать и синтезировать логическую схему другого варианта «черного ящика» (пп. 3-11).

## 5. Указания к отчету

Отчет должен содержать следующее:

1. Наименование и цель работы.
2. Логическую схему совпадения в 4-х вариантах (рис. 2-5).
3. Таблицу состояний исследуемого «черного ящика».
4. Заполненную таблицу Вейча с выделенными минтермами.
5. Минимизированную логическую функцию и соответствующую логическую схему устройства.
6. Схему устройства с единой элементной базой (на элементах *И-НЕ* или *ИЛИ-НЕ*) с соответствующей логической функцией.
7. Ответы на контрольные вопросы.

## 5. Контрольные вопросы

1. Что такое таблица истинности логической схемы?
2. Сколько строк содержит таблица истинности логической схемы с  $n$  входами?
3. Что такое диаграмма состояний логической схемы, как она составляется?
4. Что означает «анализ логической схемы»?
5. Что такое «синтез логической схемы»?
6. Объясните конъюнктивный метод синтеза логической функции.
7. Объясните дизъюнктивный метод синтеза логической функции.
8. Что такое «минимизация» логической функции?
9. Для чего применяется операция минимизации логической функции?
10. Каким требованиям должна соответствовать таблица Вейча?
11. Как производится «склеивание» таблицы Вейча?
12. Что такое «минтерм»? Какую форму имеет минтерм?
13. Сколько ячеек таблицы Вейча входит в один минтерм?
14. Как располагаются ячейки минтерма в таблице Вейча?
15. Что означает «приведение схемы к единой элементной базе»?

## 6. Литература

1. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
2. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
3. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.



## Лабораторная работа 4

### ИЗУЧЕНИЕ РАБОТЫ ТРИГГЕРОВ

**Цель работы:**

Ознакомиться с физическими и логическими основами работы триггера – элементарной ячейки памяти ЭВМ.

**Содержание работы:**

Исследование работы RS-триггеров в режиме раздельного и счетного запуска.

#### 1. Краткие теоретические сведения

**1.1. Что такое «триггер»?** Триггеры являются устройствами, обладающими двумя устойчивыми состояниями. Они обладают свойством скачком переключаться из одного устойчивого состояния в другое под действием внешних запускающих импульсов. Название «триггер» происходит от английского слова (*trigger* – спусковой крючок). Триггер, в зависимости от входного напряжения, может принимать одно из двух выходных напряжений, соответствующих логическим величинам «0» или «1», то есть,  $U_{вых\min}$ ,  $U_{вых\max}$ .

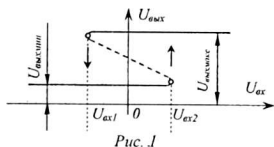


Рис. 1

Триггер, как переключающее устройство, имеет S-образную переключающую характеристику, то есть, зависимость выходного напряжения от входного (рис. 1). Как видно из рисунка, при достижении определенных значений входного напряжения  $U_{вх1}$  и  $U_{вх2}$  про-

исходит резкий (почти мгновенный) переход триггера из одного состояния в другое. В пределах от  $U_{вх1}$  до  $U_{вх2}$  выходное напряжение триггера не зависит от величины входного напряжения и сохраняется постоянным даже при отсутствии входного сигнала.

Способность триггера находиться в одном из двух устойчивых состояний, позволяет использовать его в качестве ячейки памяти, способной надолго запомнить, то есть, сохранить установленное внешним сигналом состояние. При этом одно состояние триггера принимают за «единицу», а другое – за «нуль». Если триггер находится в состоянии «1», считается, что в триггер записана «единица». Таким образом, в одном триггере может записываться и храниться один бит информации.

**1.2. Схема триггера.** Триггер состоит из двух усилителей, соединенных в кольцо. При этом выход одного усилителя соединен с входом другого (рис. 2,

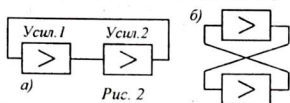


Рис. 2

а). Оба усилителя равноправны, поэтому триггер часто изображают, как показано на рисунке 2, б.

Простейшая электрическая схема триггера на биполярных транзисторах (рис. 3) представляет собой два усилительных каскада, охваченных глубокой положительной обратной связью. Для

того, чтобы схема не обратилась в генератор, необходимо, чтобы в любой момент времени один из транзисторов был надежно закрыт. Это достигается включением в схему источника запирающего напряжения  $E_{CM}$  (см. рис. 3).

Хотя запирающее напряжение  $E_{CM}$  через резисторы  $R3$  и  $R4$  подается одновременно на базы обоих транзисторов, тем не менее, закрытым оказывается

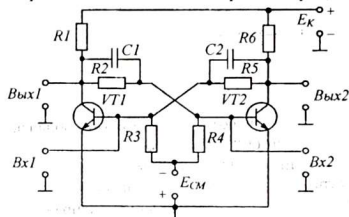


Рис. 3

только один из них. Дело в том, что напряжение между базой и эмиттером каждого транзистора складывается из двух напряжений: отрицательного напряжения смещения  $E_{CM}$  и положительного напряжения, создаваемого одним из делителей  $R2R4$  или  $R5R3$ . При этом внутреннее сопротивление источника смещения мало и практически не влияет на работу делителей напряжения.

Сопротивления резисторов делителей подобраны такими, чтобы напряжение, снимаемое с делителя, связанного с коллектором закрытого транзистора, было по модулю больше запирающего напряжения  $E_{CM}$ , а напряжение, снимаемое с делителя, связанного с коллектором открытого транзистора – по модулю меньше запирающего напряжения, то есть, в любой момент времени соблюдается одно из неравенств:

$$|U_{R3}| > |E_{CM}| > |U_{R4}| \quad \text{или} \quad |U_{R3}| < |E_{CM}| < |U_{R4}|.$$

Если, например, открыт первый транзистор –  $VT1$ , то на его коллекторе напряжение низко и поэтому напряжение на резисторе  $R4$  также невелико, вследствие чего напряжение базы транзистора  $VT2$  оказывается запирающим, а транзистор – закрытым. А так как транзистор  $VT2$  закрыт, то напряжение на его коллекторе велико и в результате на базе транзистора  $VT1$  сохраняется открывающее напряжение и транзистор  $VT1$  – продолжает оставаться открытым. Таким образом, открытый транзистор поддерживает закрытый транзистор закрытым, а закрытый, в свою очередь, помогает открытому транзистору находиться в открытом состоянии. При этом на выходе 1 сохраняется низкий, а на выходе 2 – высокий уровень напряжения.

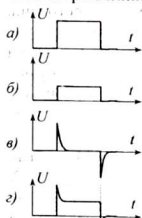


Рис. 4

Состояние триггера изменится в том случае, если на вход 1 подать отрицательное напряжение, или на вход 2 – положительное. При этом открытый транзистор  $VT1$  закроется, а закрытый  $VT2$  – откроется. Произойдет это лавинообразно, в весьма короткое время, практически мгновенно.

Переключение триггера происходит в момент поступления фронта запускающего импульса. Достижению этого условия способствуют ускоряющие конденсаторы  $C1$  и  $C2$ . Это – конденсаторы небольшой ем-

кости (порядка единиц пикофарад). Как известно, конденсатор не пропускает постоянное напряжение и пропускает только фронт и срез импульса. При этом происходит следующее: широкий прямоугольный импульс (рис. 4, а), возникший на коллекторе закрывшегося транзистора, передается через резисторы делителя напряжения без изменения формы, но с ослаблением (рис. 4, б). Ускоряющие конденсаторы пропускают фронт и срез импульса без ослабления (рис. 4, в). Форма импульса, прошедшего через цепочки  $R2C1$  и  $R5C2$  представлена на рисунке 4, г.

Таким образом, *триггером называется устройство:*

- обладающее двумя устойчивыми состояниями,
- в установленном состоянии может находиться бесконечно долго.
- переход из одного состояния в другое происходит под действием внешнего сигнала,
- переход из одного состояния в другое происходит мгновенно.

1.3 Структура триггера. Простой анализ схемы триггера позволяет представить его как систему, состоящую из двух элементов ИЛИ-НЕ ( $D1, D2$ ) и имеющую два входа и два выхода (см. рис. 5). Входы и выходы триггера принято обозначать символами:

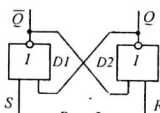


Рис. 5

$Q$  – прямой выход триггера.

$\bar{Q}$  – инверсный выход.

$S$  – основной вход (*Set* – установка).

$R$  – вход установки «нуля» (*Reset* – сброс).

За *единичное состояние триггера* принимают

такое, при котором высокий потенциал устанавливается на выходе того элемента ИЛИ-НЕ, вход которого обозначен буквой  $R$  (выход  $Q$ ). При этом на другом выходе триггера  $\bar{Q}$  устанавливается низкий потенциал.

Если это состояние триггера обозначить  $Q = 1$ , то соответственно  $\bar{Q} = 0$ .

*Нулевому состоянию триггера* соответствует высокий потенциал на выходе  $\bar{Q}$  ( $\bar{Q} = 1$ ) и низкий - на выходе  $Q$  ( $Q = 0$ ).

Рассмотрим таблицу состояний триггера для моментов времени  $t$  и  $t+1$  (до и после действия входных сигналов на входах  $S$  и  $R$ ). На входах возможны четыре комбинации сигналов:  $0 - 0$ ,  $1 - 0$ ,  $0 - 1$ ,  $1 - 1$  (см. табл. 1). Проанализируем каждый случай подробно:

1.  $S = 0$ ,  $R = 0$ . Если предположить, что до подачи этой комбинации триггер находился в состоянии «1», то есть,  $Q(t) = 1$ , этому состоянию соответствует высокий потенциал на выходе  $Q$ , ( $Q = 1$ ). Эта «единица» действует на одном из входов первого элемента  $D1$  и, так как - это элемент ИЛИ-НЕ, на его выходе будет уровень  $\bar{Q} = 0$ . При этом на обоих входах второго элемента  $D2$  действуют нулевые уровни и значение  $Q(t+1) = \bar{0} + \bar{0} = 1$ , то есть, исходное состояние сохраняется.

Если положить, что в исходном состоянии триггер находился в состоянии «0», то есть,  $Q(t) = 0$ , мы приходим к такому же выводу, что состояние триггера не изменяется, то есть,  $Q(t+1) = Q(t)$ . Такой режим называется «*хранение*».

2.  $S = 1, R = 0$ . В каком бы состоянии до этого не находился элемент  $D1$ , при подаче на один из его входов «единицы» ( $S = 1$ ) на выходе  $\bar{Q}$  появится низкий уровень  $\bar{Q}(t+1) = 0$ . Теперь на обоих входах элемента  $D2$ , действует нули и поэтому его выходное напряжение  $Q(t+1) = 1$ . Это, в свою очередь, способствует удержанию уровня  $\bar{Q} = 0$  на выходе первого элемента  $D1$ .

Таким образом, комбинация входных сигналов  $S = 1, R = 0$  устанавливает триггер в единичное состояние. Такой режим называется «*запись*» (единицы).

3.  $S = 0, R = 1$ . Независимо от предыдущего состояния триггера на выходе элемента  $D2$  установится  $Q = 0$ , при этом на обоих входах элемента  $D1$  действует нули и выходное напряжение первого элемента  $\bar{Q} = 1$ . В свою очередь, эта «единица» удерживает элемент  $D2$  в состоянии  $Q = 0$ . Таким образом, подача на входы триггера комбинации сигналов  $S = 0, R = 1$  устанавливает триггер в нулевое состояние, то есть,  $Q(t+1) = 0$ . Такой режим называется «*стирание*» или «*установка в нуль*».

4.  $S = 1, R = 1$ . При этом на выходах обоих элементов  $D1$  и  $D2$  установятся одинаковые состояния  $\bar{Q} = 0$  и  $Q = 0$ , что противоречиво, так как  $Q \neq \bar{Q}$ . Поэтому одновременная подача входных сигналов  $S = 1$  и  $R = 1$  недопустима, поскольку она приводит к неопределенности и на такой режим наложен «*запрет*».

Рассмотренный триггер называется *асинхронным RS-триггером* и имеет условное обозначение, показанное на рисунке 6. Асинхронным он называется

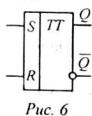


Рис. 6

Таблица 1

S	R	$Q(t+1)$	Режим
0	0	$Q(t)$	<i>хранение</i>
1	0	1	<i>запись «1»</i>
0	1	0	<i>стирание</i>
1	1	?	<i>запрет</i>

потому, что запись и стирание информации в триггере возможно в любой момент времени. Обратите внимание, что, инверсный выход обозначен колечком – признаком инверсии. В таблице 1 приведена таблица состояний этого триггера.

Аналогичный RS-триггер может быть смоделирован также на основе логических элементов И-НЕ (рис. 7, а). Но, в отличие от рассмотренного выше

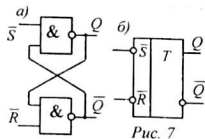


Рис. 7

Таблица 2

$\bar{S}$	$\bar{R}$	$Q(t+1)$	Режим
0	0	?	<i>запрет</i>
1	0	1	<i>стирание</i>
0	1	0	<i>запись «1»</i>
1	1	$Q(t)$	<i>хранение</i>

«нулей» - «единицы». Поэтому на его условном обозначении входы нарисованы

RS-триггера на элементах ИЛИ-НЕ, он требует подачи на вход обратных напряжений  $\bar{S}$  и  $\bar{R}$ , то есть, вместо «единиц» нужно подавать «нули», а вместо

с колечками (см. рис. 7, б). Режимы работы этого триггера приведены в таблице 2. *Обратите внимание*, что режим хранения обеспечивается наличием единичных уровней на обоих входах, запись осуществляется подачей нулевого уровня и установлен запрет на подачу комбинации  $0-0$ .

1.4. *Сложные триггеры*. Рассмотренные выше  $RS$ -триггеры являются асинхронными. Однако на практике часто возникает необходимость, чтобы триггер принимал информацию не всегда, а только в нужные моменты, определяемые специальной командой. Роль такой команды выполняют синхронизирующие импульсы, поступающие на соответствующий вход  $C$  (рис. 8, а).

*Синхронизируемый  $RSC$ -триггер* получают простым добавлением на входе асинхронного  $RS$ -триггера двух логических элементов  $И$ . Единичные импульсы к триггеру поступают только в том случае, если подаваемые на входы  $S$  или  $R$  импульсы совпадут во времени с единичным синхронизирующим импульсом  $C = 1$ . Условное обозначение синхронизируемого  $RSC$ -триггера приведено на рисунке 8, б.

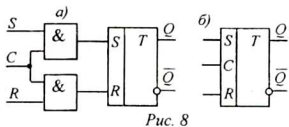


Рис. 8

К синхронизируемым относятся *триггеры задержки*, в которых записанная информация сохраняется только до следующего синхронизирующего импульса, то есть, сигнал в этом триггере задерживается ровно на один такт. Это, так называемые  $D$ -триггеры (от слова «delay» – задержка). Основу  $D$ -триггера составляет синхронизируемый  $RSC$ -триггер, на  $S$ - и  $R$ -входы которого подаются противоположные сигналы  $S = 1, R = 0$  или  $S = 0, R = 1$ . Эта функция осуществляется элементом  $НЕ$  (рис. 9, а). Запись информации в  $D$ -триггере осуществляется при одновременной подаче на вход  $D$  записываемого сигнала и синхронизирующего импульса на вход  $C$ . Записанная информация стирается с приходом следующего синхронизирующего импульса. Условное обозначение  $D$ -триггера приведено на рисунке 9, б.

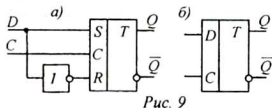


Рис. 9

Недостатком рассмотренных триггеров является то, что в процессе записи хранящаяся в триггере информация разрушается вновь записываемой. С целью разделения во времени процессов извлечения старой и записи новой информации применяются двухтактные триггеры, создаваемые на основе двух синхронизируемых  $RSC$ -триггеров.

*Двухтактные  $RSC$ -триггеры* наиболее широко используются в вычислительной технике, поскольку в них удается записать новую информацию лишь после того, как информация о прежнем состоянии триггера будет передана по соответствующему адресу. Для этого, пока идет считывание информации с выхода второго триггера, первый триггер принимает и запоминает записываемую информацию, чтобы занести ее во второй триггер по окончании рабочего такта. Одним из простых триггеров подобного типа является двухтактный  $RSC$ -триггер (рис. 10, а).

С приходом синхроимпульса ( $C = 1$ ) входная информация записывается в первый триггер (запись во второй триггер невозможна, так как для него  $\bar{C} = 0$ ). По окончании синхроимпульса ( $C = 0, \bar{C} = 1$ ), второй триггер переписывает состояние первого триггера, не разрушая записанной в нем информации.

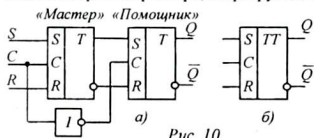


Рис. 10

Двойная буква  $TT$  в условном обозначении двухтактного  $RSC$ -триггера (рис. 10, б) обозначает, что в триггере использованы два простых  $RSC$ -триггера (двойной триггер). Первый триггер называют «мастером», а второй – «помощником».

Широкое применение для построения различных цифровых и импульсных устройств находит **счетный  $T$ -триггер**, составленный из двух синхронизируемых  $RSC$ -триггеров (рис. 11, а). Нетрудно заметить, что с приходом каждого импульса первый триггер переписывает противоположное состояние второго триггера, а по окончании входного импульса второй триггер «переписывает» состояние первого и изменяет свое состояние на противоположное.

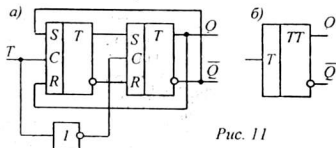


Рис. 11

С приходом следующего импульса первый триггер вновь записывает инвертированное состояние второго триггера, которое по окончании импульса переносится во второй триггер. Таким образом, за время прохождения двух входных импульсов состояние второго триггера возвращается в первоначальное и на выходе вырабатывается один единичный импульс (рис. 12). Таким образом, если импульсы запуска следуют с периодом  $T$ , то период следования выходных импульсов в 2 раза больше, то есть, происходит деление частоты в 2 раза. Условное обозначение  $T$ -триггера приведено на рисунке 11, б.

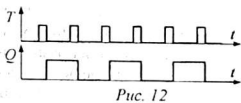


Рис. 12

Двойные триггеры служат основой построения еще более совершенных, **универсальных  $JK$ -триггеров** (рис. 13, а, б). В отличие от  $RSC$ -триггера входы  $JK$ -триггера обозначают буквами  $J$  («*Jump*» – прыжок, переброс) и  $K$  («*Keep*» – удержание).

Таблица состояний  $JK$ -триггера (табл. 3) повторяет таблицу состояний  $RS$ -триггера, за исключением четвертой строки (см. табл. 1), где устанавливался запрет на подачу «единиц» на оба входа одновременно.  $JK$ -триггер допускает одновременную подачу «единицы» на оба входа ( $J = 1, K = 1$ ). При этом состояние триггера изменяется на противоположное (инверсия состояния).

Разумеется, все перечисленные переключения происходят при наличии синхронизирующего импульса  $C = 1$ . Если  $C = 0$ , записанная в триггере информация при любых комбинациях входных сигналов остается неизменной (блокирование записи и стирания).

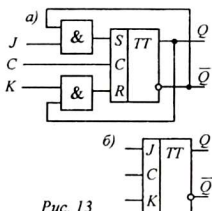


Рис. 13

Таблица 3

C	J	K	$Q(t+1)$	Режим
1	0	0	$Q(t)$	хранение
1	0	1	1	стирание
1	1	0	0	запись «1»
1	1	1	$\overline{Q}(t)$	инверсия
0	0	0	$Q(t)$	Блокировка записи и стирания
0	0	1	$Q(t)$	
0	1	0	$Q(t)$	
0	1	1	$Q(t)$	
0	1	1	$Q(t)$	

$JK$ -триггеры являются наиболее универсальными из всех выше рассмотренных и могут работать как любой из них. Например, если соединить вместе входы  $J$ ,  $K$  и  $C$ , получим счетный  $T$ -триггер (рис. 14, а). Добавление на вход элемента  $HE$  превращает  $JK$ -триггер в  $D$ -триггер (рис. 14, б). Чтобы использовать  $JK$ -триггер в качестве синхронизируемого  $RSC$ -триггера, никаких усовершенствований не требуется (рис. 14, в). Но, если добавить один элемент **ИЛИ**-он превращается в обычный асинхронный  $RS$ -триггер (рис. 14, г).

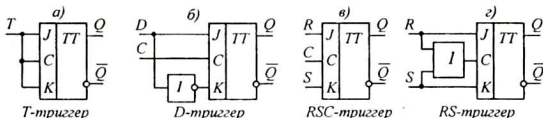


Рис. 14

Триггеры находят широкое применение в электронно-вычислительной технике. Промышленность выпускает различные триггеры в микросхемном исполнении, например,  $JK$ -триггеры (К155ТВ1 и другие),  $D$ -триггеры (К155ТМ2, К155ТМ7 и другие).

Наряду с изучением  $RS$ -триггера на дискретных элементах, в данной работе предлагается также исследовать  $JK$ -триггер на микросхеме К155ТВ1, условное обозначение которого представлено на рисунке 15.

Обратите внимание, что  $JK$ -триггер имеет дополнительные асинхронные входы  $S$  и  $R$ , позволяющее использовать его в качестве простого асинхронного  $RS$ -триггера.

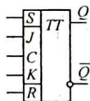


Рис. 15

## 2. Схемы исследования

Для исследования используется лабораторный макет действующего асинхронного  $RS$ -триггера на дискретных элементах, соответствующего схеме на рисунке 3.

Вместе отдельного источника запирающего напряжения  $E_{CM}$  используется автоматическое смещение за счет части напряжения источника коллекторного питания  $E_K$ . В данной схеме (рис. 16) эмиттерные токи обоих транзисторов

протекают через общий резистор  $R9$ . Напряжение  $U_{CM}$ , создаваемое на нем, приложено «плюсом» к эмиттерам, а «минусом» – через резисторы  $R2$  и  $R7$  – к базам транзисторов  $VT1$  и  $VT2$ . Поскольку в любой момент времени один из транзисторов обязательно открыт, напряжение  $U_{CM}$  при любых состояниях триггера не исчезает и имеет практически постоянную величину. Конденсатор  $C5$ , большой ёмкости, способствует поддержанию постоянного значения напряжения на резисторе  $R9$ .

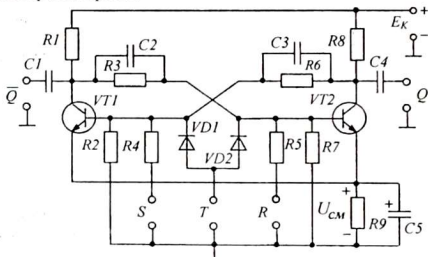


Рис. 16

Триггер имеет два отдельных входа –  $S$  и  $R$  и один счетный  $T$ -вход. Различают *три способа запуска триггеров* – простой, отдельный и счетный.

При *простом запуске* запускающие импульсы подаются только на один из входов – либо на вход  $S$  либо на вход  $R$ . Для простого запуска нужны двухполярные импульсы (положительные и отрицательные). Например, при подаче таких импульсов на вход  $S$  (см. рис. 17, а) положительные импульсы отпирают транзистор  $VT1$ , а отрицательные – вызывают его запертие. Таким образом, положительным импульсом производится запись «единицы», а с помощью отрицательного – стирание (запись «нуля»).

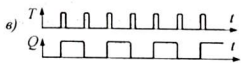
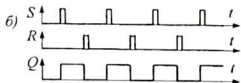
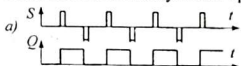


Рис. 17

При *отдельном запуске* используются только положительные импульсы, которые попеременно подаются, то на вход  $S$ , чтобы записать «единицу», то на вход  $R$ , чтобы записать «ноль» (рис. 17, б).

*Счетный запуск* осуществляется подачей кратковременных положительных (открывающих) импульсов одновременно на оба входа  $S$  и  $R$ . При этом открытый до насыщения транзистор остается открытым, но закрытый транзистор, открываясь, подготавливает условия для закрывания открытого транзистора.

Дело в том, что при поступлении открывающего импульса напряжение на коллекторе закрытого транзистора понижается, это уменьшение напряжения через ускоряющий конденсатор мгновенно передается на базу открытого транзистора и его коллекторный ток уменьшается, а коллекторное напряжение воз-



растет. Это возрастание напряжения через другой ускоряющий конденсатор передается на базу открывающегося транзистора, который ещё более открывается ...

В результате лавинообразного процесса закрытый транзистор откроется полностью, до насыщения, а открытый транзистор – закроется полностью. Важно, чтобы к этому моменту входной импульс уже закончился, иначе схема триггера превратится в схему мультивибратора. В новом состоянии триггер находится до прихода следующего запускающего импульса.

Роль диодов  $VD1$  и  $VD2$  сводится к тому, чтобы при счетном запуске пропускать к базам транзисторов только положительные импульсы, а при простом запуске - не допустить передачи импульсов между входами  $S$  и  $R$ .

В счетном режиме каждый входной импульс вызывает одно опрокидывание триггера. Если, например, первый импульс устанавливает триггер в единичное состояние (записывает единицу), а следующий – стирает эту единицу. И так как триггер вырабатывает на выходе один импульс после двух опрокидываний, следовательно, число выходных импульсов при счетном запуске вдвое меньше числа входных, то есть, триггер делит число входных импульсов на 2 (рис. 17,  $\epsilon$ ). Кратковременные импульсы, необходимые для счетного запуска обычно получают путем дифференцирования прямоугольных импульсов простой дифференцирующей  $RC$ -цепочкой.

Источником запускающих импульсов в данной работе служит формирователь прямоугольных импульсов, построенный по схеме ждущего мультивибратора.

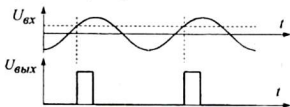


Рис. 18

*Ждущий мультивибратор* представляет собой, по существу, триггер с одним устойчивым состоянием, в котором он находится постоянно, если нет входного сигнала. При поступлении на вход положительного запускающего импульса (любой формы) в момент, когда

напряжение достигнет определенного уровня (уровня срабатывания), схема кратковременно переходит во второе, неустойчивое состояние. Затем, спустя некоторое время, схема самостоятельно возвращается в исходное состояние, вырабатывая при этом один прямоугольный импульс строго определенной длительности и амплитуды, не зависящей от формы, длительности и амплитуды входного импульса (рис. 18).

Принцип работы ждущего мультивибратора (см. рис. 19) несложен и заключается в следующем: в исходном состоянии транзистор  $VT2$  открыт, так как его начальный базовый ток обеспечивается через ограничительный резистор  $R5$ , а транзистор  $VT1$  – надежно закрыт напряжением смещения  $U_{см}$ , формируемым на общем резисторе  $R7$  током открытого транзистора  $VT2$ . Напряжение  $U_{см}$  должно быть больше напряжения, создаваемого делителем напряжения  $R2R3$  на базе транзистора  $VT1$ . При этом конденсатор  $C3$  заряжен в полярности, показанной на рисунке 19. Запустить схему можно, подавая положитель-

ные импульсы на базу транзистора  $VT1$  или отрицательные импульсы - на базу транзистора  $VT2$ . В данной схеме выбран второй вариант.

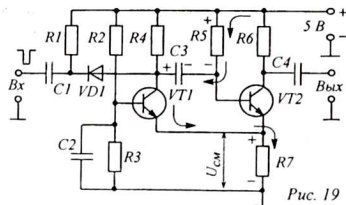


Рис. 19

Отрицательный входной импульс через конденсаторы  $C1$  и  $C3$  поступает на базу транзистора  $VT2$  и кратковременно запирает его. Вследствие этого исчезает напряжение смещения  $U_{см}$  и транзистор  $VT1$  открывается. За счет положительной обратной связи (через конденсатор  $C3$ ) этот процесс развивается лавинообразно. Дело в том,

что потенциал коллектора открывающегося транзистора  $VT1$  понижается и конденсатор  $C3$  начинает разряжаться по цепи:  $+E_K - ШВП - резистор R5 - C3 - коллектор-эмиттер открытого транзистора VT1 - R7 - ШНП - -E_K$ . На схеме направление этого тока показано стрелками. И, пока течет ток разряда, транзистор  $VT2$  надежно закрыт отрицательным напряжением, создаваемым на резисторе  $R5$  (полярность этого напряжения также показана на схеме). Как только ток разряда уменьшится, транзистор  $VT2$  начнет открываться и, вследствие положительной обратной связи, транзистор  $VT1$  закроется, а  $VT2$  - откроется полностью. На этом полный цикл работы заканчивается и в таком состоянии схема остается до прихода следующего входного импульса. Отсюда и название схемы - «ждущий» мультивибратор.

Назначение остальных деталей схемы сводится к следующему: диод  $VD1$  служит для пропускания только отрицательных импульсов входного напряжения; резистор  $R1$  предотвращает запираение диода, подзаряжая конденсатор  $C1$  после прохождения отрицательного импульса; конденсатор  $C2$ , сглаживая напряжение базы транзистора  $VT1$  предохраняет схему от случайного срабатывания.

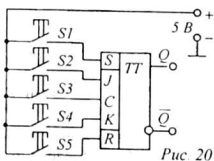


Рис. 20

Для изучения  $JK$ -триггера в микросхемном исполнении используется макет с микросхемой  $K155TB1$  (рис. 20). Для удобства измерений выводы микросхемы удлинены и соединены с соответствующими гнездами. Тумблеры  $S1 \div S5$  позволяют подавать единичные (или нулевые) напряжения на входы записи, синхронизации и

стирания. Схема имеет световую индикацию состояний триггера. Если лампочка светится - это означает в триггере записана «единица».

Контроль уровней сигналов в каждой точке схем триггеров может осуществляться с помощью электронного осциллографа или светодиодного индикатора логических состояний.

### 3. Оборудование и приборы

#### 1. Макет $RS$ -триггера на транзисторах.

2. Макет *JK*-триггера (на микросхеме).
3. Формирователь импульсов (ждуший мультивибратор).
4. Осциллограф ОДШ-2.
5. Генератор ГЗ-18.
6. Источник питания ИЭПП-1.
7. Индикатор логических состояний.
8. Соединительные проводники.

#### 4. Сборка и опробование схемы

1. Ознакомиться со схемами и изучить принцип работы исследуемого триггера и ждущего мультивибратора, показанных на рисунке 16, 17. Зарисовать обе схемы в тетрадь.

2. Произвести электрические соединения согласно схеме (рис. 21). Особенность соединений состоит в том, что сигнал от звукового генератора подается одновременно на вход ждущего мультивибратора и на «Вход 1» двухлучевого осциллографа (для контроля). Сигнал с выхода ждущего мультивибратора подается на «Вход 2» осциллографа. Это позволяет сопоставлять входные и выходные сигналы преобразователя синусоидального напряжения в импульсное (см. рис. 18).

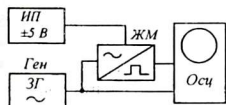


Рис. 21

3. Установить переключатели пределов выходных напряжений: источника питания на «0...12 В», генератора – на «1...3 В». Ручки регуляторов должны находиться в положении минимума. Тумблер режима работы осциллографа поставить в положение «Коммутатор» (он находится на левой боковой стенке осциллографа).

Переключатель пределов частоты развертки установить на «10000 Гц», а чувствительности – на «100 мВ».

4. После проверки схемы включить приборы. Установить частоту генератора 2000 Гц. Постепенно увеличивая чувствительность осциллографа и выходное напряжение генератора, добиться на экране осциллографа устойчивой картины преобразования синусоидального напряжения в импульсное.

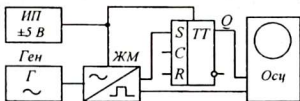


Рис. 22

5. Выключить схему. Добавить в нее исследуемый *RS*-триггер. Произвести соединения согласно рисунку 22.

6. Включив питание, проверить работоспособность триггера по входам *S*, *R* и *T*, контролируя входной сигнал (на выходе *Q*) с помощью осциллографа.

7. Выключить схему. К выполнению работы можно приступить, сохранив те же соединения.

## 5. Эксперименты и измерения

1. Подключить выход формирователя импульсов к отдельному  $S$ -входу исследуемого триггера. Проверить, что этот же сигнал подается на «Вход 1» осциллографа. Выход триггера  $Q$  должен быть соединен со вторым входом осциллографа – «Вход 2».

2. После проверки схемы соединений включить питание и получить на экране устойчивые изображения входного и выходного сигналов триггера. Установив амплитуды осциллограмм одинаковыми, перерисовать в тетрадь полученные осциллограммы, не забыв отметить их соответственно –  $S$  и  $Q$ .

3. Повторить опыт, переключив источник импульсов на  $R$ -вход триггера, оставив остальные соединения без изменения. Зарисовать вместе осциллограммы состояний  $R$  и  $Q$ .

4. Повторить первоначальный опыт с входом  $S$  и выходом  $\bar{Q}$ . Осциллограммы зарисовать в тетрадь.

5. Подать импульсное напряжение на счетный  $T$ -вход триггера, сохранив остальные соединения. Убедившись, что число импульсов на осциллограммах находится в соотношении 2:1, зарисовать в тетрадь полученные осциллограммы. Выключить питание.

6. Испытания  $JK$ -триггера провести на макете с микросхемой K155ТВ1 ( $JK$ -триггер). Напряжение питания должно быть строго 5,0 В. Установив тумблером  $S3$  (см. рис. 20) единичное напряжение на входе синхронизации  $C$ , нажимая на кнопки  $S$ ,  $R$ , проверить работу  $JK$ -триггера с отдельным запуском. Нажимая одновременно на кнопки  $S2$  и  $S4$ , то есть, подавая «единицу» одновременно на входы  $J$  и  $K$ , проверить работу триггера в счетном режиме. Включая и выключая тумблер  $S3$ , убедиться, что триггер работает только при наличии «единицы» на входе синхронизации.

7. Отключить питание. Восстановить соединения, соответствующие рисунку 20. Регулировку напряжений генератора и осциллографа не изменять.

8. После проверки включить питание. Добившись на экране неподвижно изображения, зарисовать обе осциллограммы в тетрадь.

9. Уменьшая выходное напряжение генератора, отметить минимальное напряжение, когда схема формирователя перестанет работать. Это – порог срабатывания ждущего мультивибратора. Результат записать в тетрадь.

10. Выключить питание. Разобрать схему.

## 6. Обработка результатов исследования

Обработка результатов сводится к построению совмещенных диаграмм напряжений: генератора (синусоидальное), формирователя импульсов (вход  $S$ ), выходных напряжений триггера  $Q$  и  $\bar{Q}$ . Отдельно изобразить осциллограммы напряжений на входе  $T$  и выходах  $Q$  и  $\bar{Q}$  триггера в счетном режиме.

## 7. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.

2. Схему асинхронного  $RS$ -триггера (рис. 16) и ждущего мультивибратора (рис. 19).
3. Структурные схемы и условные обозначения асинхронного  $RS$ - и синхронизируемого  $RSC$ -триггеров,  $D$ -триггера, двухтактных  $RS$ -,  $T$ - и  $JK$ -триггеров с указанием особенностей их работы и назначения.
4. Таблицы состояний  $RS$ - и  $JK$ -триггеров.
5. Осциллограммы  $RS$ -триггера.
6. Ответы на контрольные вопросы.

### 8. Вопросы для подготовки

1. Что такое триггер? Перечислите основные свойства триггера.
2. Откуда произошло название «триггер»?
3. Почему триггер используется в качестве ячейки памяти? Как триггер хранит записанную информацию?
4. Объясните работу триггера, как происходит его переключение?
5. Как узнать, в каком состоянии находится триггер?
6. Чем отличаются простой, раздельный и счетный запуск триггера?
7. Почему при счетном запуске число выходных импульсов сокращается вдвое?
8. Дайте определения входов и выходов асинхронного  $RS$ -триггера.
9. В чем отличие асинхронных и синхронизируемых триггеров?
10. Чем вызвана необходимость применения двухтактных триггеров?
11. В чем преимущество  $JK$ -триггера перед  $RS$ -триггером? Почему его называют универсальным?

### 9. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 5

### МОДЕЛИРОВАНИЕ ТРИГГЕРОВ НА ИМС

*Цель работы:*

Изучение принципов построения и работы триггеров на цифровых ИМС (интегральных микросхемах) серии К155.

*Содержание работы:*

Моделирование простых и сложных триггеров на основе базовых логических элементов И-НЕ.

#### 1. Краткие теоретические сведения

*Триггером называется устройство, обладающее двумя устойчивыми состояниями равновесия, способное под действием управляющих сигналов скачкообразно переходить из одного состояния в другое.* Триггеры широко применяются в импульсных и цифровых устройствах в качестве формирователей прямоугольных импульсов и элементарных автоматов. В качестве элементарных автоматов (устройств с двумя внутренними равновесиями) различные типы триггеров выполняют функции ячеек двоичной памяти, элементов задержки, регистров, пересчетных устройств и т.д.

Одним из основных параметров триггера является его быстродействие, которое характеризуется максимальной частотой срабатывания триггера  $f_{max}$ . Минимальный интервал времени  $t_{min}$  между двумя запускающими импульсами, вызывающими надежное срабатывание триггера, называется разрешающим временем  $t_{min} = 1 / f_{max}$ .

Основные схемы интегральных триггеров можно разделить на несколько типов: RS-триггер, E-триггер, RSC-триггер, D-триггер, T-триггер, универсальный JK-триггер и их комбинации. Названия триггеров определяются наименованиями их входов:

S, E – входы асинхронной установки триггера в состояние «1»;

R – вход асинхронной установки триггера в состояние «0»;

J – вход синхронной установки триггера в состояние «1»;

K – вход синхронной установки триггера в состояние «0»;

D – вход синхронной установки триггера в состояние «1» на один такт, стираемое очередным синхронизирующим импульсом;

T – вход установки триггера в противоположное состояние (счетный вход);

C – вход синхронизации.

Если хотя бы с одного входа информация в триггер заносится принудительно, под воздействием синхронизирующего сигнала, то такой триггер называется синхронным, или тактируемым. Если занесение информации в триггер с любого входа производится без синхронизирующего сигнала, то такой триггер называется асинхронным (не тактируемым).

Работа любого триггера описывается *таблицей состояний* и *временными диаграммами*. Таблица состояний учитывает все варианты уровней напряжения на входах триггера. Например, таблица состояний трехвходового JKC-триггера содержит 8 строк (см. табл. 1). (Исходное состояние триггера  $Q = 1$ ).

Диаграмма состояний соответственно учитывает все 8 вариантов уровней напряжения на входах (рис. 1). Из диаграммы видно, что триггер не реагирует на изменение уровней на информационных входах  $J$  и  $K$ , если нет синхронизирующих импульсов на входе  $C$ .

Таблица 1

$C$	$J$	$K$	$Q$	$\bar{Q}$
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1

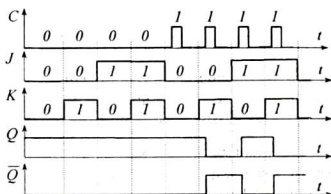


Рис. 1

## 2. Описание установки

Установка представляет собой монтажную панель, на которой установлены п/б микросхемы К155ЛА3. Каждая микросхема содержит четыре логических элемента И-НЕ. Всего имеется 12 двухвходовых логических элементов И-НЕ, с помощью которых можно смоделировать практически любой из шести видов триггеров. Соединения производятся с помощью замыкающих проводников с наконечниками. Для обеспечения правильной и безошибочной сборки каждого вида триггеров на соответствующих схемах указаны номера выводов микросхем (см. рис. 4, 6).

Уровни напряжений на входах, выходах и в других точках схем контролируются с помощью логического пробника со светодиодами. Пробник имеет щуп, которым нужно коснуться контролируемой точки схемы. Питание пробника осуществляется присоединением его шнура питания к гнездам питания установки.

Переключение триггеров из одного состояния в другое происходит в момент прихода фронта импульса и поэтому срабатывание триггера не зависит от длительности импульса. Однако подача импульсов вручную, с помощью кнопки, имеет одну, весьма неприятную особенность — это дребезг контактов.



Рис. 2

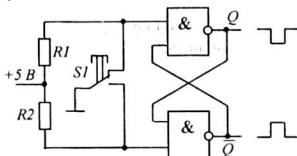


Рис. 3

Дело в том, что при подаче импульсов с помощью кнопок и переключателей триггеры не всегда реагируют четко и однозначно. Этому виной — всплески

напряжения, возникающие в моменты включения и выключения напряжения с помощью механического переключателя (кнопки). При этом напряжение устанавливается не сразу, а после нескольких колебательных всплесков (рис. 2). При значительных токах эти всплески наблюдаются как искрение между контактами переключателя при включении и выключении. Триггеры могут воспринимать всплески как несколько импульсов и реагировать на широкий импульс как на серию игольчатых импульсов. Это явление получило название «дребезг контактов».

Для устранения дребезга контактов применяют обычный асинхронный RS- триггер (рис. 3). В данной схеме, пока не нажата кнопка  $SI$ , триггер находится в состоянии  $Q = 1$  и  $\bar{Q} = 0$ . Если нажать на кнопку, триггер переключится в противоположное состояние  $Q = 0$  и  $\bar{Q} = 1$ . При отпускании кнопки триггер возвращается в исходное состояние. Таким образом, при однократном нажатии на кнопку  $SI$  на выходе  $Q$  вырабатывается один отрицательный импульс, а на выходе  $\bar{Q}$  - положительный. В данной работе используются положительные импульсы, снимаемые с инверсного выхода триггера.

Особенность схемы формирователя состоит в том, что при первом же всплеске напряжения при размыкании или замыкании контактов, триггер переключается и перестает быть чувствительным к случайным импульсам, поступающим на вход триггера позднее. Это связано с тем, что при размыкании нормально замкнутой пары (верхний контакт), триггер сохраняет единичное состояние  $Q = 1$ , так как на второй вход верхнего элемента  $I-HE$  продолжает поступать нуль с инверсного выхода  $\bar{Q} = 0$ . В процессе переключения, когда верхний контакт кнопки уже разомкнут, а нижний контакт еще не замкнут, триггер находится в режиме «хранение», так как при этом  $S = 1$  и  $R = 1$ . Как только нижние контакты прикоснутся, первый же игольчатый импульс переключит триггер из состояния «1» в состояние «0» ( $Q = 0$  и  $\bar{Q} = 1$ ), при этом нуль, поступающий с прямого выхода триггера на второй вход нижнего элемента  $I-HE$  делает его нечувствительным к остальным импульсам, возникающим при дребезге контактов.

Аналогично и при отпускании кнопки триггер четко срабатывает на момент начала замыкания верхней пары контактов.

### 3. Оборудование и приборы

1. Монтажная плата с микросхемами К155ЛА3.
2. Источник питания ИЭПП-2.
3. Логический пробник.
4. Соединительные проводники

### 4. Порядок выполнения работы

В ходе выполнения работы предлагается создавать схемы различных триггеров из логических элементов  $I-HE$  на базе интегральных микросхем К155ЛА3. Моделирование каждого триггера заключается в соединении выво-



дов микросхем в соответствии со структурной схемой триггера. Последовательность выполнения работы организована по принципу: от простого к сложному, с постепенным усложнением схем. При монтаже схем триггеров установка должна быть обесточена. Питание включается после проверки схемы соединений преподавателем и отключается после измерений.

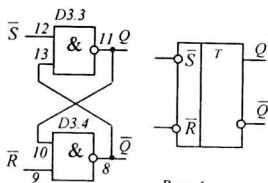


Рис. 4

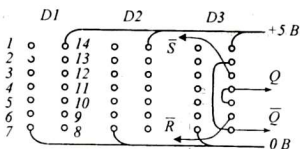


Рис. 5

1. На монтажной установке собрать схему простейшего асинхронного однотактного  $RS$ -триггера с инверсными входами на элементах  $И-НЕ$  (рис. 4). Для этого на монтажной плате используйте крайнюю правую микросхему –  $D3$ . Дело в том, что в процессе выполнения работы дальнейшее усложнение триггера будет происходить за счет добавления новых логических элементов слева. При сборке схем ориентироваться на монтажную схему, представленную на рисунке 5, где показаны соединения выводов микросхемы  $D3$  для моделирования асинхронного  $RS$ -триггера. Для удобства нумерация выводов микросхем дана для вида сверху. Кроме того, номера выводов микросхем указаны одновременно на структурной и на монтажной схемах триггера (см. рис. 4, 5).

2. Подавая поочередно на входы  $\bar{S}$  и  $\bar{R}$  потенциальные сигналы высокого и низкого уровня от гнезд «1» и «0», наблюдать с помощью индикатора или вольтметра состояния триггера. Заполнить таблицу переключений триггера, обратив внимание на реакцию триггера при подаче комбинации  $\bar{S} = 0$  и  $\bar{R} = 0$ . Составить временную диаграмму состояний триггера.

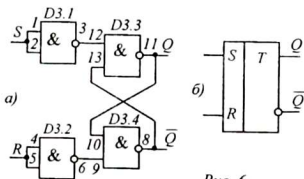


Рис. 6

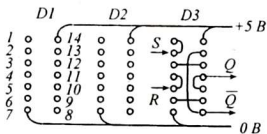


Рис. 7

3. Собрать схему асинхронного  $RS$ -триггера с прямыми входами (рис. 6). В качестве логических элементов  $НЕ$  использовать элементы  $И-НЕ$  с закороченными входами 1, 2 и 4, 5 (рис. 6, 7). На информационные входы  $S$  и  $R$  подавать поочередно потенциальные сигналы высокого и низкого уровня от гнезд «1» и «0». Комбинируя сочетания потенциалов на входах триггера, с

помощью индикатора уровня фиксировать значения потенциалов на выходах триггера  $Q$  и  $\bar{Q}$ . Обратит внимание на реакцию триггера при подаче комбинации  $S = 1$  и  $R = 1$ . По составленной таблице состояний построить временную диаграмму работы схемы.

Добавив слева схему несовпадения, можно  $RS$ -триггер преобразовать в более совершенный асинхронный  $E$ -триггер (рис. 8). В качестве логических элементов  $HE$  так же использовать элементы  $И-НЕ$  с закороченными вместе входами ( $D2.1, D2.2, D3.1, D3.2$ ). Зарисовывая в тетрадь схему  $E$ -триггера, заменить такие элементы простыми инверторами  $HE$ .

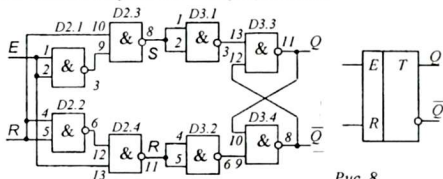


Рис. 8

На информационные входы  $E$  и  $R$  подавать поочередно потенциальные сигналы высокого и низкого уровня от гнезд «1» и «0». Обратит внимание, что триггер не реагирует на одновременную подачу единичных уровней на оба входа. Составить таблицу и диаграмму состояний  $E$ -триггера.

4. Вернувшись ко второй схеме (рис. 8), убрав схему несовпадения на микросхеме  $D2$  и, разъединив входы инверторов ( $D3.1, D3.2$ ), собрать схему синхронизируемого одноактного  $RSC$ -триггера с прямыми входами (рис. 9). На информационные входы  $S$  и  $R$  и на вход синхронизации  $C$  подавать поочередно потенциальные сигналы высокого и низкого уровня от гнезд «1» и «0». Заполнить таблицу состояний и построить диаграмму состояний  $RSC$ -триггера. В дальнейшем собранную схему не разбирать и считать ее обычным  $RSC$ -триггером и добавлять к нему новые цепи слева.

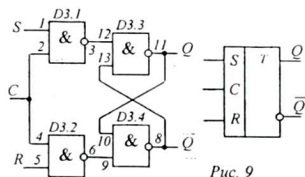


Рис. 9

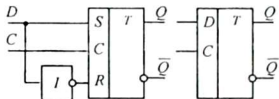


Рис. 10

5. Присоединив к схеме  $RSC$ -триггера логический элемент  $HE$ , можно построить схему  $D$ -триггера, триггера задержки (рис. 10). В качестве инвертора так же использовать элемент  $И-НЕ$  ( $D2.4$ ), объединив входы.

Подавая на входы  $D$  и  $C$  различные комбинации сигналов, заполнить таблицу и построить диаграмму состояний  $D$ -триггера. Обратит внимание, что записанная информация в триггере долго не хранится.

6. Построив на второй микросхеме еще один *RSC*-триггер, а на первой – один инвертор, можно собрать схему двухтактного *RSC*- триггера, работающего по принципу «мастер–помощник» (рис. 11, 12).

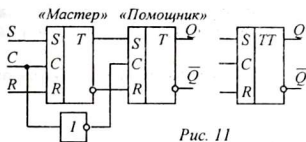


Рис. 11

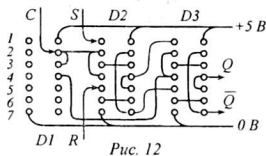


Рис. 12

Подавая на входы *R*, *S*, *C* различные уровни сигналов, заполнить таблицу состояний и построить диаграмму состояний двухтактного *RSC*-триггера.

7. На основе построенной схемы двухтактного *RSC*-триггера построить счетный *T*-триггер. *T*-триггер имеет один вход *T*, называемый счетным входом, на который подаются импульсы (рис. 13). Особенность схемы счетного триггера заключается в том, что входы *S* и *R* соединяются соответственно с выходами *Q* и  $\bar{Q}$  таким образом, что с приходом каждого очередного синхримпульса триггер переписывает свое инвертированное (противоположное) состояние.

8. На основе двухтактного *RSC*-триггера можно построить схему универсального *JK*-триггера (рис. 14). Для этого на входе добавляется схема из двух элементов *И*, которая не пропускает в триггер управляющий сигнал, если триггер уже находится в соответствующем состоянии.

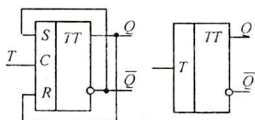


Рис. 13

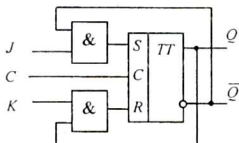


Рис. 14

*JK*-триггер является наиболее совершенным среди всех триггеров и называется универсальным. Во-первых, в нем исправлено положение с одновременной подачей комбинации сигналов  $J = 1$  и  $K = 1$ . Во-вторых, *JK*-триггер может выполнять функции любого из известных триггеров.

Чтобы переделать *RSC*-триггер в *JK*-триггер достаточно на входе добавить два логических элемента *И*. Однако получить два логических элемента *И* из трех оставшихся на макете элементов *И-НЕ* не представляется возможным, так как для реализации операции *И* требуется два логических элемента *И-НЕ* (*И-НЕ-НЕ*). Поэтому изучение работы *JK*-триггера проводится в отдельной лабораторной работе.

## 5. Указания к отчету

Отчет должен содержать:

1. Наименование и цель работы.
2. Структурные схемы однотактных асинхронных *RS*-, *E*-триггеров, а также синхронных однотактных и двухтактных *RSC*-, *D*-, *T*-, и *JK*-триггеров.
3. Таблицы состояний и диаграммы (временные характеристики) работы триггеров.
4. Ответы на контрольные вопросы.

## 6. Контрольные вопросы

1. Какими свойствами обладает триггер?
2. Что означает «быстродействие» триггера?
3. Какие основные типы триггерных структур Вы знаете?
4. Как называются четыре режима работы асинхронного триггера?
5. В чем особенность асинхронного *E*-триггера?
6. Чем отличаются асинхронный и синхронизируемый триггеры?
7. Что такое синхронизация?
8. Для чего используется *D*-триггер?
9. В чем особенность счетного триггера?
10. Как работает двухтактный триггер?
11. Как называются четыре режима работы универсального *JK*-триггера?
12. Что такое «дребезг контактов»?
13. Как устранить влияние дребезга контактов при формировании импульсов?

## 7. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 6

### ИССЛЕДОВАНИЕ РАБОТЫ ИНТЕГРАЛЬНЫХ ТРИГГЕРОВ

**Цель работы:**

Исследование динамических характеристик интегральных микросхем К155ТВ1 и К155ТМ2 с помощью осциллографа и индикатора логических состояний.

**Содержание работы:**

1. Построение временных диаграмм на основе таблиц состояний триггера.
2. Наблюдение диаграмм состояния триггера на двухлучевом осциллографе.

#### 1. Краткие теоретические сведения

Хотя на простых логических элементах можно реализовать любые логические функции, при проектировании вычислительных устройств стараются использовать *минимум микросхем* и обеспечить *минимальное потребление энергии*. Нет необходимости применять сложные триггеры там, где можно обойтись простыми. Промышленностью выпускаются 4 разновидности интегральных триггеров:

1. **асинхронные триггеры:** *RS*-триггер, *E*-триггер;
2. **синхронные одноктактные триггеры:** *RSC*-триггер;
3. **двухтактные триггеры:** *RSC*-триггер, триггер задержки (*D*-триггер), счетный триггер (*T*-триггер);
4. **универсальные триггеры:** *JK*-триггер, *D*-триггер.

Сложные триггеры, например *D*-триггер, *JK*-триггер, способны выполнять также функции простых синхронных и асинхронных триггеров. Поэтому их называют универсальными. В данной работе изучаются особенности работы интегральных триггеров – *JK*-триггера и *D*-триггера.

*JK*-триггер является универсальным триггером, способным выполнять функции любого из перечисленных выше триггеров. На рисунке 1 представлено

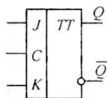


Рис. 1

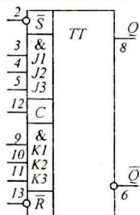


Рис. 2

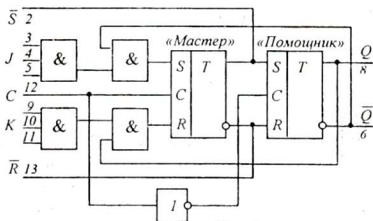


Рис. 3

условное обозначение простого *JK*-триггера с тремя входами *J*, *K* и *C*. Одним из совершенных *JK*-триггеров в интегральном исполнении является микросхема К155ТВ1. Отличительные особенности данной микросхемы: наличие асин-

хронных входов, блокировка и исключение холостых переключений, предварительная обработка входных величин.

На рисунке 2 приведена цоколевка микросхемы K155ТВ1, содержащей один *JK*-триггер. Обратите внимание, что на обозначениях асинхронных входов *S* и *R* нарисованы колечки, означающие инверсию. Это значит, что на входы *S* и *R* в режиме хранения нужно подавать не нули, а единицы, то есть, фактически для управления триггер получает уровни  $\bar{S}$  и  $\bar{R}$ . Очень часто, перед вводом в триггер, входная информация, поступающая с нескольких направлений, объе-

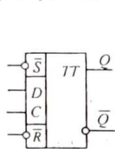


Рис. 4

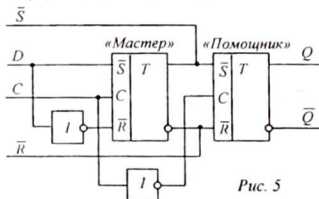


Рис. 5

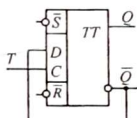


Рис. 6

диняется с помощью элемента *И*, поэтому информационные входы микросхемы (*J* и *K*) выполнены в виде трехвходовых элементов *И* (входы 3, 4, 5 и 9, 10, 11).

Чтобы понять, как работает *JK*-триггер, необходимо познакомиться с внутренней структурой *JK*-триггера, которая приведена на рисунке 3. Двухтактный триггер состоит из двух связанных триггеров: триггер-«мастер» и триггер-«помощник». При поступлении синхронизирующего импульса ( $C = 1$ ) работает первый триггер – «мастер». Он записывает информацию, поступающую на входы *J* и *K*. В это время второй триггер – «помощник» - не работает, так как на его синхронизирующий вход подается нуль ( $\bar{C} = 0$ ), который формируется инвертором – элементом *НЕ*, включенным между *C*-входами обоих триггеров. В это же время информация, записанная ранее в триггер, считывается с триггера-«помощника» и переписывается в другие устройства. По окончании синхриимпульса ( $C = 0$ ) снимается запрет на работу триггера-«помощника» ( $\bar{C} = 1$ ), который переписывает состояние «мастера» и сохраняет новое состояние триггера.

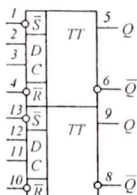


Рис. 7

***D*-триггер.** Большое распространение в цифровой технике получил другой универсальный триггер – это двухтактный триггер задержки, то есть, *D*-триггер (рис. 4). Структурная схема *D*-триггера приведена на рисунке 5. Микросхема имеет один информационный вход *D* и вход синхронизации *C*. Так же, как и *JK*-триггер, *D*-триггер имеет два асинхронных входа  $\bar{S}$  и  $\bar{R}$  для установки триггера в состояние «0» или «1». Асинхронные входы  $\bar{S}$  и  $\bar{R}$  соединены непосредственно с установочными входами второго триггера – «помощника». Поэтому *D*-триггер может непосредственно использоваться как простой асинхронный *RS*-триггер. А если соединить вход *D* с инверсным выходом

$\bar{Q}$  (рис. 6) и подавать последовательность импульсов на вход  $C$ ,  $D$ -триггер будет работать как счетный  $T$ -триггер.

На практике широко применяется микросхема K155TM2, состоящая из двух  $D$ -триггеров. Цоколевка этой микросхемы приведена на рисунке 7. Эта микросхема служит основой для построения различных автоматических цифровых устройств (счетчиков, регистров, коммутаторов и др.).

## 2. Описание установки

Выполнение работы состоит из двух частей: в первой части производится испытание интегральных триггеров одиночными импульсами, во второй части — периодическими импульсами.

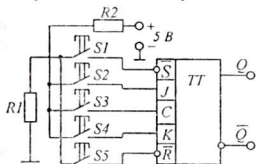


Рис. 8

Первая лабораторная установка (рис. 8) представляет собой простой  $JK$ -триггер на основе микросхемы K155TB1. На входы триггера с помощью кнопок  $S1...S5$  можно подавать постоянные напряжения единичного и нулевого уровня.

В исходном состоянии на входах  $\bar{S}$  и  $\bar{R}$  установлены единичные уровни, а на входах  $J$ ,  $C$  и  $K$  — нулевые уровни. Поэтому нажатие кнопок  $S1$ ,  $S5$  означает подачу нулевого напряжения (соединение с ШВП ( $0 B$ ) с помощью резистора  $R1$ ). Нажатие кнопок  $S2$ ,  $S3$ ,  $S4$  соединяет входы триггера с ШВП ( $+5 B$ ) через резистор  $R2$ . Состояние триггера контролируется с помощью индикаторных лампочек, постоянно подключенных к выходам триггера. При необходимости выходные уровни можно контролировать с помощью вольтметра на 5 вольт, подключаемого к прямому выходу триггера  $Q$  (или к инверсному выходу  $\bar{Q}$ ) или с помощью индикатора уровня со светодиодом.

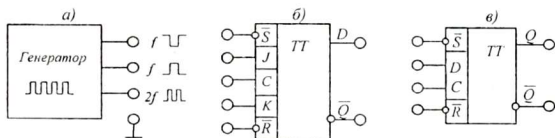


Рис. 9

Вторая лабораторная установка (рис. 9) состоит из двух микросхем: K155TB1 и K155TM2, которые представлены в виде их условных обозначений с выводами, соединёнными с гнездами, куда можно подключать входные и выходные устройства. Постоянные напряжения «0» и «1» с помощью проводников подаются от соответственно обозначенных гнезд лабораторной установки.

На этой же установке смонтирован встроенный генератор прямоугольных импульсов с частотой  $f$  и  $2f$ . Причем генератор имеет два выхода с частотой  $f$ , где напряжения изменяются в противофазе.

Генератор прямоугольных импульсов снабжен делителем частоты на  $D$ -триггере в счетном режиме (рис. 10) и имеет два выхода, причем частота колебаний на выходах  $f$  в два раза меньше, чем на выходе  $2f$ .

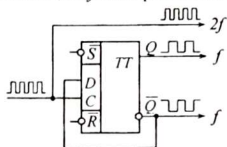


Рис. 10

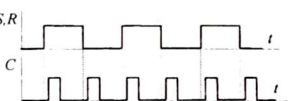


Рис. 11

Для четкой работы триггеров, необходимо, чтобы к приходу синхронизирующих импульсов на информационных входах ( $S$  или  $R$ ) был уже установлен записываемый уровень. Поэтому начало коротких импульсов с частотой  $2f$  с помощью времязадающих цепочек задержано относительно широких импульсов с меньшей частотой, как показано на рисунке 11.

С помощью генератора импульсов и осциллографа можно проверить работу  $JK$ - и  $D$ -триггеров в различных режимах с подачей периодических импульсных сигналов на один, два и более входов одновременно. Наблюдая при этом вид осциллограмм, можно сделать выводы об особенностях работы триггера в каждом случае.

### 3. Приборы и оборудование

1. Установки с микросхемами К155ТВ1 и К155ТМ2.
2. Источник питания ИЭПП-1.
3. Вольтметр на 5 вольт.
4. Индикатор логических состояний.
5. Генератор прямоугольных импульсов.
6. Осциллограф С1-83.
7. Соединительные проводники.

### 4. Выполнение работы

В данной работе предлагается исследовать в различных режимах работу универсальных интегральных триггеров:  $JK$ -триггера и  $D$ -триггера.

1. Подключить источник питания к лабораторной установке с  $JK$ -триггером (рис. 8). Включить питание и установить напряжение питания 5 вольт. При этом должна светиться одна из индикаторных лампочек.

2. Нажимая кнопки  $S1-S5$  в различных комбинациях, заполнить таблицу 1. Каждой комбинации входных величин соответствует определенный режим работы триггера – хранение, запись, установка, инверсия. Обратите внимание, что кнопка  $S3$  (синхронизация) всегда нажимается последней.

3. Подключить источник питания к испытательному стенду с микросхемами  $JK$ -триггера К155ТВ1 и  $D$ -триггера К155ТМ2 (рис. 9). Включить питание и установить напряжение питания 5 В. Все остальные измерения и эксперименты можно проводить при включенном питании.



Таблица 1

Входы					Выходы		Режим работы триггера
$\bar{S}$	$\bar{R}$	$J$	$K$	$C$	$Q$	$\bar{Q}$	
1	1	0	0	0			
0	1	0	0	0			
1	0	0	0	0			
1	1	1	0	0			
1	1	0	1	0			
1	1	1	1	0			
1	1	1	0	1			
1	1	0	1	1			
1	1	1	1	1			

4. Подключить входы I и II двухлучевого осциллографа к выходам генератора. Регулируя частоту развертки, добиться получения неподвижных осциллограмм. Убедиться, что генератор вырабатывает прямоугольные импульсы, причем на одном выходе частота вдвое больше, чем на другом.

5. Провести исследование работы синхронного интегрального  $JK$ -триггера (на микросхеме K155ТВ1) в различных режимах. В процессе испытания на те или иные входы триггера подаются импульсы различной частоты и постоянные напряжения, поэтому испытания проводятся при постоянно включенном питании и включенном осциллографе. Для этого переключить входы I и II двухлучевого осциллографа к входу  $C$  и прямому выходу  $Q$   $JK$ -триггера соответственно. При этом на экране осциллографа будут воспроизводиться одновременно две временные диаграммы, показывающие реакцию триггера на фоне синхронизирующих импульсов. Необходимо исследовать работу  $JK$ -триггера в следующих 5 режимах:

Режим 1. На вход  $C$  от генератора подать импульсный сигнал с частотой  $2f$ , на информационные входы  $J$  и  $K$  – одновременно сигналы высокого уровня «1», соединив эти входы с гнездом «1» (счетный режим).

Режим 2. На вход  $C$  подать сигнал частотой  $2f$ , на информационные входы  $J$  и  $K$  – одновременно сигналы низкого уровня «0», соединив эти входы с гнездом «0» (режим хранения).

Режим 3. На вход  $C$  подать сигнал частотой  $2f$ , на информационный вход  $J$  – сигнал частотой  $f$ , на информационный вход  $K$  – потенциал высокого уровня «1».

Режим 4. На вход  $C$  подать сигнал частотой  $2f$ , на информационный вход  $K$  – сигнал частотой  $f$ , а на  $J$  – потенциал высокого уровня «1».

Режим 5. Объединить все входы  $J$ ,  $C$ ,  $K$  и подать на них сигнал частотой  $2f$ .

Во всех режимах зарисовать временные диаграммы работы триггера. При отсутствии импульсов на выходе триггера измерить выходное напряжение с помощью вольтметра или индикатора уровня.

6. Исследование работы синхронизируемого интегрального  $D$ -триггера (на микросхеме K155ТМ2) в различных режимах. Исследование производится аналогично исследованию  $JK$ -триггера.

Режим 1. На вход  $C$  подать импульсный сигнал с частотой  $2f$  и одновременно этот же сигнал подать на «Вход 1» двухлучевого осциллографа. С выхода генератора « $f$ » подать импульсы к информационному входу  $D$  триггера и к «Входу 2» осциллографа. Зарисовать взаимное расположение диаграмм.

Режим 2. Соединив инверсный выход триггера -  $\bar{Q}$  с его информационным входом  $D$  и подав импульсы с выхода генератора « $2f$ » на вход синхронизации  $C$ , наблюдать работу триггера в счетном режиме. Зарисовать диаграммы.

## 5. Указания к отчету

Отчет должен содержать:

1. Наименование и цель работы.
2. Цоколевку и структурные схемы синхронизируемых двухтактных  $JK$ - и  $D$ -триггеров.
3. Таблицу с режимами работы  $JK$ -триггера.
4. Диаграммы (временные характеристики) работы триггеров в разных режимах с соответствующими пояснениями.
5. Ответы на контрольные вопросы.

## 6. Контрольные вопросы

1. Какие требования предъявляются к микросхемам при разработке цифровых и логических устройств?
2. Сколько видов триггеров выпускается в виде микросхем? Перечислите их.
3. Чем отличаются асинхронный и синхронизируемый триггеры?
4. Чем отличаются сложные триггеры от простых триггеров?
5. В чем отличие двухтактных триггеров от однотактных триггеров?
6. Как организована работа двух  $RSC$ -триггеров в двухтактном триггере?
7. Почему отдельные триггеры называются универсальными? Какие универсальные триггеры вы знаете?
8. Как производится асинхронная установка триггеров в состояние «0» и «1»?
9. Для чего в микросхеме  $K155TB1$  сделано по три входа  $J$  и  $K$ ?
10. Сколько триггеров содержится в микросхеме  $K155TM2$  и микросхеме  $K155TB1$ ?

## 7. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.

## Лабораторная работа 7

### ИЗУЧЕНИЕ СЧЕТЧИКОВ ЭЛЕКТРИЧЕСКИХ ИМПУЛЬСОВ

*Цель работы:*

1. Изучить основы работы электронных счетчиков импульсов.
2. Научиться переводить числа из десятичной системы счисления в двоичную и обратно.

*Содержание работы:*

1. Исследование транзисторного двоичного суммирующего счетчика на 64 импульса.
2. Исследование реверсивного десятичного счетчика.
3. Исследование десятичного кольцевого счетчика.
4. Исследование декадного суммирующего счетчика с обратными связями.

#### 1. Краткие теоретические сведения

*Электронный счетчик* – это устройство, которое служит для подсчета числа электрических импульсов, поступивших на его вход, а также отображения этого числа в соответствующем цифровом коде.

Наибольшее распространение в устройствах цифровых электронно-вычислительных машин получили счетчики, состоящие из цепочки триггеров со счетным входом и дополнительных логических элементов для связи между ними.

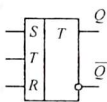


Рис. 1

Триггер, как известно, представляет собой электронное устройство с двумя устойчивыми состояниями, соответствующими логическим величинам 0 и 1. Простейшим триггером является, рассмотренный в лабораторной работе 4 транзисторный триггер, имеющий счетный  $T$ - и отдельные  $S$ - и  $R$ -входы (рис. 1). Если подать единичный импульс на основной вход  $S$ , триггер независимо от предыдущего состояния устанавливается

в состояние 1. При этом на прямом выходе триггера  $Q$  напряжение соответствует уровню 1, а на инверсном выходе  $\bar{Q}$  – нулю.

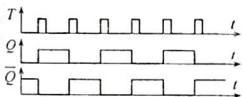


Рис. 2

Если единичный импульс подать на установочный вход  $R$ , то единичный уровень установится на инверсном выходе  $\bar{Q}$ , а на прямом  $Q$  – нулю.

Если подать единичный импульс на счетный  $T$ -вход, то триггер опрокинется, то есть, изменит свое состояние на противоположное. Если, например, до подачи импульса триггер находился в состоянии  $Q = 0$  ( $\bar{Q} = 1$ ), то с приходом первого импульса состояние триггера станет  $Q = 1$  ( $\bar{Q} = 0$ ). Следующий импульс перебрасывает триггер в первоначальное состояние  $Q = 0$  ( $\bar{Q} = 1$ ).

Таким образом после каждых двух входных импульсов триггер возвращается в исходное состояние и на выходах  $Q$  и  $\bar{Q}$  и вырабатывается по одному

импульсу. Временные диаграммы работы триггера в счетном режиме и соотношения между напряжениями на счетном входе и выходах  $Q$  и  $\bar{Q}$  показаны на рисунке 2.

За исходное (нулевое) состояние триггера принимается состояние, при котором на его выходах установлены уровни  $Q = 0$  и  $\bar{Q} = 1$ . Установка триггера в нулевое состояние производится подачей «единицы» на установочный вход  $R$  (установка нуля).

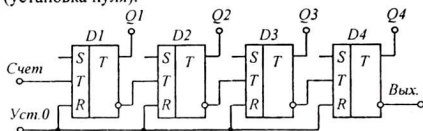


Рис. 3

Соединив выход  $\bar{Q}$  одного триггера со счетным входом другого, мы получим счетчик, считающий до четырех импульсов, так как после четырех входных импульсов на выходе первого триггера появится два импульса, на которые второй триггер ответит одним выходным импульсом. Если аналогично присоединить третий, четвертый и т.д. триггеры, получится счетчик, считающий до 8, 16, ... импульсов. На рисунке 3 представлена схема двоичного счетчика на четырех триггерах.

Перед началом счета все триггеры устанавливаются в нулевое состояние путем одновременной подачи единичного импульса по шине «Установка нуля» на входы  $R$  всех триггеров счетчика.

Таблица 1

Число импульсов	Двоичный код	Состояния триггеров			
		$Q1$	$Q2$	$Q3$	$Q4$
0	0000	0	0	0	0
1	0001	1	0	0	0
2	0010	0	1	0	0
3	0011	1	1	0	0
4	0100	0	0	1	0
5	0101	1	0	1	0
...	...	...	...	...	...
14	1110	0	1	1	1
15	1111	1	1	1	1

на входы  $R$  всех триггеров счетчика. В этом случае на выходах  $Q$  всех триггеров установится состояние ноль, а на выходах  $\bar{Q}$  - единицы (см. табл. 1).

При подаче на вход счетчика первого импульса первый триггер переберется в состояние  $Q1 = 1$ , однако на второй триггер импульс не поступит, так как в это время  $\bar{Q1} = 0$ .

Второй импульс переведет триггер  $D1$  в первоначальное состояние  $Q1 = 0$  ( $\bar{Q1} = 1$ ). При этом с инверсного выхода  $\bar{Q1}$  первого триггера на вход второго триггера поступит единичный импульс, который переведет триггер  $D2$  в состояние  $Q2 = 1$ .

Третий импульс установит первый триггер в состояние 1, но на второй триггер импульса не поступит ( $\bar{Q1} = 0$ ).

Четвертый импульс переведет первый триггер в состояние 0. Выработываемый на его инверсном выходе, единичный импульс ( $\bar{Q1} = 1$ ) поступит на вход второго триггера и переведет его в состояние 0. Получившийся при этом

на инверсном выходе второго триггера единичный импульс переведет третий триггер в состояние  $Q_3 = 1$ .

Таким образом, если последовательно записывать число подаваемых импульсов и соответствующие состояния триггеров, то можно легко заметить, что состояния триггера  $D1$  соответствуют цифре первого (младшего) разряда двоичного кода числа, выражающего число поступивших импульсов, триггера  $D2$  – второму разряду, триггера  $D3$  – третьему и т. д. (см. табл. 1).

*Емкость счетчика* характеризуется максимально возможным двоичным числом  $N$ , которое может быть зафиксировано им. Триггеры входящие в счетчик, образуют его разряды и поэтому между емкостью счетчика и числом разрядов, содержащихся в нем, существует соотношение  $N = 2^n - 1$ , где  $n$  – число триггеров счетчика. Действительно, счетчик из 4 триггеров может записать максимальное число 15, которое равно  $2^4 - 1 = 16 - 1 = 15$ . Десятичному числу 15 соответствует двоичный код - 1111 (см. табл. 1).

Если импульсы следуют непрерывно и число поступивших импульсов превысит емкость счетчика, он начнет считать снова, с нуля. При каждом переполнении на инверсном выходе последнего триггера появляется единичный импульс. В этих случаях полное число поступивших импульсов подсчитывают по формуле  $x = A + 2^n \cdot k$ , где  $A$  – показание счетчика,  $k$  – число переполнений,  $n$  – число триггеров в счетчике. Обратите внимание, что в зависимости от числа триггеров счет повторяется через каждые 2, 4, 8, 16, 32... импульса.

По своему назначению счетчики подразделяются на суммирующие, вычитающие, реверсивные, кольцевые.

*В суммирующих счетчиках* производится сложение поступивших на вход импульсов с тем числом, которое до этого хранилось в счетчике. С таким счетчиком мы только что познакомились (см. рис. 3 и табл. 1).

В суммирующих счетчиках счетный вход каждого последующего триггера соединен с инверсным выходом  $\bar{Q}$  предыдущего триггера таким образом, что при переходе триггера младшего разряда из состояния 1 в состояние 0 в цепи переноса между триггерами возникает единичный сигнал «переноса», под действием которого триггер старшего разряда изменяет свое состояние на противоположное.

*Вычитающие счетчики* производят вычитание числа поступивших на вход импульсов из хранившегося в счетчике числа. При этом с поступлением каждого входного импульса показание счетчика уменьшается на единицу.

В вычитающих счетчиках при переходе триггера младшего разряда из состояния 0 в состояние 1 в цепи переноса возникает сигнал «заём», переводящий триггер старшего разряда в противоположное состояние.

Рассмотренный ранее суммирующий счетчик (см. рис. 3) можно легко переделать в вычитающий. Для этого достаточно счетный вход каждого триггера соединить с прямым выходом  $Q$  предыдущего триггера (рис. 4).

Допустим, что в счетчике первоначально зафиксировано число 14 (1110). Этому числовому коду соответствуют состояния триггеров 0-1-1-1. Первый импульс переведет триггер младшего разряда ( $D1$ ) из состояния 0 в состояние 1 и с его выхода  $Q1$  на вход триггера следующего разряда  $D2$  поступит сигнал заёма 1, который переведет триггер  $D2$  из состояния 1 в состояние 0. При этом на его выходе  $Q2$  устанавливается 0 и на следующий (третий) триггер  $D3$  импульс не поступит. Если записать установившиеся состояния триггеров 1-0-1-1, они соответствуют записанному числу 13 (1101), то есть,  $14 - 1 = 13$  (или в двоичной системе:  $1110 - 1 = 1101$ ).

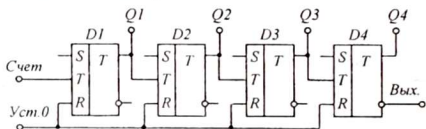


Рис. 4

Второй импульс переведет триггер  $D1$  из состояния 1 в состояние 0, но на выходе  $Q1$  импульса не возникнет и триггеры  $D2$  и следующие за ним триггеры  $D3$  и  $D4$  останутся в прежнем состоянии. Теперь в счетчике зафиксировано число 12 (1100). Этому соответствуют состояния триггеров 0-0-1-1.

**Реверсивные счетчики** могут производить как сложение, так и вычитание числа поступивших импульсов в зависимости от отдельного управляющего сигнала, который устанавливает счетчик (с помощью специальной схемы переключения) либо в режим сложения, либо в режим вычитания.

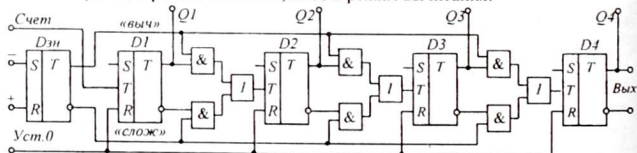


Рис. 5

В реверсивных счетчиках с помощью логических элементов осуществляется переключение связей между триггерами, поэтому результат в счетчике может, как увеличиваться, так и уменьшаться на единицу с приходом каждого входного импульса.

Рассмотренные выше суммирующий и вычитающий счетчики можно объединить в один реверсивный счетчик (рис. 5). Коммутация импульсов в счетчике осуществляется с помощью логических элементов  $I$ , управляемых триггером знака через верхнюю и нижнюю управляющие шины («выч.» и «слож.»). Триггер знака  $D3n$  представляет собой обычный  $RS$ -триггер. Если триггер знака установлен в состояние 0 подачей единичного импульса на вход «+», то на верхней шине «выч.» имеется уровень 0, а на нижней «слож.» - 1. При этом единичный сигнал на счетный вход каждого триггера счетчика будет

поступать только с выхода  $\bar{Q}$  предыдущего, поскольку все верхние элементы  $H$  закрыты. Счетчик работает в режиме сложения.

Иногда возникает необходимость подсчета импульсов не в двоичных числах. Тогда используется *кольцевые счетчики*, позволяющие считать импульсы пятерками, десятками и так далее.

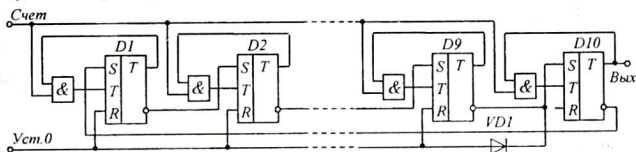


Рис. 6

*Кольцевые счетчики* позволяют делить число импульсов на 3, 5, 10 и другие числа, не кратные  $2^n$ . Например, в десятичном кольцевом счетчике после каждых 10 входных импульсов на выходе появляется один импульс, после 45 импульсов – четыре и так далее.

Рассмотрим десятичный кольцевой счетчик импульсов (рис. 6). Он состоит из десяти счетных триггеров ( $D1 \dots D10$ ), объединенных в кольцо, то есть, выход  $\bar{Q}$  последнего (десятого) триггера соединен с входом  $S$  первого.

Принцип работы кольцевого счетчика заключается в следующем: в любой момент времени только один триггер находится в состоянии 1, а все остальные – в состоянии 0. Элементы  $H$  блокируют входы всех триггеров в нулевом состоянии, кроме триггера с единичным состоянием. Входной единичный импульс через элементы  $H$  подается одновременно на входы всех триггеров. При этом опрокидывается только тот триггер, который находится в состоянии 1, так как все элементы  $H$ , кроме одного, будут закрыты. При возврате в нулевое состояние на выходе  $\bar{Q}$  указанного триггера возникнет единичный импульс, который через асинхронный вход  $S$  переведет следующий триггер в состояние 1. Получается так: один триггер, возвращаясь из единичного состояния в нулевое, «помогает» следующему триггеру перейти в состояние 1. Так происходит при поступлении каждого входного импульса.

Схема имеет цепь установки счетчика в начальное – «нулевое» состояние. При подаче на вход «Уст. нуля» единичного напряжения первые девять триггеров устанавливаются в состояние 0 и лишь последний – в единичное, так как единичное напряжение подается на его основной вход  $S$ , в то время как у остальных триггеров – на вход  $R$ . Диод  $VD1$  исключает передачу единичных импульсов через цепь установки нуля.

Если к прямым выходам  $Q$  всех триггеров присоединить индикаторы (например, лампочки), то в исходном состоянии горит только лампочка, связанная с последним триггером счетчика. Этой лампочке соответствует значение десятичной цифры «0». С приходом первого входного импульса загорается лампочка «1», затем «2», «3», «4» ..., связанные соответственно с триггерами  $D1, D2, D3, \dots$

Кольцевой счетчик может быть построен на любое число. Для этого достаточно иметь соответствующее количество триггеров. Емкость кольцевого счетчика  $N = n - 1$ , где  $N$  – максимальное число, которое может быть записано в счетчике,  $n$  – число триггеров.

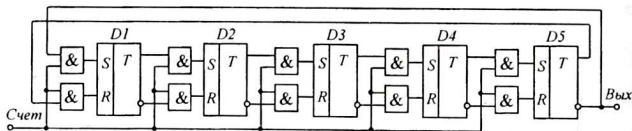


Рис. 7

Количество триггеров в кольцевом счетчике можно сократить вдвое, если коэффициент пересчета – четное число. Например, для пересчета на 10 можно построить счетчик на 5 триггерах (рис. 7). Триггеры объединены в кольцо. Лишь выходы последнего триггера соединены с первыми не так, как остальные триггеры.

Пусть в начальный момент все триггеры находятся в состоянии 0 (шина установки нуля на схеме не показана). С приходом первого единичного импульса элементы И пропустят его на R-входы всех триггеров, кроме первого, на который импульс поступит на верхний S-вход и перебросит его в состояние 1. Состояния остальных триггеров не изменятся (останутся нулевыми).

Следующий импульс теперь попадает на S-входы первого и второго триггеров, однако перебросится только второй триггер. Состояние первого триггера не изменится, так как он уже находится в состоянии 1.

Таблица 2

Число импульсов	Состояния триггеров				
	D1	D2	D3	D4	D5
0	0	0	0	0	0
1	1	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	1	1	1	1	0
5	1	1	1	1	1
6	0	1	1	1	1
7	0	0	1	1	1
8	0	0	0	1	1
9	0	0	0	0	1
10	0	0	0	0	0

Третий импульс перебросит только третий триггер, четвертый импульс – только четвертый, пятый импульс – пятый (см. табл. 2).

Шестой импульс поступит на R – вход первого и S – входы остальных триггеров. При этом первый триггер перебросится в состояние 0. Следующие четыре импульса поочередно переведут остальные триггеры в состояние «0». Таким образом, на выходе любого триггера один положительный импульс появляется через каждые 10 входных импульсов.

**Счетчики с обратными связями.** Иногда используется прием досрочного окончания счета. Например, чтобы построить десятичное пересчетное устройство на 4-х триггерах, на которых построена схема двоичного счетчика, считающего до 16, нужно «заставить» его досрочно закончить и начать счет с нуля. Это достигается исключением 6 лишних состояний счетчика за счет об-



ратной связи. Например, в схеме пересчетного устройства (рис. 8) обратная связь осуществлена от  $Q$ -выхода четвертого триггера на асинхронные  $S$ -входы второго и третьего триггеров.

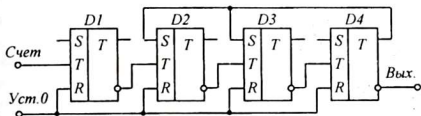


Рис. 8

Первые семь импульсов счетчик считает как обычный суммирующий счетчик и после седьмого импульса триггеры находятся в состоянии 1-1-1-0. С приходом восьмого импульса триггеры вместо ожидаемого состояния 0-0-0-1, оказываются в состоянии 0-1-1-1, что соответствует состоянию обычного суммирующего счетчика после фиксирования 14 импульсов. Следовательно, за счет обратных связей счетчик перескакивает состояния, соответствующие 8-му, 9-му, ..., 13-му импульсам.

Девятый импульс записывает число 1111 (15) и после десятого импульса все триггеры возвращаются в исходное состояние 0-0-0-0.

Если выходы триггеров соединить с соответствующим дешифратором, то каждое состояние счетчика можно отображать десятичной цифрой 0, ..., 9.

При необходимости фиксирования и индикации большого числа импульсов последовательно с одним декадным счетчиком включается другой, который подсчитывает число десятков импульсов. Если последовательно включены три декадных счетчика, то первый счетчик считает единицы и после каждых десяти импульсов посылает второму счетчику один импульс. Второй счетчик считает десятки и выдает один выходной импульс после 100 входных, третий – после 1000. Дешифраторы, связанные с каждым счетчиком будут выдавать информацию о числе единиц, десятков, сотен. Максимальная емкость такого счетчика  $N = 10^n - 1$ , где  $n$  – число декадных ступеней счетчика.

## 2. Схемы исследования

1. Ячейками предлагаемых для исследования схем электронных счетчиков импульсов служат транзисторные  $RS$ -триггеры со счетным входом (рис. 9).

Установка триггеров на «0» может осуществляться подачей единичного импульса на входы  $R$ , либо кратковременным размыканием эмиттерной цепи правых транзисторов триггеров счетчика кнопкой «Уст. нуля».

При счетном запуске на  $T$ -входы триггеров счетчика подаются кратковременные положительные (или отрицательные) импульсы, которые получают путем дифференцирования выходных прямоугольных импульсов предыдущих триггеров  $RC$ -цепью (рис. 10). При дифференцировании одного прямоугольного импульса образуются два кратковременных остроконечных импульса положительной и отрицательной полярности, соответствующие переднему и заднему фронтам прямоугольного импульса (рис. 11).

Так как в схеме используются только положительные запускающие импульсы, отрицательные импульсы срезаются, соответствующим образом

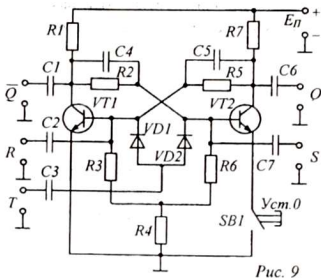


Рис. 9

включенными, диодами (они находятся в цепи  $T$ -входа каждого триггера).

2. Для индикации состояний триггеров счетчика используется индикаторная линейка, состоящая из соответствующего числа ламп накаливания (или светодиодов), включенных в качестве нагрузки усилителей на составных транзисторах (рис. 12). Эта особенность схемы индикации обеспечивает уверенное определение состояния триггера по светящейся («1») или не светящейся («0») лампочке, без

внесения помех в работу триггеров (запомните, в пределах данной работы за «1» принято высокое положительное напряжение, а за «0» - низкое). Резисторы  $R1...R10$  ограничивают базовые токи транзисторов и уменьшают потребление энергии.

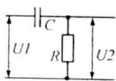


Рис. 10

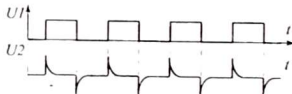


Рис. 11

3. Запускающие отрицательные импульсы вырабатываются специальным формирователем импульсов, построенным по схеме ждущего мультивибратора (рис. 13).

В обычном состоянии транзистор  $VT1$  постоянно открыт, так как на его базу поступает положительное напряжение через цепочку  $R4R2$ , а транзистор  $VT2$  - надежно закрыт (на его базу постоянное напряжение через конденсатор

$C1$  не подается). При этом напряжение на коллекторе транзистора  $VT2$  высоко, что обеспечивает открытое состояние транзистора  $VT1$ , а на коллекторе транзистора  $VT1$  напряжение низко.

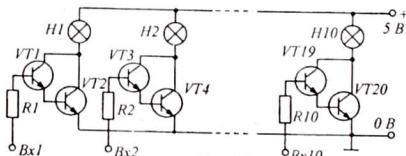


Рис. 12

Если нажать кнопку  $SB1$  («Пуск»), потенциал базы транзистора  $VT1$  станет равным нулю и транзистор  $VT1$  закроется. Потенциал его коллектора становится высоким и конденсатор  $C1$  начнет заряжаться. Ток заряда протекает по цепи:  $+E_k - ШВП - R1 - C1 - R3 - ШНП - -E_k$ . Этот ток на резисторе  $R1$  создает положительное напряжение, которое подается на

базу транзистора  $VT2$ , и транзистор  $VT2$  открывается. При этом напряжение на его коллекторе уменьшается, то есть, формируется передний фронт выходного отрицательного импульса. Этот импульс

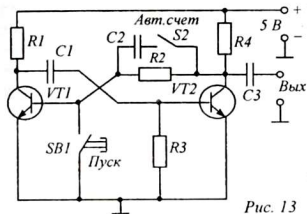


Рис. 13

оказывается коротким, так как емкость конденсатора  $C1$  очень мала и заряд заканчивается быстро. Как только прекратится ток заряда, транзистор  $VT2$  снова закроется, напряжение на его коллекторе вновь станет высоким, транзистор  $VT1$  откроется, и будет оставаться открытым, до следующего нажатия на кнопку  $SB1$  («Пуск»).

Таким образом, при каждом нажатии на кнопку  $SB1$  вырабатывается одиночный отрицательный импульс, который фиксируется счетчиком. Для автоматической подачи импульсов с помощью переключателя  $S2$  ждущий мультивибратор преобразуется в обычный несимметричный мультивибратор с периодом колебаний примерно 1 сек., что достигается подключением в цепь базы транзистора  $VT1$  конденсатора большой емкости  $C2$ .

### 3. Оборудование и приборы

1. Шестиразрядный суммирующий счетчик с индикаторной линейкой.
2. Четырехразрядный реверсивный счетчик.
3. Кольцевой счетчик.
4. Декадный счетчик.
5. Дешифратор  $4 \times 10$  для декадного счетчика.
6. Источник питания ИЭПП-1.
7. Соединительные шнуры.

### 4. Сборка и опробование схем

Исследуемые схемы не требуют предварительного налаживания и начинают работать сразу же после включения. Для защиты от неправильного соединения источников или подачи чрезмерно большого напряжения схемы имеют электронную защиту и стабилизацию напряжения. Однако при работе следует все же придерживаться рекомендуемого значения питающего напряжения - 5 В.

### 5. Эксперименты и измерения

1. Ознакомиться с описанием. Ответить на контрольные вопросы.
2. Зарисовать функциональные схемы суммирующего, вычитающего, реверсивного, кольцевого и декадного счетчиков импульсов. Ознакомиться с принципами их работы.
3. Зарисовать схему транзисторного счетного  $T$ -триггера. Разобраться в назначении отдельных деталей схемы. Указать входы  $S$ ,  $R$ ,  $T$  и выходы  $Q$ ,  $\bar{Q}$ .
4. Подключить питание к двоичному суммирующему счетчику и, после проверки, включить его, установив напряжение питания 5 В.

5. С помощью кнопки «Уст.0» установить счетчик в исходное состояние 0-0-0-0-0-0. Все индикаторные лампы должны погаснуть. Это свидетельствует, что в счетчике зафиксировано двоичное число 000000. Нажимая на кнопку «Пуск» и наблюдая за индикаторными лампами, последовательно заполнять таблицу 3. Единичное состояние триггеров, определяемое по светящимся индикаторным лампам, отмечать в таблице крестиками и записывать соответствующее число зафиксированных счетчиком импульсов (в двоичной системе счисления). При заполнении таблицы можно ограничиться 15-20 импульсами. Важно научиться предвидеть состояния триггеров при любом произвольном числе импульсов от 0 до 63.

Таблица 3

Число имп.	Состояния триггеров						Двоичный код
	D1	D2	D3	D4	D5	D6	
...	...	...	...	...	...	...	...

6. Определить максимальную емкость счетчика. Научиться определять содержание счетчика по состояниям его триггеров. Выключить питание.

7. Ознакомиться со схемой и назначением ручек управления реверсивного счетчика. Подключить питание. Установить напряжение питания 5 В.

8. Поставить счетчик в режим «Сложение». Кнопкой «Уст.0» установить счетчик в исходное состояние. Последовательно, нажимая на кнопку «Пуск» и наблюдая за состоянием триггеров, проверить правильность процесса сложения по таблице 3. Записать в таблицу 4 последнее состояние счетчика (число А).

Таблица 4

Исх. число	Операция	Число имп.	Результат	Состояния триггеров				Содержание счетчика
				D1	D2	D3	D4	
...	...	...	...	...	...	...	...	...

9. Поставить счетчик в режим «Вычитание». Нажав  $m$  раз на кнопку «Пуск», занести в таблицу новые состояния триггеров и соответствующее двоичное число  $B = A - m$ . Затем переключить счетчик на суммирование и добавить на входе еще  $n$  импульсов. Записать  $C = B + n$  и так далее. Числа  $A, m, n, K, \dots$  - произвольные (заполнить таблицу по своему усмотрению). Выключить питание.

10. Ознакомиться со схемой кольцевого счетчика. Включить питание. Установить исходное (нулевое) состояние счетчика. Нажимая на кнопку «Пуск», наблюдать за работой счетчика. Выключить питание.

11. Собрать схему декадного счетчика совместно с дешифратором  $4 \times 10$ . Для этого соединить входы дешифратора с  $Q$  и  $\bar{Q}$  - выходами триггеров-ячеек счетчика. Питание на дешифратор и счетчик подать от одного и того же источника.

12. После проверки схемы включить питание, установив требуемое напряжение 5 В. Нажимая на кнопку «Уст.0», «Пуск», наблюдать за работой счетчика и индикацией индикаторного устройства дешифратора.

13. По окончании работы выключить питание и разобрать схему.

## 6. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.
2. Функциональные схемы суммирующего, вычитающего, реверсивного, кольцевого и декадного счетчиков.
3. Схемы Т-триггера, индикаторной линейки и формирователя импульсов.
4. Таблицы показаний суммирующего и реверсивного счетчика.

## 7. Вопросы для подготовки

1. Назначение электронных счетчиков импульсов.
2. Что такое «ёмкость» счетчика?
3. Виды счетчиков.
4. Сущность работы триггера в счетном режиме.
5. Как записываются числа в двоичной системе счисления?
6. Как работает двоичный суммирующий счетчик?
7. Как работает вычитающий счетчик?
8. Как работает реверсивный счетчик импульсов? Как использовать его для подсчета числа присутствующих в классе учащихся?
9. Как работает кольцевой счетчик?
10. Для чего используются обратные связи в счетчиках?

## 8. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 8

### ИССЛЕДОВАНИЕ ШИФРАТОРОВ И ДЕШИФРАТОРОВ

*Цель работы:*

1. Ознакомиться с практическими схемами матричных шифраторов и дешифраторов.
2. Изучить методы построения дешифраторов на полупроводниковых диодах и логических элементах И-НЕ.

*Содержание работы:*

1. Исследование матричного диодного шифратора на 10 входов с 4 и 7 выходами.
2. Исследование матричного диодного дешифратора на 4 входа с 10 выходами.

#### 1. Краткие теоретические сведения

Обработка информации в ЭВМ связана с различными арифметико-логическими операциями над числовыми кодами, представленными в десятичной, двоичной, восьмеричной, шестнадцатеричной и др. системах счисления. Перевод цифровой информации из одного вида представления в другой осуществляется специальными устройствами - шифраторами и дешифраторами. Машинная обработка любой информации начинается с шифратора и заканчивается дешифратором.

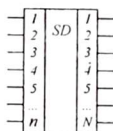


Рис. 1

*Шифратором называется устройство, преобразующее сигналы, поступающие по одному из входов, в параллельный двоичный цифровой код, реализуемый одновременно на всех выходах.* Каждому входному сигналу шифратор ставит в соответствие определенную комбинацию выходных сигналов (код). Число входов шифратора  $n$  равно возможному числу входных сигналов (логических переменных  $x$ ), а число выходов  $N$  может быть неограниченным. Условное обозначение шифратора приведено на рисунке 1.

Сущность работы шифратора можно пояснить на следующем примере: Допустим, необходимо преобразовать числа десятичной системы в двоичную систему. При этом каждое десятичное число однозначно представляется соответствующим двоичным числом (см. табл. 1).

Таблица 1

«10»	1	2	3	4	5	6	7	8	9	10
«2»	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010

Для того чтобы осуществить эти преобразования, необходимо построить шифратор с 10 входами и 4 выходами. Возьмем за основу распространенную матричную систему, которая состоит из двух систем пересекающихся шин - вертикальных и горизонтальных (рис. 2). Шины соединяются между собой с помощью диодов, расположенных в определенном порядке.

Если замкнуть кнопку  $S1$ , то положительное напряжение появится только на четвертом выходе и числу «1» будет соответствовать код 0001 (горит только 4-я лампочка).

При нажатии на кнопку  $S9$  напряжение будет подано на первый и четвертый выходы и выходной код окажется разным 1001 (горят первая и четвертая лампочки).

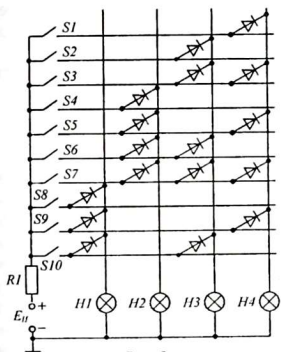


Рис. 2

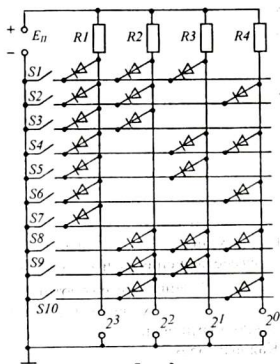


Рис. 3

Рассмотренная схема шифратора хотя и проста, но на практике применяется редко, поскольку уровни напряжения на выходах зависят от числа одновременно подключаемых диодов, с ростом потребляемого тока выходными устройствами увеличивается падение напряжение на резисторе  $R1$ .

Чтобы при любом коде получать одинаковые выходные напряжения применяются схемы шифраторов с замыкающими диодами (рис. 3). В исходном состоянии на все выходные шины подается единичное напряжение (1111). Теперь напряжение на любом из выходов сохранится только в том случае, если ни один из диодов не замыкает выходную шину на нуль. В рабочем состоянии закрыты только те диоды, которые связаны с горизонтальной шиной, на которую подана единица. Если нажать кнопку на кнопку  $S1$ , соединив соответствующую горизонтальную шину с ШНП, то есть, подать на него нулевой уровень, высокое напряжение сохранится только на четвертом выходе (0001).

Недостатком данной схемы является то, что для ее составления требуется большое число диодов и схема требует предварительного инвертирования входных сигналов.

*Дешифратором называется устройство, преобразующее электрический код, поступающий одновременно по всем входам в управляющий электрический сигнал на одном из выходов.*

Максимальное число выходов дешифратора составляет  $N=2^n$ , где  $n$  – число входов. Единичный сигнал на каждом выходе появляется только в случае строго определенной комбинации сигналов на входах, при всех других комбинациях на этом выходе должен сохраняться нуль. Следовательно, появ-

ление единицы на каждом выходе связано с одновременным совпадением нескольких событий, описываемых логической операцией И.

Рассмотрим принцип построения дешифратора на примере распознавания двухэлементного кода. У такого дешифратора должна быть 2 входа (по числу элементов кода) и 4 выхода ( $2^n = 2^2 = 4$ ). Обозначим входы и выходы дешифратора соответственно через  $x_1, x_2$  и  $y_1, y_2, y_3, y_4$ . Заполним таблицу возможных входных кодов и к каждому коду прикрепим один выход (табл. 2).

Таблица 2

Вх. коды		Выходные коды			
$x_1$	$x_2$	$y_1$	$y_2$	$y_3$	$y_4$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

На основании таблицы можно составить логические функции И для каждого выхода:

$$y_1 = x_1 \cdot x_2 \quad y_3 = x_1 \cdot \bar{x}_2$$

$$y_2 = \bar{x}_1 \cdot x_2 \quad y_4 = x_1 \cdot \bar{x}_2$$

Поясним, что если  $x_1 = 0$ , то  $\bar{x}_1 = 1$  и наоборот, если  $x_1 = 1$ , то  $\bar{x}_1 = 0$ . Таким образом для 4 выходов дешифратора используются 4 логических элемента И. Обратите внимание, что на входы этих элементов в одних случаях нужно подавать прямые значения  $x_1$  и  $x_2$ , а в других - инверсные значения входных величин -  $\bar{x}_1$  и  $\bar{x}_2$ . Инверсные (противоположные) значения  $\bar{x}_1$  и  $\bar{x}_2$  получают с помощью логических элементов НЕ. Следовательно, матрица дешифратора с двумя входными величинами должна содержать не две, а четыре входные шины. Каждый элемент кода входного сигнала одновременно подается на две горизонтальные шины: на одну - в прямом, а на другую - в инверсном виде. Схема соответствующего дешифратора на 2 входа приведена на рисунке 4.

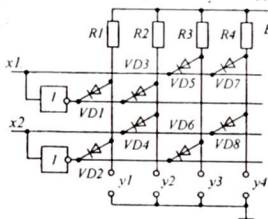


Рис. 4

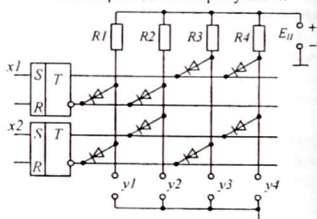


Рис. 5

На каждом выходе единичное (положительное) напряжение ( $y = 1$ ) имеет место только тогда, когда все диоды, связанные с вертикальной шиной, соответствующей данному выходу, будут заперты подачей с горизонтальных шин единичного (положительного) напряжения. При любой комбинации входных сигналов только на одном из выходов имеется ненулевое, единичное состояние. Например, при подаче входного кода 10, запертыми окажутся диоды  $VD_2, VD_5, VD_6, VD_7$ , а диоды  $VD_1, VD_3, VD_4, VD_8$  - открытыми. Лишь третья вертикальная шина оказывается связанной с закрытыми диодами и имеет по-



тенциал равный  $E_K$  ( $y_3 = 1$ ). Остальные выходы будут зашунтированы открытыми диодами, и напряжения на них — близки к нулю.

Если для записи и хранения входных кодов используется триггеры, то с их выводов, как известно, можно одновременно получить как переменную  $Q$ , так и ее отрицание  $\bar{Q}$ , без применения отдельных инверторов. В том случае рассмотренный выше дешифратор имел бы следующий вид (рис. 5). Дешифраторы обычно строят совместно с регистрами, счетчиками электрических импульсов, и в этом случае горизонтальные шины матрицы соединяются с прямыми и инверсными выходами триггеров регистра или счетчика.

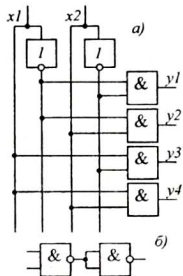


Рис. 6

Матричным дешифраторам присущи те же недостатки, как и для матричного шифратора — большое число диодов и большой потребляемый схемой ток.

Дешифратор также может быть построен на интегральных микросхемах И (рис. 6, а). Работает такой дешифратор аналогично дешифратору, рассмотренному выше. При совпадении уровней «1» на всех входах одного из элементов И, на соответствующем выходе дешифратора появится сигнал «1», а на всех остальных выходах в это время наблюдается сигнал «0». В том случае, если применяются микросхемы И-НЕ, нужно на все выходы добавить элементы НЕ или И-НЕ с закороченными входами (рис. 6, б).

## 2. Схемы исследования

Существует большое многообразие схем шифраторов и дешифраторов, из которых для изучения в данной работе предлагаются схемы: шифратора на 10 входов и 4 выхода, шифратора на 10 входов и 7 (или 9) выходов, дешифратора с 4 входами и 10 выходами.

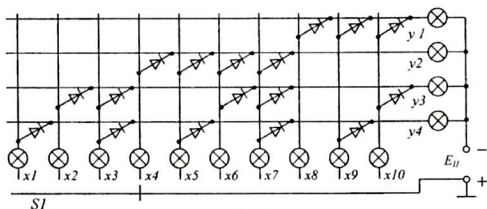


Рис. 7

1. Шифратор  $10 \times 4$ , изображенный на рисунке 7, служит для преобразования чисел десятичного кода в двоичный. Для удобства наблюдения за работой шифратора на входах и выходах его включены лампочки накаливания. Уста-

новка напряжения на входах осуществляется переключателем  $S1$  на 10 положений. Переключатель позволяет последовательно устанавливать единичное состояние на любом входе. Единичный сигнал на каждом входе индицируется горящей лампочкой. Выходной код высвечивается четырьмя лампочками. Светящаяся лампочка означает «1», не горящая – «0».

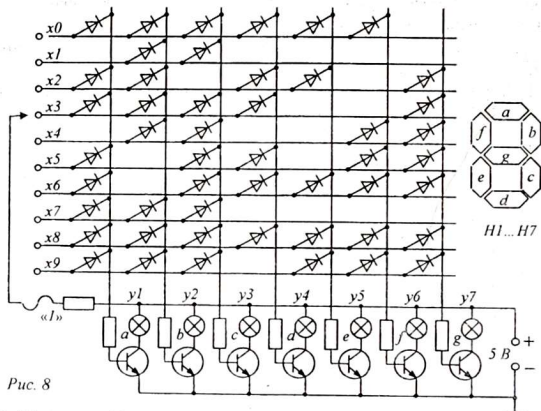


Рис. 8

2. Шифратор  $10 \times 7$  (или  $10 \times 9$ ) служит для отображения цифровой информации на сегментном индикаторе (рис. 8). Стандартные семисегментные (или девятисегментные) индикаторы широко применяются в микрокалькуляторах, в электронных часах и др. Изображение любой десятичной цифры может быть осуществлено высвечиванием определенных сегментов. Свечение каждого из сегментов связано с единичным напряжением на одном из выходов шифратора. Чтобы сделать независимым интенсивность свечения лампочек в сегментах, они включены как нагрузки транзисторов, открываемых выходными напряжениями шифратора.

3. Схема дешифратора (рис. 9) содержит 4 триггера для записи и хранения четырехзначного двоичного числа. Индикация состояния каждого из триггеров осуществляется с помощью двух лампочек. Если в триггере записана единица, горит зеленая (левая) лампочка, если нуль – красная (правая). Запись осуществляется подачей единичного напряжения на основной вход триггера  $S$  (тогда в триггере запишется «1»), или на установочный вход  $R$  (тогда запишется «0»). Единичный уровень напряжения на соответствующие входы триггеров подается с помощью шупа, соединенного с ШВП через балластный (гасящий) резистор  $R$ .

Обратите внимание, что лампочки-индикаторы в схеме триггеров включены в коллекторную цепь транзисторов. Каждая лампочка горит в том слу-

чае, если открыт соответствующий транзистор. Однако коллекторное (выходное) напряжение транзистора при этом низко. Следовательно, высокий потенциал имеется только на коллекторе закрытого транзистора (лампочка которого не горит). Таким образом, единичное напряжение отсутствует только на вертикальных шинах, связанных с горящими лампочками.

Определение уровня сигналов на выходах дешифратора осуществляется с помощью индикатора состояний логических схем – логического пробника (см. лаб. работу 1).

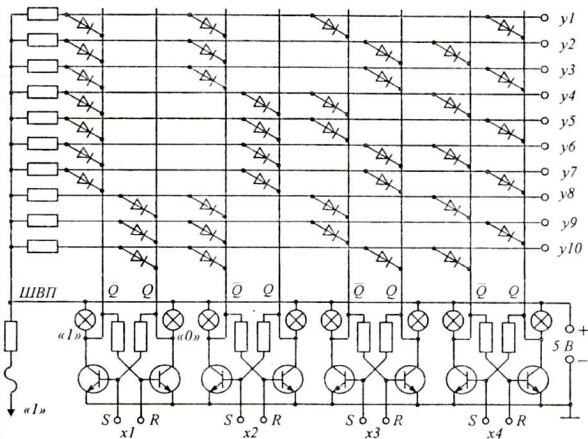


Рис. 9

### 3. Оборудование и приборы

Для выполнения работы понадобятся следующие приборы и материалы:

1. Макет шифратора  $10 \times 4$ .
2. Макет шифратора  $10 \times 7$  (или  $10 \times 9$ ).
3. Макет дешифратора  $4 \times 10$ .
4. Макет дешифратора на микросхемах И-НЕ.
5. Логический пробник (индикатор состояний логических схем).
6. Источник питания ИЭПП-1.
7. Соединительные провода и шнуры.

### 4. Сборка и опробование схем

Функциональные схемы исследования шифраторов и дешифраторов практически не отличаются друг от друга. К исследуемой схеме подключается

источник питания на 5 В строго в указанной полярности. Схемы начинают работать сразу и специального налаживания не требуют.

### 5. Эксперименты и измерения

1. Собрать схему исследования шифратора  $10 \times 4$  (рис. 7). После проверки соединений включить питание и установить напряжение 5 В.

Таблица 3

Входы $x_i$	Выходы				Запись кода
	$y1$	$y2$	$y3$	$y4$	
1	0	0	0	1	0001
2	...	...	...	...	...
...	...	...	...	...	...
10	...	...	...	...	...

Подавая единичное напряжение с помощью переключателя  $S1$  попеременно на входы  $x1 \dots x10$ , наблюдать за изменением выходного кода шифратора. Заполнить таблицу 3, обозначая через «1» горящие и через «0» - не горящие лампочки на выходах  $y1 \dots y4$ . В правой части таблицы записать двоичные коды

выходных сигналов в соответствии с входными.

2. Аналогичную работу выполнить для шифратора  $10 \times 7$  или  $10 \times 9$  (по выбору). Подавая с помощью шупа единичное напряжение на отдельные входы шифратора, наблюдать за свечением семисегментного индикатора. Заполнить таблицу 4 по аналогии с таблицей 3. Сделать выводы.

Таблица 4

Входы $x_i$	Выходы									Запись кода чис- ла
	$y1$	$y2$	$y3$	$y4$	$y5$	$y6$	$y7$	$y8$	$y9$	
0										
1										
...										
9										

3. Собрать схему исследования дешифратора  $4 \times 10$  (рис.12). Логический пробник подключается к специальным гнездам на панели дешифратора. Включив питание и установив требуемое напряжение, убедиться в работоспособности дешифратора, при этом в случайном порядке горят индикаторные лампочки триггеров, а с помощью пробника обнаруживается единичное напряжение только на одном из выходов дешифратора.

4. С помощью шупа  $X$  (на панели дешифратора), касаясь им входов  $R$  всех триггеров, установить их в нулевое состояние. При этом на прямых выходах триггеров  $Q$  установится низкое напряжение и будут гореть правые лампочки «0». На инверсных выходах в то же время действует высокий потенциал и лампочки «1» не светятся. Убедиться с помощью пробника, что ни на одном из выходов дешифратора нет единичного сигнала. Это состояние соответствует первой строке таблицы (табл. 5).

5. Последовательно, набирая коды чисел от 0 до 10, заполнить таблицу 5 значениями  $x1 \dots x4$  и  $y1 \dots y10$ . Выходные величины контролировать с помощью логического пробника.

Выключить питание. Сделать соответствующие выводы.

Таблица 5

Входы				Выходы									
$x1$	$x2$	$x3$	$x4$	$y1$	$y2$	$y3$	$y4$	$y5$	$y6$	$y7$	$y8$	$y9$	$y10$
0	0	0	0										
0	0	0	1										
...	...	...	...										
1	0	1	0										

- Задание:** 1. Составить схему дешифратора  $3 \times 8$  на элементах  $И$  и  $НЕ$ .  
 2. Объяснить, сколько выходов может иметь дешифратор, если у него 5 входов.

### 6. Указания к отчету

Отчет должен содержать:

1. Наименование и цель работы.
2. Исследуемые схемы (рис. 7, 8, 9).
3. Таблицы 3, 4, 5.
4. Схему дешифратора  $3 \times 8$  на элементах  $И$ ,  $НЕ$ .
5. Ответы на контрольные вопросы.

### 7. Контрольные вопросы

1. Назначение шифраторов.
2. Назначение дешифраторов.
3. Различие между шифраторами и дешифраторами.
4. Принцип построения шифраторов и дешифраторов.
5. Недостатки диодных матричных шифраторов и дешифраторов.
6. Как строятся дешифраторы на логических элементах[  $И$ ?

### 8. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 9

### ИССЛЕДОВАНИЕ РАБОТЫ РЕГИСТРОВ

*Цель работы:*

1. Знакомство с назначением и принципами работы параллельного и последовательного регистров.
2. Знакомство с практическими схемами регистров.

*Содержание работы:*

1. Исследование параллельного и последовательного регистров.

#### 1. Краткие теоретические сведения

1.1. *Регистром называется узел вычислительной машины, служащий для записи, временного хранения, преобразования и стирания чисел непосредственно в процессе обработки данных.* Числа и команды, представленные в электрическом числовом коде, записываются в ячейки регистра. В каждую ячейку записывается одноразрядное число: 0 или 1 (одна цифра). Например, чтобы записать число 26 (в двоичном представлении – 11010), требуется пятиразрядный регистр, содержащий 5 ячеек. В качестве запоминающих элементов в регистрах используется триггеры (*RS*-, *D*-, *JK*-триггеры), расположенные последовательно, в виде линейки.

Число	$x$	0	1	1	0	1	0
Сдвиг вправо	$\rightarrow x$	0	0	1	1	0	1
Сдвиг влево	$x \leftarrow$	0	1	1	0	1	0
Обратн. код	$\bar{x}$	1	0	0	1	0	1

Рис. 1

Регистры используются не только для записи, хранения и считывания чисел, но также для *инвертирования* (получения их обратного кода числа), *сдвига разрядов* вправо или влево, что необходимо при арифметических операциях над числами. На рисунке 1 показаны три последовательных преобразования числа  $X = 11010$  (26). Как видно, сдвиг кодов вправо означает уменьшение числа на порядок, а сдвиг влево – увеличение на порядок. Причем сдвиг влево на один разряд означает увеличение числа в два раза, а сдвиг вправо – уменьшение числа в два раза.

При записи в регистр или считывании из регистра числа могут передаваться в последовательном коде (одна цифра – за другой) или в параллельном коде (все цифры – сразу). Оба кода обладают соответствующими достоинствами и недостатками. Например, запись  $n$ -разрядного числа в последовательном коде (посредством сдвигов), потребует времени в  $n$  раз больше, чем при записи в параллельном коде (рис. 2, а). Зато для записи числа в параллельном коде (запись во все ячейки сразу) потребуется в  $n$  раз больше входов (рис. 2, б). В зависимости от типа кода числа используются соответственно регистры двух типов – *последовательный* и *параллельный*.

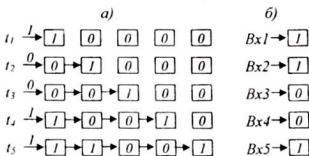


Рис. 2

При записи в регистр или считывании из регистра числа могут передаваться в последовательном коде (одна цифра – за другой) или в параллельном коде (все цифры – сразу). Оба кода обладают соответствующими достоинствами и недостатками. Например, запись  $n$ -разрядного числа в последовательном коде (посредством сдвигов), потребует времени в  $n$  раз больше, чем при записи в параллельном коде (рис. 2, а). Зато для записи числа в параллельном коде (запись во все ячейки сразу) потребуется в  $n$  раз больше входов (рис. 2, б). В зависимости от типа кода числа используются соответственно регистры двух типов – *последовательный* и *параллельный*.

**1.2. Последовательный регистр.** Рассмотрим функциональную схему последовательного четырехразрядного регистра. Он представляет собой линейку из четырех двухтактных *RSC*-триггеров, включенных таким образом, что каждый следующий триггер может переписывать состояние предыдущего триггера (рис. 3).

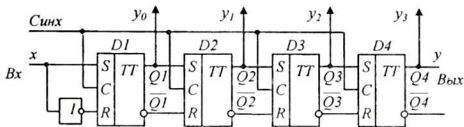


Рис. 3

Выходы  $Q$  и  $\bar{Q}$  предыдущего триггера передают бит информации на входы  $S$  и  $R$  последующего триггера. Все тактовые входы (входы  $C$ ) триггеров соединены параллельно. При таком включении информация, записанная в виде напряжений низкого и высокого уровня в первом триггере, после подачи одного тактового импульса ( $C = 1$ ) переместится во второй триггер, затем во время следующего тактового импульса она передается в третий ... и так далее, до конца регистра.

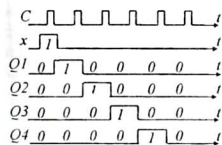


Рис. 4

На рисунке 4 показаны диаграммы состояний триггеров при передаче вдоль регистра записанной единицы в течение 5 тактов.

Обратите внимание, что в схеме использованы двухтактные *RSC*-триггеры, в которых считывание и запись происходят в разное время (считывание при  $C = 1$ , запись при  $C = 0$ ). Как видно из диаграммы, данный регистр обеспечивает сдвиг вправо.

Очевидно, что четырехразрядное число может быть записано за 4 такта, при этом в каждом триггере будет содержаться цифра соответствующего разряда. Если продолжать подачу тактовых импульсов, число поразрядно, в том же порядке, в каком оно записывалось, через выход  $Q4$  покинет регистр, и в регистре останутся одни нули, то есть содержание регистра будет стерто. В данной схеме стирание происходит так же, как и при записи, за 4 такта.

Для того, чтобы данный регистр мог реализовать сдвиг влево, в схему добавляются коммутирующие ключи (логические элементы  $H$ ), обеспечивающие передачу данных с выхода последующего триггера на вход предыдущего триггера. При этом каждый триггер переписывает состояние последующего триггера. Регистр, обеспечивающий сдвиг влево и вправо, называется *реверсивным*.

Если выход регистра соединить с входом, получится *кольцевой* регистр, в котором число, вытесняемое с выхода, вновь записывается с входа. При этом состояния триггеров регистра повторяются через равное число тактов. Если тактовые импульсы поступают непрерывно, информация без конца будет циркулировать в регистре, не теряясь. Этот эффект широко используется на прак-

тике, например, для получения эффекта «бегущих огней» в электрических гирляндах или создания рекламных световых газет типа «бегущая строка».

Управление свечением лампочек гирлянды осуществляется с помощью напряжений, снимаемых с выходов триггеров каждой ячейки последовательного регистра. Чтобы получить эффект «бегущие огни», необходимо к схеме регистра на рис. 3 присоединить 4 гирлянды. Лампочки всех гирлянд образуют одну линию, в которой лампочки с номерами 1, 5, 9, ... управляются первым триггером, лампочки 2, 6, 10, ... - вторым триггером и так далее. В результате, когда гаснет одна лампочка, а рядом зажигается следующая, создается иллюзия перемещения и непрерывного движения огней (рис. 5)

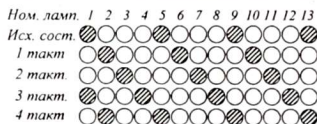


Рис. 5

используются инверсные  $Q$ - выходы триггеров. Кроме того, можно обеспечить параллельный ввод чисел, используя  $S$ -входы триггеров регистра.

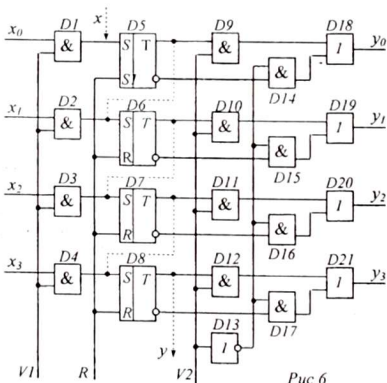


Рис. 6

На рисунке 6 представлена схема четырехразрядного параллельного регистра. Он имеет четыре информационных входа:  $x_0...x_3$  и четыре информационных выхода:  $y_0...y_3$ , а также три управляющих входа:  $V_1, V_2, R$ .

Запись в триггеры осуществляется подачей соответствующих уровней напряжения через информационные  $S$ -входы триггеров при наличии единицы

Последовательный регистр позволяет осуществить работу в параллельном режиме. Например, чтобы извлечь все разряды записанного числа за один такт в виде параллельного кода, используются  $Q$ -выходы всех триггеров регистра. При необходимости извлечь число в обратном коде,

Таким образом, последовательный регистр при внесении соответствующих изменений позволяет переводить числа из последовательного кода в параллельный и обратно - из параллельного кода в последовательный. Такой регистр называется *универсальным* регистром.

**1.3. Параллельный регистр.** Параллельный регистр более прост по сравнению с последовательным, но он не может производить сдвиговые операции и поэтому применяется в основном для быстрой записи и кратковременного хранения много-разрядных чисел.



на шине  $V1$  (разрешение записи). Это обеспечивается логическими элементами  $H$  ( $D1...D4$ ). Стирание производится подачей единицы на шину  $R$  ( $R$ -входы всех триггеров).

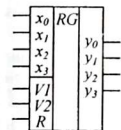


Рис. 7

Записанное число можно извлечь с информационных выходов  $y0...y3$  в прямом или обратном кодах, подавая по шине  $V2$  (установка кода) соответственно единицу или нуль.

Если связать триггеры последовательно, через элементы задержки (показано на схеме пунктирной линией), параллельный регистр может работать как последовательный, со сдвигом сверху-вниз. При этом числа в последовательном коде можно подавать с входа  $x$ , а извлекать с выхода  $y$ .

На практике большинство регистров являются универсальными. Условное обозначение регистра приведено на рисунке 7.

## 2. Схемы исследования

В данной работе предлагается исследовать два четырехразрядных регистра, аналогичные рассмотренным выше схемам (см. рисунки 3, 6).

Последовательный регистр (рис. 8) выполнен на  $D$ -триггерах (микросхемы  $K155TM2$ ). Это двухтактные триггеры, работающие по принципу «мастер-помощник».

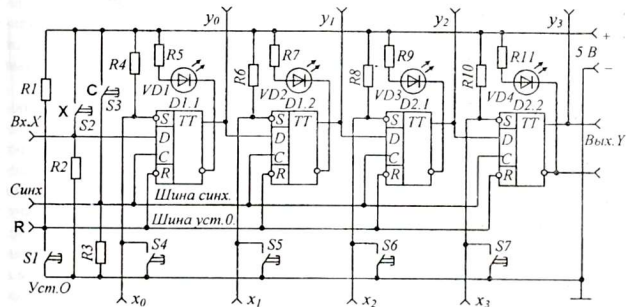


Рис. 8

При поступлении тактового импульса  $C = 1$ , пока информация записывается «мастером», в это время «помощник» передает свое состояние «мастеру» следующего триггера.

По окончании тактового импульса  $C = 0$  «помощник» переписывает то, что записал его «мастер» в течение такта. Эта запись «помощником» сохраняется до окончания следующего тактового импульса, после чего в него будет записано очередное число.

$D$ -триггер имеет четыре входа: информационный вход  $D$ , с которого записывается бит информации; синхронизирующий вход  $C$ , на который подаются

тактовые импульсы, управляющие моментами записи и перезаписи; дополнительные асинхронные входы  $\bar{S}$  и  $\bar{R}$ , позволяющие установить триггер в единичное или нулевое состояние независимо от наличия или отсутствия тактового импульса  $C$ , для этого достаточно кратковременно подать нулевой уровень на соответствующий вход.

Обратите внимание, что входы  $\bar{S}$  и  $\bar{R}$   $D$ -триггеров на схеме обозначены как  $S$  и  $R$ , а признак инверсии отмечен кружочками. Это означает, что на эти входы следует подавать уровни, противоположные тем, которые подаются на  $\bar{S}$  и  $\bar{R}$ - входы типового триггера. Поэтому в состоянии покоя на этих входах должен сохраняться единичный (а не нулевой!) уровень. Это условие обеспечивается тем, что входы  $\bar{S}$  и  $\bar{R}$  через резисторы  $R1, R4, R6, R8, R10$  постоянно соединены с шиной высокого потенциала  $+5 B$ .

Установка регистра в нулевое состояние (полное стирание) производится кратковременным замыканием шины «Установка нуля» с шиной нулевого потенциала ( $-5 B$ ) посредством нажатия кнопки  $S1$ . При этом все триггеры регистра одновременно устанавливаются в нулевое состояние и в регистре – окажутся записанными одни нули.

Синхронизирующие  $C$ -входы всех триггеров соединены параллельно через шину «Синхронизация» и в исходном состоянии на этих входах действует нулевой уровень напряжения. Резистор  $R3$  обеспечивает постоянное «заземление» шины «Синхронизация», то есть, соединяет ее с шиной нулевого потенциала. Разрешающий сигнал  $C = 1$  подается в виде периодических импульсов от отдельного импульсного генератора - через вход «Синх.», либо с помощью кнопки  $S3$  (одиночные импульсы).

Аналогично обстоит дело и с информационным входом  $D$ : в режиме покоя вход первого триггера соединен с «нулем» через резистор  $R2$ . Подача входных импульсов может автоматически осуществляться от отдельного источника импульсов (через вход « $x$ ») либо вручную, одиночными импульсами, – кнопкой  $S2$ . При нажатии кнопок  $S2, S3$  на входы первого триггера подаются уровни  $D = 1, C = 1$ . При отпускании кнопок - соответственно  $D = 0, C = 0$ . Для того чтобы записать «1» в первый триггер, нужно нажать обе кнопки одновременно, а для записи нуля – только кнопку  $S3$  (то есть, обеспечить  $D = 0, C = 1$ ). Если после записи «1» подать комбинацию  $D = 0, C = 0$ , единица, записанная ранее в первый триггер, переписиется во второй. С каждым тактом она продвигается вдоль регистра слева - направо, до выхода «Вых.  $Y$ ».

Индикаторами единичного состояния триггеров служат светодиоды  $VD1 \dots VD4$ . Каждый светодиод светится только тогда, когда на инверсном выходе соответствующего триггера устанавливается состояние  $\bar{Q} = 0$ . При этом через светодиод течет ток от шины « $+5 B$ » к «нулю» на выходе  $\bar{Q}$ . Величина тока светодиодов ограничивается резисторами  $R5, R7, R9, R11$ .

Данный регистр имеет параллельные входы  $x_0 \dots x_3$ , через которые можно осуществить запись во все триггеры одновременно. Ручной параллельный ввод числа производится установкой соответствующих триггеров в единичное со-

стояние кратковременным нажатием кнопок  $S4...S7$ . При этом вход  $\bar{S}$  соответствующего триггера замыкается на «ноль» и триггер асинхронно устанавливается в единичное состояние (независимо от  $C$ ). С помощью кнопок  $S4...S7$  в регистр можно записать любое четырехразрядное число, от 0000 до 1111. При нажатии кнопки  $S3$  происходит сдвиг числа вправо. При этом содержание последнего триггера теряется, а в первый записывается «0».

Схема исследования параллельного регистра представлена на рис. 9. В нем использованы четыре  $JK$ -триггера с дополнительными асинхронными входами  $\bar{S}$  и  $\bar{R}$ , на которые через резисторы  $R2, R3$  постоянно подается единичное напряжение. С помощью замыкающей кнопки  $S6$  все триггеры устанавливаются на «ноль» (стирание).

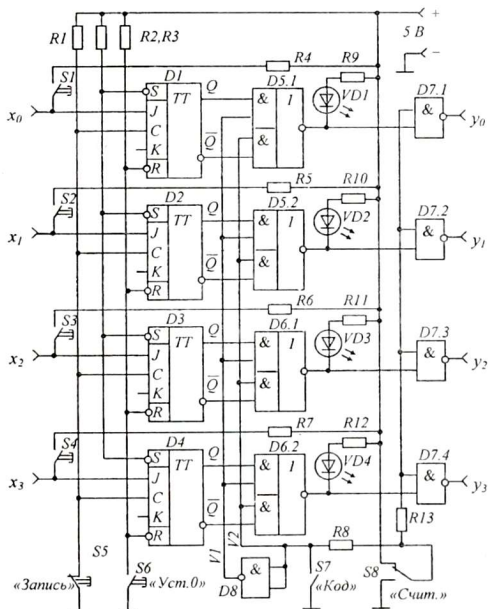


Рис. 9

Тактовые импульсы формируются вручную кнопкой  $S5$ . Нормально замкнутая кнопка поддерживает на входах  $C$  нулевое напряжение. При размыкании кнопки на шине «Запись» восстанавливается единичный уровень  $C = 1$  и триг-

геры записывают информацию, поданную на входы  $J$ . При отпускании кнопки  $S5$  набранное число окончательно записывается в триггеры (переключение  $JK$ -триггера происходит по срезу синхронизирующего импульса) и соответствующий код появляется на выходах  $Q$ .

Данный регистр имеет четыре параллельных информационных входа  $x_0...x_3$ , на которые записываемые числа подаются в параллельном коде. Кнопки  $S1...S4$  позволяют набрать код любого четырехразрядного числа от  $0000$  до  $1111$ . Очевидно, что запись в триггеры производится при нажатой кнопке «Запись». Пока идет набор входного кода, кнопка «Запись» должна оставаться нажатой. Как только кнопка будет отпущена – триггеры запомнят набранный код.

Элементы  $D5, D6$ , выполняющие операции  $И-ИЛИ-НЕ$ , пропускают на выходы содержимое регистра в прямом или обратном кодах. В любой момент времени в них открыты только верхние или только нижние ключи (элементы  $И$ ). Это достигается тем, что инвертор  $D8$  (элемент  $НЕ$ , на схеме его вход расположен справа) обеспечивает на управляющих шинах  $V1$  и  $V2$  паразитные напряжения:  $0$  и  $1$  или  $1$  и  $0$ . Например, при замыкании тумблера  $S7$  на шине  $V1$  появится единичное, а на шине  $V2$  – нулевое напряжение. При этом на выходы элементов  $D5, D6$  пройдут сигналы с прямых выходов триггеров. Так как элементы  $И-ИЛИ-НЕ$  сначала складывают, а затем инвертируют, на их выходах будет воспроизводиться обратный код числа. Для того, чтобы напряжения на выходах  $y_0...y_3$  регистра соответствовали состояниям триггеров, выходной код необходимо дополнительно инвертировать. Это достигается с помощью четырех элементов  $И-НЕ$  на микросхеме  $D7$ .

При открытых ключах, когда на шину «Считывание» подано единичное напряжение, на выходах  $y_0...y_3$  действует дважды инвертированное выходное напряжение триггеров регистра.

Выходное напряжение регистра контролируется с помощью логического пробника. Для индикации выходного кода используется светодиоды  $V D1 \div V D4$ , подключенные к выходам элементов  $D5, D6$ . Их свечение совпадает с единичным напряжением на выходах регистра.

### 3. Оборудование и приборы

1. Макет последовательного регистра.
2. Макет параллельного регистра.
3. Источник питания ИПД-1 или ИЭПП-1.
4. Логический пробник.
5. Соединительные провода и шнуры.

### 4. Сборка и опробование схем

Схемы регистров не требуют налаживания и начинают работать сразу после включения питания. Будьте внимательны: вначале нужно провести пробное включение источника питания без нагрузки и с помощью регулятора установить точное напряжение  $5 В$ , затем выключить прибор, провести соединения

и регулировку больше не трогать. Это поможет уберечь микросхемы и светодиоды от разрушения.

Присоединить к источнику питания, строго соблюдая полярность, макет параллельного регистра и, произвольно нажимая кнопки и переключая тумблеры, пронаблюдать за работой регистра.

## 5. Эксперименты и измерения

1. Включить питание параллельного регистра. Убедившись в соответствии напряжения питания, подключить в дополнительные гнезда питания логический пробник. Тумблеры  $S7$  и  $S8$  установить в верхнее положение «Прямой код» и «Считывание». Светодиоды при этом фиксируют случайное число, оказавшееся в регистре. Занести в таблицу 1 значения выходных кодов регистра, соответствующие этому случайному числу.

2. Нажав кнопку «Установка нуля», стереть запись в регистре. Занести в таблицу соответствующие выходные коды регистра.

Таблица 1

Число	$y_0$	$y_1$	$y_2$	$y_3$
Случ. число				
Стирание				
Запись				
Обратн. код				
Запрет счит.				

Таблица 2

Такты	Операции	$y_0$	$y_1$	$y_2$	$y_3$
	Стирание				
	Запись «1»				
	Сдвиг				
	Сдвиг				
	Сдвиг				

3. Нажав кнопку «Запись» и удерживая ее нажатой, с помощью кнопок  $S1...S4$  набрать произвольный четырехразрядный код. Отпустить кнопку «Запись» и наблюдать за свечением диодов, проверяя соответствие записи введенному числу. Значения кода занести в таблицу 1.

4. Перевести тумблер  $S7$  в положение «Обратный код». Результаты записать в таблицу 1.

5. Выключить тумблер «Считывание». Логическим пробником проверить выходные напряжение и результаты занести в таблицу 1.

6. Выключить питание. Вместо параллельного регистра к источнику питания подключить последовательный регистр с логическим пробником.

Включить питание. Нажав кнопку  $S1$  «Установку нуля», обнулить регистр. При этом все светодиоды должны погаснуть, а на выходах  $y_0...y_3$  установиться нули, что проверяется с помощью логического пробника. Данные занести в таблицу 2.

7. Нажимая одновременно на кнопки «Синхронизация» и «Вход  $x$ », записать в первый триггер единицу. Содержимое всех ячеек регистра ( $y_0...y_3$ ) записать в таблицу 2.

8. Нажать и отпустить кнопку «Синхронизация». При этом «единица» в регистре продвинется на один разряд. Записать новое содержание регистра. Повторять столько раз, пока «единица» не покинет регистр. Каждый сдвиг фиксировать в таблице 2.

9. Через «Вход  $x$ » с помощью кнопки «Синхронизация» записать в регистр число 1111. Такт за тактом, последовательно записывая в регистр число «1», заполнять таблицу 3.

10. Соединив проводником «Выход  $y$ » с «Входом  $x$ », преобразовать регистр в кольцевой. Установить с помощью кнопок  $S4 \div S7$  произвольное число. Записать его в таблицу 4.

Таблица 3

Такты	Операция	$y_0$	$y_1$	$y_2$	$y_3$

Таблица 4

Такты	Операция	$y_0$	$y_1$	$y_2$	$y_3$

11. Многократно нажимая на кнопку «Синхронизация», наблюдать за циркулирующей содержимого регистра. Каждое состояние регистра отмечать в таблице 4. Отметить, через сколько тактов содержание регистра повторяется. Где можно использовать такой регистр?

12. Соединив «Вход  $x$ » с «Выходом  $\bar{y}$ », повторить действия согласно пп. 10, 11. Данные занести в таблицу 5; составленную по аналогии с таблицей 4. Отметить, через сколько тактов содержание регистра повторяется. Можно ли при этом получить обратный код?

13. Выключить питание. Разобрать установку.

### 6. Обработка результатов измерений

На основании таблиц 3, 4, 5 по аналогии с рис. 4 построить диаграммы состояний триггеров последовательного регистра в течение 10-12 тактов. При этом учитывать, что изменение состояния двухтактного триггера происходит не в момент прихода тактового импульса  $C = 1$ , а в момент его окончания (задний фронт импульса).

### 7. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.
2. Схему последовательного регистра (рис. 3).
3. Схему параллельного регистра (рис. 6)
4. Таблицы состояний регистров.
5. Диаграммы состояний последовательного регистра.
6. Ответы на контрольные вопросы.

### 8. Вопросы для подготовки

1. Что такое регистр и для чего он используется в вычислительных устройствах?

2. Какие операции над числами осуществляются в регистрах?
3. Какие виды регистров существуют, и какие операции над числами они реализуют? Приведите примеры.
4. Каковы преимущества параллельного и последовательного регистров и в чем их недостатки? Что такое «универсальный» регистр?
5. На каких элементах могут строиться регистры?
6. Как осуществляется сдвиг кодов чисел в регистрах? Для чего используются реверсивные и кольцевые регистры?
7. Как получают в регистрах обратный код записанного числа?
8. Объяснить принцип получения световых эффектов «бегущие огни» и «бегущая строка».

## 9. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 10

### ИЗУЧЕНИЕ РАБОТЫ АРИФМЕТИЧЕСКИХ УСТРОЙСТВ

- |                           |  |
|---------------------------|--|
| <i>Цель работы:</i>       | 1. Ознакомиться с арифметическими действиями над двоичными числами.<br>2. Изучить принцип работы арифметического устройства. |
| <i>Содержание работы:</i> | 1. Исследование полусумматора и сумматора.<br>2. Изучение работы многоразрядного сумматора на интегральной микросхеме.       |
1. Краткие теоретические сведения

В цифровых электронно-вычислительных машинах обработка информации производится в двоичной системе счисления. В позиционной системе счисления любое число записывается как сумма степеней основания  $p$ . Например,  $n$ -разрядное число  $A$ , состоящее из  $n$  цифр записывается как сумма:  $A = a_{n-1} \cdot p^{n-1} + a_{n-2} \cdot p^{n-2} + \dots + a_1 \cdot p^1 + a_0 \cdot p^0$ , где  $a_{n-1}, a_{n-2}, \dots, a_1, a_0$  - цифры, из которых состоит число.

В привычной нам десятичной системе, где основанием служит число  $p = 10$ , число 1989 записывается как  $1 \cdot 10^3 + 9 \cdot 10^2 + 8 \cdot 10^1 + 9 \cdot 10^0$ . В двоичной системе любое число записывается с помощью только двух цифр - «0» и «1» - и основанием системы является число  $p = 2$ . Например, число 1101, записанное в двоичной системе счисления равно:  $1101 = 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0$ . Если подсчитать эту сумму, то можно сказать, что число 1101, записанное в двоичной системе, равно числу  $8 + 4 + 0 + 1 = 13$ , записанному в десятичной.

Выбор двоичной системы обусловлен, во-первых, удобством электрического представления чисел, во-вторых, простотой арифметических действий над двоичными числами и, в-третьих, тем, что при машинной обработке все арифметические операции (умножение, деление, вычитание, сложение) можно свести к одной операции - сложению.

*Таблица сложения*

$0 + 0 = 0$
$0 + 1 = 1$
$1 + 0 = 1$
$1 + 1 = 10$

*2-система*

1101
+ 1001
-----
10110

*10-система*

13
+9
-----
21

**Сложение** двоичных чисел не представляет трудностей. Таблица сложения состоит из четырех комбинаций (см. табл. сложения). В последней строке  $(1+1=10)$  происходит «переполнение» разряда и единица переносится в старший разряд. Одновременно можно складывать только два

*Таблица умножения*

$0 \times 0 = 0$
$0 \times 1 = 0$
$1 \times 0 = 0$
$1 \times 1 = 10$

x 1101
11
-----
+ 1101
1101
-----
100111

x 113
25
-----
+ 565
226
-----
2825

числа. Наиболее удобно складывать в столбик. Там же для сравнения показано сложение двоичных и десятичных чисел.



**Умножение** в двоичной системе, хотя имеет простую таблицу умножения, непосредственно сводится к многократному сложению множителя с самим собой, но со сдвигом разрядов влево. Пример умножения показан рядом с таблицей умножения.

**Вычитание** в двоичной системе также осуществляется просто, при этом надо помнить о заёме из старшего разряда. Заём единицы из старшего разряда означает перевод в младший разряд двух единиц. Например,

$$\begin{array}{r} 1101 \\ - 101 \\ \hline 110 \end{array} \qquad \begin{array}{r} 11 \\ - 5 \\ \hline 6 \end{array}$$

Вычитание вполне можно заменить сложением, например,  $1011 + (-101)$ . Но для этого отрицательное число  $-101$  должно быть соответственно закодировано.

Любые числа в ЭВМ могут быть представлены тремя кодами.

**Прямой код** – это изображение числа в его абсолютном значении, поэтому запись числа в прямом коде совпадает с исходной записью числа, но без знака, то есть,  $X_{пр} = |X|$ .

**Обратный код** получается преобразованием прямого кода числа путем замены значащих цифр на противоположные, то есть, «0» на «1» и «1» на «0». Например,  $X_{пр} = 101101$ ,  $X_{обр} = 010010$ . Обратите внимание, что сумма прямого и обратного кодов одного числа состоит из одних единиц:

$$\begin{array}{r} X_{пр} = 101101 \\ + X_{обр} = 010010 \\ \hline X_{пр} + X_{обр} = 111111 \end{array}$$

Таким образом, *обратным кодом числа называют число, дополняющее его прямой код до максимального заполнения всех разрядов.*

**Дополнительный код** – это минимальное число, прибавление которого к прямому коду числа приводит к переполнению всех разрядов и переходу на разряд выше. Он образуется из обратного кода путем добавления единицы в младший разряд, то есть,

$$X_{доп} = X_{обр} + 1.$$

Например:  $X = -101101$

$$X_{пр} = 101101$$

$$X_{обр} = 010010$$

$$X_{доп} = 010010 + 1 = 010011$$

$$\begin{array}{r} X_{пр} = 101101 \\ + X_{доп} = 010011 \\ \hline X_{пр} + X_{доп} = 1000000 \end{array}$$

Обратите внимание, что сумма прямого и дополнительного кодов числа представляет собой круглое число, то есть, единицу с нулями.

Аналогичные коды возможны и в десятичной системе счисления. Например, число  $X = -537$  имеет коды:  $X_{пр} = |-537| = 537$ ,  $X_{обр} = 999 - 537 = 462$ ,  $X_{доп} = 1000 - 537 = 463$ . Проверьте также суммы:  $X_{пр} + X_{обр}$  и  $X_{пр} + X_{доп}$ .

При вычитании двух чисел  $S = y - x = y + (-x)$ , вычитаемое  $x$  (отрицательное число  $-x$ ) представляют как слагаемое, но в дополнительном коде, которое складывают с первым числом по обычным правилам сложения. Следует, обратить внимание на одну особенность: количество разрядов обоих чисел предварительно выравнивают, добавляя впереди столько нулей, сколько не хватает

разрядов. Например, перед тем, как производить вычитание 1011-110, необходимо, чтобы второе число имело также четыре разряда, то есть, 1011-0110.

Найдем дополнительный код числа 0110:  $X_{доп} = 1001 + 1 = 1010$ . Теперь сложим прямой код первого (положительного) числа с дополнительным кодом второго (отрицательного) числа. После сложения первую (слева) переполняющую единицу отбрасывают. Ответ: 1011-110 = 0101.

$$\begin{array}{r} Y_{пр} = 1011 \\ + X_{доп} = 1010 \\ \hline Y_{пр} + X_{доп} = 10101 \end{array}$$

То же самое можно сделать и с десятичными числами. Например, вычислим 742-526. Дополнительный код числа 526 есть  $1000 - 526 = 474$ . Теперь сложим:  $742 + 474 = 1216$ . Ответ:  $742 - 526 = 216$ .

**Деление** двоичных чисел связано с последовательным вычитанием делителя при одновременном сдвиге его разрядов вправо. Вычитание проводится по тем же правилам, что и для десятичных чисел: при положительном остатке в частное записывается единица, если остаток отрицательный - ноль, и производится следующий сдвиг, например: 10010 : 11.

Операции вычитания при этом могут быть заменены сложением в дополнительных кодах. Таким образом, все арифметические операции при обработке двоичных чисел сводятся к единственной операции - сложению. Для сложения чисел используются специальные логические устройства - **сумматоры**. Наиболее простым является сумматор с двумя входами, чаще называемой полусумматором.

$$\begin{array}{r} 10010 \quad | \quad 11 \\ - 11 - \text{нельзя!} \quad | \quad 0110 \\ \hline 10010 \\ - 11 - \text{можно} \\ \hline 110 \\ - 11 - \text{можно} \\ \hline 0 \end{array}$$

**Полусумматор** служит для сложения двух одноразрядных чисел, то есть, работает в пределах таблицы сложения. Полусумматор имеет два входа -  $x, y$ ,

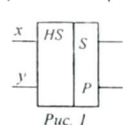


Рис. 1

Таблица 1

$x + y = PS$	P	S
$0 + 0 = 00$	0	0
$0 + 1 = 01$	0	1
$1 + 0 = 01$	0	1
$1 + 1 = 10$	1	0

на которые подаются складываемые числа (их электрические коды), и два выхода: суммы  $S$  и переноса  $P$ . Условное обозначение полусумматора приведено на рисунке 1.

При сложении двух одноразрядных чисел возможны 4 случая (табл. 1). Из таблицы 1 видно, что  $S = 1$  при несовпадении значений  $x$  и  $y$ . Логическое уравнение, удовлетворяющее этому условию, имеет вид:  $S = x\bar{y} + \bar{x}y$ .

Перенос  $P = 1$  возникает только в том случае, если значения  $x$  и  $y$  одновременно равны 1. Логическое уравнение, удовлетворяющее этому числу условию, имеет вид:  $P = xy$ .

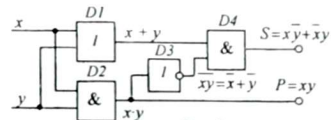


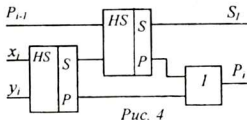
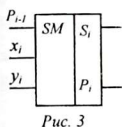
Рис. 2

Схема, одновременно выполняющая перечисленные функции, создается на основе логических элементов И, ИЛИ, НЕ (рис. 2.)

Сигнал переноса  $P = xy$  формируется логическим элементом D2.

Сигнал суммы  $S = \overline{x}y + x\overline{y}$  формируется последовательно всеми логическими элементами ( $D1 \dots D4$ ).

На выходе элемента  $D3$  произведение  $xu$  инвертируется в его отрицание  $\overline{xu}$ . Согласно правилу Ли де Моргана инверсия логического произведения равна сумме инверсий сомножителей, то есть,  $\overline{xu} = \overline{x} + \overline{u}$ . В элементе  $D4$  происходит умножение  $(x + y) \cdot (\overline{x} + \overline{y}) = x\overline{x} + x\overline{y} + y\overline{x} + y\overline{y}$ . Совершенно очевидно, что при любых значениях  $x$  и  $y$  произведения  $x\overline{x}$  и  $y\overline{y}$  равны нулю. Значит,  $(x + y) \cdot (\overline{x} + \overline{y}) = x\overline{y} + y\overline{x}$ . Следует отметить, что это - не единственная схема полусумматора - возможны и другие.



Сумматор имеет 3 входа и 2 выхода (рис. 3). В составе многоразрядного сумматора он предназначен для сложения двух чисел одного разряда ( $x_i$  и  $y_i$   $i$ -го разряда) с числом переноса из младшего разряда  $P_{i-1}$  ( $i-1$ -го разряда), то есть, тем числом, которое мы при сложении «держим в уме». Сумматор можно составить из двух полусумматоров, соединенных, как показано на рисунке 4..

При сложении трех одноразрядных чисел возможны 8 случаев, которые представлены в таблице 2.

Для сложения многоразрядных чисел используется соответствующее числу разрядов количество одноразрядных сумматоров, объединенных в общую последовательную цепь (рис. 5). Складываемые числа подаются поразрядно из

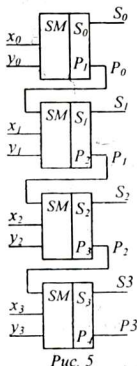


Таблица 2

Входы			Выходы		Результат
$P_{i-1}$	$x_i$	$y_i$	$S_i$	$P_i$	$P_{i-1} + x_i + y_i = PS$
0	0	0	0	0	$0 + 0 + 0 = 00$
0	0	1	1	0	$0 + 0 + 1 = 01$
0	1	0	1	0	$0 + 1 + 0 = 01$
0	1	1	0	1	$0 + 1 + 1 = 10$
1	0	0	1	0	$1 + 0 + 0 = 01$
1	0	1	0	1	$1 + 0 + 1 = 10$
1	1	0	0	1	$1 + 1 + 0 = 10$
1	1	1	1	1	$1 + 1 + 1 = 11$

соответствующих регистров  $X$  и  $Y$ . Сумма записывается в отдельный регистр  $S$ . (Регистр - специальное устройство, состоящее из запоминающих ячеек, в каждой из которых может записываться, храниться и при необходимости считываться одно одноразрядное число - 0 или 1).

При подаче входных сигналов на многоразрядный сумматор суммирование происходит не мгновенно, так как сигнал переноса должен «пробежать» через все сумматоры один за другим.

Сумматоры выпускаются промышленностью в виде интегральных микросхем и могут складывать 2-4-8-16-разрядные числа, например, K155ИМ1,

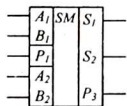


Рис. 6

К155ИМ3 и другие. Условное обозначение двухразрядного сумматора на интегральной микросхеме К155ИМ2 приведено на рисунке 6. Данный сумматор складывает два двухразрядных числа  $A_1A_2, B_1B_2$  и перенос  $P_1$ , выход рассчитан на три цифры (трехразрядное число), например:  $10 + 11 + 1 = 110$ .

## 2. Схема исследования

В данной работе предлагается исследовать и испытать схемы полусумматора, сумматора на 3 входа и многоразрядный сумматор на интегральной микросхеме К155ИМ2.

Принципиальная схема полусумматора приведена на рисунке 7, а его функциональная схема – на рисунке 8.

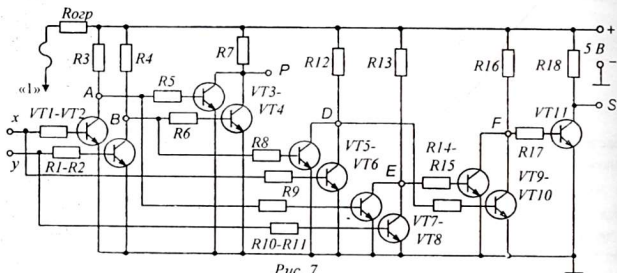


Рис. 7

Схема полусумматора составлена из трех элементов *НЕ*, построенных на транзисторах  $VT_1, VT_2, VT_{11}$ , а также четырех элементов *ИЛИ-НЕ*, построенных на транзисторах  $VT_3...VT_{10}$ . Обратите внимание: если в схеме использованы транзисторы *p-n-p* структуры, то в этой схеме принята отрицательная логика, то есть, «единице» соответствует высокий отрицательный потенциал.

Формирование сигнала переноса  $P$  осуществляется элементами  $D_1, D_2, D_3$  (см. рис. 8). В инверторах  $D_1, D_2$  получают обратные величины  $\bar{x}, \bar{y}$  и при операции *ИЛИ-НЕ* реализуется логическая функция  $P = \overline{x + y}$ , которая с помощью правила Ли де Моргана может быть преобразована и представлена как

$$P = \overline{x + y} = \overline{x \cdot y} = x \cdot y.$$

Формирование сигнала суммы  $S$  осуществляется элементами  $D_4...D_7$ . На входы элементов *ИЛИ-НЕ* ( $D_4, D_5$ ) подаются прямые и инверсные значения  $x, y$  и  $\bar{x}, \bar{y}$ , и каждый элемент преобразует их в отрицании суммы  $\overline{x + y}, \overline{x + \bar{y}}$ , которые согласно правилу Моргана можно представить как

$$\overline{x + y} = \overline{x \cdot y} = \overline{x} \cdot \overline{y} = \bar{x} \cdot \bar{y} \quad \text{и} \quad \overline{x + \bar{y}} = \overline{x \cdot y} = \overline{x} \cdot y = \bar{x} \cdot y.$$

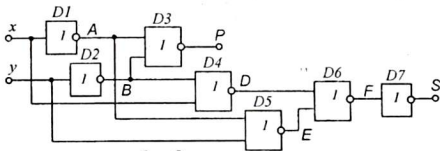


Рис. 8

В элементе  $D6$  над сигналами  $\bar{x}y$  и  $x\bar{y}$  производится операция ИЛИ-НЕ и сигнал на его выходе равен  $\overline{\bar{x}y + x\bar{y}}$ . После инвертирования на элементе  $D7$  получается:  $S = \overline{\overline{\bar{x}y + x\bar{y}}} = \bar{x}y + x\bar{y}$ . Для контроля прохождения сигналов в схеме предусмотрена возможность измерения уровней напряжения в узловых точках  $A, B, P, D, E, F, S$  (см. рис. 7, 8).

С целью сокращения числа транзисторов полусумматоры, входящие в состав трехвходового сумматора (см. рис. 3), построены по другой схеме, состоящей из 6 транзисторов (рис. 9). Формирование сигнала переноса осуществляется элементом И-НЕ, построенным на последовательно включенных транзисторах  $VT1, VT2$  и элементом НЕ на транзисторе  $VT3$ .

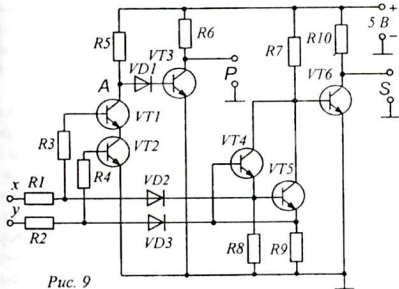


Рис. 9

Так как транзисторы  $VT1, VT2$  включены последовательно, то даже при полностью открытом их состоянии напряжение в точке  $A$  оказывается достаточным, чтобы транзистор  $VT3$  продолжал оставаться открытым. Для надежного запирания транзистора  $VT3$  при открывании транзисторов  $VT1, VT2$  в цепь базы его включен диод  $VD1$  и поэтому транзистор  $VT3$  открывается лишь в том случае, если напряжение в точке  $A$  превысит потенциальный барьер двух  $p-n$ -переходов (диода и перехода база-эмиттер транзистора  $VT3$ ).

Резисторы  $R3, R4$  служат для ограничения базового тока транзисторов при подаче входных сигналов высокого уровня. Диоды  $VD2, VD3$  служат для исключения взаимного влияния входов через открытые транзисторы  $VT4$  и  $VT5$ .

Схема формирования сигнала суммы  $S$  построена на трех транзисторах -  $VT4, VT5, VT6$ . Схема на транзисторах  $VT4, VT5$  выполняет сразу несколько логических функций над переменными  $x$  и  $y$ . Совершенно очевидно, что подача

единичного сигнала  $x = 1$  на базу транзистора  $VT5$  открывает его, а подача этого же сигнала на эмиттер транзистора  $VT4$  – наоборот, закрывает его. Поэтому подачу сигнала  $x$  или  $y$  на эмиттер можно условиться считать как подачу на базу инверсных сигналов  $\bar{x}$  или  $\bar{y}$ . Таким образом, на транзисторы  $VT4$ ,  $VT5$  одновременно подаются пары сигналов  $y, \bar{x}$  и  $x, \bar{y}$ .

Так как коллекторный ток каждого из транзисторов  $VT4$ ,  $VT5$  зависит одновременно от напряжения на базе и напряжения на эмиттере, следовательно, каждый транзистор перемножает эти сигналы, то есть,  $y \cdot \bar{x}$  и  $x \cdot \bar{y}$ . Поскольку транзисторы  $VT4$  и  $VT5$  вместе образуют схему логического элемента ИЛИ-НЕ, в общей коллекторной цепи формируется сигнал  $\overline{x\bar{y} + \bar{x}y}$ . После инвертирования на коллекторе транзистора  $VT6$  формируется выходной сигнал суммы

$$S = x\bar{y} + \bar{x}y = \overline{x\bar{y} + \bar{x}y}.$$

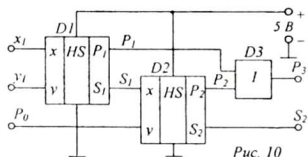


Рис. 10

Полная функциональная схема сумматора приведена на рисунке 10. В качестве элемента  $D3$  используется простая диодная схема ИЛИ.

Для исследования многоразрядного сумматора предлагается двухразрядный сумматор на интегральной микросхеме К155ИМ2 (рис. 11). Складываемые числа подаются поразрядно: первые разряды подаются на входы  $A1$ ,  $B1$ , вторые – на  $A2$ ,  $B2$ . На вход  $P1$  подается сигнал переноса (если данный сумматор входит в состав 4-, 8- или 16-разрядного сумматора).

Результат сложения снимается с выходов  $S1$ ,  $S2$ , и  $P2$ . Индикация состояний сумматора и полусумматора осуществляется с помощью логического пробника с двумя лампочками (такой индикатор рассмотрен в лабораторной работе «Изучение логических элементов»). При выполнении работы обратить внимание на полярность включения источников питания и пробника.

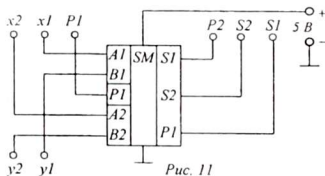


Рис. 11

Результат сложения снимается с выходов  $S1$ ,  $S2$ , и  $P2$ . Индикация состояний сумматора и полусумматора осуществляется с помощью логического пробника с двумя лампочками (такой индикатор рассмотрен в лабораторной работе «Изучение логических элементов»). При выполнении работы обратить внимание на полярность включения источников питания и пробника.

### 3. Оборудование и приборы

1. Макет полусумматора на транзисторах.
2. Макет сумматора на транзисторах.
3. Макет с многоразрядным сумматором на интегральной микросхеме.
4. Логический пробник.
5. Источник питания ИЭПП-1.
6. Соединительные проводники и шнуры.

#### 4. Сборка и опробование схем

1. Включить источник питания и на выходе «0,5 ÷ 12 В» установить выходное напряжение 5 В. Отключить источник от сети и в дальнейшем регулировку питающего напряжения не трогать.

2. Соблюдая полярность, с помощью проводников соединить гнезда питания полусумматора с гнездами «0,5 ÷ 12 В» источника питания. Питание логического пробника осуществляется от пары гнезд, установленных непосредственно на панели полусумматора.

3. Включить питание и, касаясь щупом пробника контрольных точек  $A, B, P, D, E, F, S$ , убедиться в работоспособности пробника и наличии неодинаковых напряжений в контролируемых точках. При отсутствии входных сигналов (входные величины  $x = 0$  и  $y = 0$ ) на обоих выходах  $P$  и  $S$  должны быть близкие к нулю уровни напряжения ( $P = 0, S = 0$ ).

4. Подавая с помощью шнура-разветвителя комбинации входных сигналов  $0 - 1, 1 - 0, 1 - 1$  (единичный уровень подается от гнезда «1»), удостовериться в изменении уровней напряжения на выходах  $P$  и  $S$  и в контролируемых точках схемы полусумматора.

5. Выключить питание. Приступить к выполнению работы.

#### 5. Эксперименты и измерения

1. Зарисовать принципиальную и функциональную схему полусумматора и записать принцип его работы.

2. Зарисовать функциональные схемы одноразрядного и многоразрядного сумматоров и особенности их работы.

3. Зарисовать условные обозначения полусумматора, сумматора и двухразрядного сумматора на интегральной микросхеме К155ИМ2.

4. Включить питание полусумматора. Изменяя входные величины  $x$  и  $y$  (подачей логической единицы) и контролируя уровни напряжения в контрольных точках схемы, заполнить таблицу 3. Выключить питание.

Таблица 3

Входы		Контрольные точки					Выходы		Результат
$x$	$y$	$A$	$B$	$D$	$E$	$F$	$P$	$S$	$x + y = PS$

5. Собрать аналогичную схему для исследования сумматора. Варьируя комбинациями входных сигналов и пробником, записать в таблицу 4 значения выходных сигналов  $P$  и  $S$ .

6. Выключить питание и соблюдая полярность, подключить к источнику двухразрядный сумматор. В гнездо «1» подключить разветвляющийся (с 5 концами) шнур для подачи единичных сигналов на 5 входов сумматора.

7. Включить питание и, подавая на входы сумматора  $x_1, x_2, y_1, y_2, P_1$  напряжения, соответствующие логическому нулю и логической единице, произвести суммирование для всех возможных комбинаций двухразрядных чисел в двоичном коде:  $00+00, 00+01, 00+10, \dots, 11+10, 11+11$ .

Таблица 4

Входы			Выходы					Результат
$P_0$	$x_1$	$y_1$	$P_1$	$S_1$	$P_2$	$S_2$	$P_3$	$P_0 + x_1 + y_1 = P_3 S_2$
0								
0								
0								
0								
1								
1								
1								
1								

Суммирование провести дважды: один раз при  $P_1 = 0$ , другой - при  $P_1 = 1$ . Результаты занести в таблицу 5.

8. Выключить питание. Разобрать схему.

Таблица 5

$P_1$	$x_2 x_1$	$y_2 y_1$	$P_2$	$S_2$	$S_1$

$P_1$	$x_2 x_1$	$y_2 y_1$	$P_2$	$S_2$	$S_1$

### 6. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.
2. Определение прямого, обратного и дополнительного кодов числа. Особенности арифметических действий с двоичными числами.
3. Принципиальную схему полусумматора.
4. Функциональные схемы полусумматора, сумматора и многоразрядного сумматора.
5. Условные обозначения полусумматора, сумматора и двухразрядного сумматора на микросхеме К155ИМ2.
6. Таблицы состояний полусумматора, одноразрядного сумматора и двухразрядного сумматора К155ИМ2.
7. Ответы на контрольные вопросы.

### 7. Вопросы для подготовки

1. Как производятся арифметические действия над двоичными числами?
2. Что такое «прямой код» числа?
3. Что такое «обратный код» числа?



4. Что такое «дополнительный код» числа?
5. Разъясните на примерах представление двоичных чисел в прямом, обратном и дополнительном кодах.
6. Правильно ли утверждение, что в двоичной системе счисления все арифметические действия проводятся путем сложения чисел?
7. Каковы особенности сложения двух чисел? Что такое «перенос в старший разряд»?
8. Какие логические функции используются в сумматорах для формирования сигналов суммы и переноса?
9. В чем различие между сумматором и полусумматором?
10. Как происходит сложение чисел в многоразрядных сумматорах?
11. Почему результат сложения в многоразрядных сумматорах формируется не сразу после ввода чисел?

## 8. Литература

1. Халиуллин Р.Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
2. Халиуллин Р.Н., Саримсаков А.А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош: 1995.
3. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.

## Лабораторная работа 11

### ИЗУЧЕНИЕ ВРЕМЕННЫХ ХАРАКТЕРИСТИК ИМС

Цель  
работы:

1. Выяснить причины задержки распространения сигналов в микросхемах и её влияние на скорость обработки информации в логических и цифровых устройствах.

2. Научиться измерять и учитывать время задержки распространения импульсов в логических микросхемах.

Содержание  
работы:

Измерение времени задержки распространения импульсных сигналов с помощью осциллографа и управление временем задержки с помощью времязадающих RC-цепочек.

#### 1. Краткие теоретические сведения

##### 1.1. Форма и уровни реальных электрических импульсов.

Микросхема, как функциональное устройство, имеет вход и выход, причем выходное напряжение является функцией входного напряжения

$$U_{\text{вых}} = f(U_{\text{вх}}).$$

В отличие от известных математических зависимостей, состояния цифровых и логических устройств дискретны и определяются напряжениями двух уровней, соответствующих логическим состояниям «1» (истина) и «0» (ложь).

Весь диапазон значений напряжения в микросхемах транзисторно-транзисторной логики (ТТЛ) разделен на три строго регламентированные зоны:

$0 \dots 0,1 U_m$  – зона «нуля»;

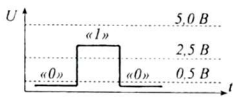
$0,5 U_m \dots 1,0 U_m$  – зона «единицы»;

$0,1 U_m \dots 0,5 U_m$  – зона запрета, где  $U_m$  – амплитуда единичных импульсов.

На рисунке 1 эти зоны составлены при условии, что  $U_m = E_{\Pi} = 5 \text{ В}$  (0,5 В; 2,5 В; 5,0 В), на самом деле уровни определяются относительно амплитудного напряжения, которое ниже, чем напряжение источника питания.

В микросхемах серии К155 напряжение источника питания составляет  $E_{\Pi} = 5 \text{ В}$  и поэтому напряжения электрических сигналов в разных точках схемы могут принимать значения от 0 до 5 В. На самом деле напряжения в логических микросхемах никогда не принимают крайних значений. Как правило, уровень напряжения, соответствующий логическому нулю равен примерно 0,4 В, а уровень напряжения, соответствующий логической единице, равен примерно 3,6 В, то есть,  $U_m = 3,6 \text{ В}$ . В этом случае зона единицы начинается с уровня  $0,5 U_m = 1,8 \text{ В}$  и выше, а уровень нуля лежит ниже  $0,1 U_m = 0,4 \text{ В}$ . Таким образом, в микросхемах 155 серии зона нуля находится в пределах  $0 \dots 0,4 \text{ В}$ , а зона логической единицы – в пределах  $1,8 \dots 3,6 \text{ В}$  (см. рис. 5).

В процессе работы логический элемент, например инвертор, под действием входного напряжения переходит из одного состояния в другое. Переход инвертора в состояние, когда на его вход подается  $U_{\text{вх}} = \langle 1 \rangle$  и выходное напряжение становится равным нулю  $U_{\text{вых}} = \langle 0 \rangle$  называется *включением* (переключе-



ние  $1 \rightarrow 0$ ). Переход инвертора в состояние, когда на его вход подается  $U_{вх} = \langle 0 \rangle$  и выходное напряжение становится равным  $U_{вых} = \langle 1 \rangle$ , называется *выключением* (переключение  $0 \rightarrow 1$ ).

Процесс переключения логического элемента в идеальном случае описывается диаграммами состояния в виде прямоугольных импульсов с резкими, мгновенными, переходами из состояния  $\langle 0 \rangle$  в состояние  $\langle 1 \rangle$  и из  $\langle 1 \rangle$  в  $\langle 0 \rangle$ . На рисунке 2 приведены диаграммы переключения идеального инвертора (элемента НЕ).

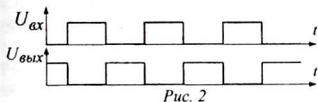


Рис. 2

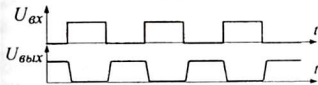


Рис. 3

При этом считается, что логическая информация представляется идеально прямоугольными импульсами. На самом деле мы имеем дело с импульсами, имеющими форму трапеций, так как в электрических сигналах не может быть такого состояния, при котором в один и тот же момент времени напряжение имеет два разных значения. Дело в том, что переход логического эле-

мента из состояния  $\langle 0 \rangle$  в состояние  $\langle 1 \rangle$  и обратно происходит не скачком, а занимает определенный отрезок времени, называемый *временем переключения*. Время переключения измеряется наносекундами и пикосекундами, и вследствие этого импульсы приобретают трапецеидальную форму, то есть, фронт и срез импульса получаются наклонными (рис. 3). Однако при длительности импульсов, исчисляемой милли- и даже микросекундами, фронты и срезы импульсов можно считать вертикальными, а импульсы прямоугольными.

Другой особенностью прохождения импульсов через логические элементы является *запаздывание выходного импульса* относительно входного. Считается, что на прохождение через элемент сигнал затрачивает определенное время, его обозначают  $t_{зд.р.ср}$  — (время задержки распространения, среднее). Однако нельзя объяснить запаздывание сигнала только скоростью распространения электрического поля ( $v \approx c = 3 \cdot 10^8$  м/с). Дело в том, что задержка происходит по другим причинам, причем это происходит в каждой микросхеме и в каждом транзисторе, входящем в состав микросхемы.

**1.2. Задержка сигнала в транзисторах.** Микросхема представляет собой сложную схему, состоящую из большого числа транзисторов, и в каждом транзисторе изменение коллекторного тока отстает во времени от изменения базового напряжения. Поэтому, чем больше транзисторов в схеме, тем больше отставание выходного сигнала относительно входного.

*Задержку при включении*, то есть при переходе транзистора из закрытого состояния в открытое, можно объяснить конечной скоростью свободных носителей зарядов — электронов и дырок. Дело в том, что базовый ток, открывающий транзистор, возникает раньше коллекторного тока. Коллекторный ток возникает в тот момент, когда носители зарядов, вошедшие в базу из эмиттера,

достигнут коллекторного перехода, а на это требуется время, зависящее от толщины базы и скорости свободных носителей зарядов, которое в свою очередь зависит от величины коллекторного напряжения.

**Задержка при выключении**, то есть при переходе транзистора из открытого состояния в закрытое, объясняется тем, что в момент подачи на базу запирающего напряжения базовый ток прекращается сразу и через закрытый эмиттерный  $p-n$ -переход в базу перестают заходить носители зарядов из эмиттера, но оставшиеся при этом в объеме базы носители зарядов, вошедшие в базу раньше, продолжают двигаться в сторону коллектора под действием коллекторного напряжения. Коллекторный ток прекратится только тогда, когда базу покинет последний из ранее вошедших из эмиттера носителей. Это явление называют *рассасыванием* свободных носителей заряда в базе. Время рассасывания зависит от толщины базы и от степени насыщения области базы носителями зарядов, которое заметно вследствие того, что в открытом состоянии транзистора напряжение коллектора минимально (уровень логического нуля) и скорости носителей заряда невелики.

1.3. **Задержка сигналов в логических элементах.** Первая причина задержки прохождения импульсов через логические элементы заключается в наличии паразитной входной ёмкости логического элемента (рис. 4). При поступлении на вход единичного положительного импульса логический элемент включается не сразу, так как по мере заряда входной ёмкости  $C_0$  через выходное сопротивление  $r$  источника импульса напряжение на входе логического элемента нарастает постепенно, и, пока входная ёмкость не зарядится и не будет достигнут порог открывания транзистора  $U_{бэ} \geq 0,7 В$ , он не откроется.

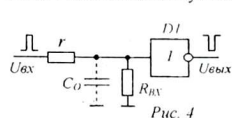


Рис. 4

Аналогично, задержка времени при выключении определяется скоростью разряда той же входной ёмкости  $C_0$ : входной импульс уже закончился, но выходной сигнал ещё сохраняется, поскольку необходимо время для стекания избыточного заряда с входной ёмкости  $C_0$  через большое входное сопротивление логического элемента  $R_{вх}$ .

Другая причина задержки включения и выключения в логических микросхемах заключается в том, что переключение логических схем начинается не в тот момент, когда входное напряжение «уже не ноль», а когда оно достигнет порогового уровня «единицы». Аналогично при выключении переход в другое состояние происходит не тогда, когда входное напряжение «уже не единица», а когда оно достигнет нулевого порогового уровня. Это связано с особенностями передаточной характеристики логических микросхем.

Если на вход логического элемента подается положительный единичный импульс (рис. 5), то он

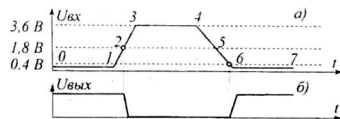


Рис. 5

не начнет переключаться, пока входное напряжение не достигнет уровня «1» (1,8 В) и поэтому на участке 0-1-2 микросхема воспринимает входное напряжение как уровень логического нуля. Начиная с точки 2 и до точки 6 (участок 2-3-4-5-6) микросхема воспринимает входное напряжение как уровень логической «1» (до порогового уровня 0,4 В). Обратите внимание на положение пороговых точек 2 и 6 на диаграмме состояний входного сигнала. Они отмечены кружочками и означают моменты перехода логического элемента из состояния «1» в состояние «0» и из состояния «0» в состояние «1».

Вследствие этого изменение выходного напряжения запаздывает относительно входного напряжения. Процесс переключения микросхемы характеризуется временными диаграммами, которые включаются в справочные данные микросхем. Рассмотрим диаграммы переключения инвертора К155ЛН1 (рис. 6). Как видно из рисунка, отрицательные выходные импульсы начинаются и заканчиваются позже положительных входных импульсов.

Задержка при включении логической схемы равна промежутку времени между моментами, когда  $U_{вх} = 0,5U_{m_{вх}}$  и  $U_{вых} = 0,1U_{m_{вых}}$ . Это время обозначается  $t_{\text{вкл}}$ .

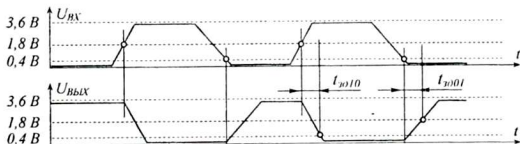


Рис. 6

Аналогично при выключении, то есть, возвращении схемы в исходное, закрытое состояние, происходит задержка выключения на промежуток времени  $t_{\text{выкл}}$  от момента, когда  $U_{вх} = 0,1U_{m_{вх}}$  (0,4 В) до момента, когда выходное напряжение достигнет  $U_{вых} = 0,5U_{m_{вых}}$  (1,8 В).

Как правило, задержки  $t_{\text{зд.01}}$  и  $t_{\text{зд.10}}$  не равны друг другу. Поэтому среднее время задержки определяют как среднее  $t_{\text{зд.ср}} = \frac{t_{\text{зд.01}} + t_{\text{зд.10}}}{2}$ . Среднее время задержки для микросхемы К155ЛА3 равно 15...20 нс.

Свойство микросхем задерживать распространение импульсных сигналов используется на практике для задержки прихода импульса в назначенную точку схемы на определенный отрезок времени.

## 2. Схемы задержки импульсов

1. **Задержка импульсов на наносекунды.** Задержка импульсов на очень короткое время, исчисляемое десятками или сотнями наносекунд, производится путем пропускания импульсного сигнала через четное число инверторов — элементов НЕ. При этом каждый инвертор задерживает распространение импульса в среднем на 15...20 нс. Например, чтобы задержать сигнал на

80...100 нс можно использовать цепь из четырех инверторов (рис. 7). В качестве инверторов в приведенной схеме использованы логические элементы И-НЕ, включенные по схеме элементов НЕ. Четное число инверторов используется для того, чтобы выходной импульс сохранял полярность входного импульса.

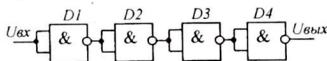


Рис. 7

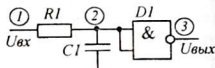


Рис. 8

**2. Задержка импульсов на микросекунды и миллисекунды.** Задержка импульсов на микросекунды и миллисекунды осуществляется с помощью время-задающих  $RC$ -цепочек. На рисунке 8 представлена схема задержки с интегрирующей времязадающей  $RC$ -цепочкой.

Единичный уровень входного импульса на входе логического элемента  $D1$  появляется не сразу. Дело в том, что с приходом входного единичного импульса конденсатор  $C1$  начинает заряжаться и напряжение на его обкладках нарастает по экспоненциальному закону с постоянной времени  $\tau = R1C1$  и только через некоторое время  $t_1 = t_{30}.10$  напряжение на конденсаторе достигнет уровня,

достаточного для переключения логического элемента из состояния 1 в состояние 0. Аналогично происходит задержка переключения по окончании импульса на время  $t_2 = t_{30}.01$ . Для того, чтобы сохранить первоначальную полярность импульса, на выходе схемы можно подключить еще один инвертор.

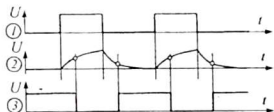


Рис. 9

Диаграммы состояний схемы в точках 1, 2, 3 показаны на рисунке 9. На кривых заряда-разряда конденсатора кружочками отмечены моменты, когда напряжение на конденсаторе достигает порогового уровня переключения и происходит переключение элемента  $D1$  из одного состояния в другое.

Данная схема с интегрирующей  $RC$ -цепью предназначена для задержки широких импульсов. Схема не может задержать импульс на время, превышающее длительность самого импульса, так как по окончании импульса процесс заряда конденсатора прекращается и напряжение на конденсаторе может не достичь порогового напряжения переключения логического элемента. Если скважность импульсов высока, то перед тем,

как подать их на интегрирующую цепочку, сигнал инвертируют с помощью дополнитель-

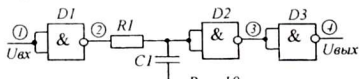


Рис. 10

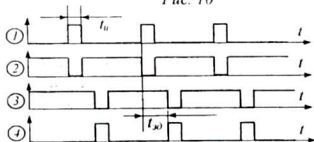


Рис. 11

ного инвертора, при этом импульсы становятся широкими и после задержки импульсы снова инвертируют, чтобы импульсы вновь стали короткими. Схема задержки коротких импульсов получена из рассмотренной выше схемы (см. рис. 8) путем добавления двух инверторов на входе и выходе схемы (рис. 10). Изменения напряжений в точках 1...4 схемы соответствуют диаграммам на рисунке 11.

### 3. Схемы исследования

Измерение временных характеристик логических элементов производится с помощью осциллографа. Для оценки времени задержки используется двухлучевой осциллограф, на экране которого одновременно воспроизводятся осциллограммы входного и выходного сигнала. Сложность измерения времени задержки распространения сигнала в логических элементах связана с тем, что прямое измерение времени задержки одним логическим элементом можно осуществить только с помощью высокоскоростного осциллографа. Однако эту трудность можно обойти, если взять цепочку из 10-20 одинаковых последовательно включенных логических элементов. Это увеличит время задержки в соответствующее число раз и его можно измерить с помощью обычного осциллографа.

В данной работе предлагается исследовать временные характеристики инвертора, входящего в состав микросхемы К155ЛН1 (рис. 12). Микросхема К155ЛН1 содержит 6 логических элементов НЕ и поэтому можно, последовательно включая их, задерживать сигнал на время от десятков до сотен наносекунд. Полное время задержки равно  $t_{зд} = n \cdot t_{зд,cp}$ , где  $n$  — число элементов в цепочке.

Установка для исследования временных характеристик микросхемы содержит генератор прямоугольных импульсов, частота которых составляет 100 кГц. При этом период импульсов составляет  $T = 10^{-5}$  с, то есть, 10 мс.

Поскольку имеющийся осциллограф С1-83 позволяет измерять параметры сигналов с периодом не менее 2 мс, что соответствует максимальной частоте 500 кГц, наблюдать задержку в наносекундах в одном логическом элементе не представляется возможным. Поэтому в установке применена дополнительная задержка с помощью интегрирующих или дифференцирующих цепочек, позволяющие реализовать задержку импульсов на микросекунды.

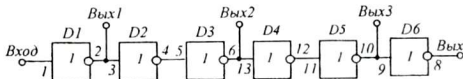


Рис. 12

Регулируемая задержка импульсов на миллисекунды осуществляется с помощью схемы с времязадающей RC-цепью (рис. 13). Схема построена на 4 логических элементах И-НЕ, позволяющих проводить задержку положительных и отрицательных импульсов, а также организовать вывод импульсов в исходной или противоположной полярности.

С помощью переменного резистора  $R1$  можно изменять постоянную времени  $RC$ -цепочки и регулировать время задержки.

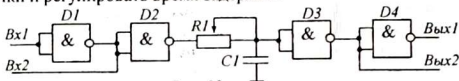


Рис. 13

#### 4. Приборы и оборудование

1. Установка для исследования задержки сигналов в логической микросхеме К155ЛН1 с встроенным генератором прямоугольных импульсов.
2. Установка для исследования задержки сигналов с времязадающей  $RC$ -цепью.
3. Источник электропитания ИЭПП-1.
4. Электронный частотомер ЧЗ-7.
5. Электронный осциллограф С1-83.
6. Соединительные провода и шнуры.

#### 5. Выполнение работы

1. Изучить схемы установок задержки сигналов на инверторах (на микросхеме К155ЛН1) и с времязадающей  $RC$ -цепью.

2. Собрать схему измерения времени задержки сигналов (рис. 14). При сборке схемы учесть, что генератор ГПИ смонтирован вместе со схемой задержки (установка обведена пунктиром). Выход генератора подключить к «Входу 1» осциллографа и к «Входу 5-50 В» измерителя частоты. Выход схемы задержки соединить с «Входом 2» осциллографа. Согласование каналов осциллографа установить на « $\leftrightarrow \rightarrow$ ».

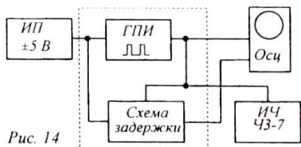


Рис. 14

3. Включить питание и с помощью регулировки частоты развертки и синхронизации добиться на экране осциллографа неподвижного изображения, состоящего из 2-3 прямоугольных импульсов. Расстояние между одинаковыми точками двух соседних импульсов

соответствует развертке одного периода следования импульсов.

4. С помощью измерителя частоты определить частоту следования импульсов. Зная частоту сигнала можно вычислить период  $T = 1/f$ .

5. Разделив значение периода на длину развертки одного периода (в делениях разметки экрана -  $n$ ), можно вычислить цену одного деления  $\tau = T/n$ .

6. С помощью ручки смещения изображения осциллографа « $\leftrightarrow$ » установить фронт входного импульса на начало ближайшего деления. По сдвигу фронта выходного импульса относительно входного (в делениях)  $\Delta n$  определить время задержки сигнала  $t_{зд} = \Delta n \cdot \tau$ .

7. Подготовить на бумаге в клетку прямоугольник в соответствии с разметкой экрана и, соблюдая пропорции, зарисовать осциллограммы с экрана.



8. Согласно рисунку 14 собрать схему установки с регулируемой задержкой сигнала с времязадающей  $RC$ -цепью.

9. Включить питание, добиться устойчивого изображения осциллограмм из 2-3 импульсов. Изменяя сопротивление резистора времязадающей  $RC$ -цепи, наблюдать на экране изменение отставания выходного импульса относительно входного импульса.

10. Зарисовать осциллограммы импульсов при минимальном и максимальном значении сопротивления  $RI$ . Вычислить максимальное и минимальное время задержки сигнала.

## 6. Указания к отчету

Отчет должен содержать:

1. Диаграммы входного и выходного напряжений инвертора (рис. 6).
2. Схему задержки сигналов на наносекунды (рис. 12).
3. Схему задержки импульсов с времязадающей  $RC$ -цепью (рис. 13).
4. Экспериментально полученные осциллограммы входных и выходных сигналов.
5. Ответы на контрольные вопросы.

## 7. Контрольные вопросы

1. Почему реальные импульсы не могут быть прямоугольными?
2. Что означает «включение» и «выключение» логического элемента?
3. В чем причина задержки сигналов при включении и выключении транзистора?
4. Перечислите причины задержки распространения сигналов в логических элементах.
5. В какой момент происходит переключение инвертора с закрытого состояния в открытое и наоборот?
6. По какому признаку определяют уровень логической единицы и логического нуля? Каковы интервалы напряжений логического нуля и единицы?
7. Как производится задержка импульсов с помощью времязадающих  $RC$ -цепей?
8. Как зависит время задержки сигналов от сопротивления и ёмкости  $RC$ -цепи?
9. Чему равны максимальное и минимальное напряжения в микросхемах серии К155?
10. Как измеряют время запаздывания сигналов в логических микросхемах?

## 8. Литература

1. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
2. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат. 1981.
3. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.

## Лабораторная работа 12

### ИЗУЧЕНИЕ ГЕНЕРАТОРОВ ПРЯМОУГОЛЬНЫХ ИМПУЛЬСОВ НА ИМС

**Цель работы:**

Изучить принципы построения и работы генераторов релаксационных колебаний на цифровых ИМС серии К155.

**Содержание работы:**

1. Сборка и испытание генераторов прямоугольных импульсов.
2. Наблюдение и измерение параметров импульсов.

#### 1. Краткие теоретические сведения

Импульсные генераторы не имеют колебательных контуров. Формирование импульсов осуществляется электронными ключами, управляемыми через устройства задержки распространения сигналов.

**1.1. Генераторы с задержанной обратной связью.** Работа простейшего генератора прямоугольных импульсов основана на использовании линий или цепей задержки на основе цифровых ИМС. Генератор состоит из нечетного числа инверторов – элементов ИЕ, соединенных в кольцо, то есть выход последнего инвертора соединен с входом первого. На рисунке 1 приведена схема генератора прямоугольных импульсов на трех элементах ИЕ.

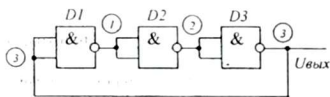


Рис. 1

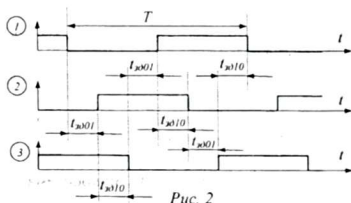


Рис. 2

Простой анализ показывает, что такая схема не может быть устойчивой. Если допустить, что в какой-либо точке схемы в данный момент сохраняется состояние «0» или «1», то, пробежав взглядом вдоль всего кольца, увидим, что в данной точке должен быть уровень, противоположный существующему. Ввиду неизбежной задержки распространения сигнала в логических микросхемах состояние в любой точке схемы сохраняется постоянным, пока сигнал не «пробежит» полный круг.

Пусть в некоторый момент времени выходное напряжение элемента  $D1$  (точка 1) изменилось от уровня логической «1» до уровня логического «0». Это изменение вызовет переходной процесс в элементе  $D2$  и в течение времени задержки распространения  $t_{за01}$  (при включении) он переходит из состояния «0» в состояние «1». Это изменение, в свою очередь, вызовет переходной процесс в элементе  $D3$ , который закончится через время распространения  $t_{за10}$  (при выключении). Далее, с запазданием на время  $t_{за01}$  переключается первый элемент  $D1$  и так продолжается

бесконечное число раз, то есть изменения уровней напряжения в каждой точке схемы повторяются периодически. Для того, чтобы напряжение в точке 1 вернулось к исходному значению, процесс переключений должен совершить два круга.

Как видно из диаграмм состояний в точках 1, 2, 3 (см рис. 2), в схеме возникают автоколебания с периодом  $T = 3(t_{зд.01} + t_{зд.10}) = 6 t_{зд.р.ср}$ . Или в общем виде:  $T = 2N t_{зд.р.ср}$ , где  $N$  – число элементов, причем  $N$  – нечетное число.

Среднее время распространения для элемента И-НЕ (К155ЛА3) составляет  $t_{зд.р.ср} \approx 20$  нс. Показанная на рисунке 1 схема генератора генерирует колебания с периодом  $T = 6 \cdot 20 = 120$  нс, что соответствует частоте  $f = 1/T = 1/120 \cdot 10^{-9} = 8,3$  МГц.

Это очень высокая частота. Ее можно снизить, увеличивая число инверторов в кольце. Например, для того, чтобы генерировать с частотой 1 МГц (с периодом 1 мкс) нужно соединить в кольцо  $1000:(2 \cdot 20) = 25$  инверторов.

**1.2. Генераторы с времязадающими RC-цепочками.** Чтобы построить генератор с меньшим числом микросхем, используются искусственные устройства задержки распространения сигналов, например, RC-цепи. Произведение RC имеет размерность времени и называется постоянной времени ( $\tau = RC$ ). Она определяет скорость заряда и разряда конденсатора емкостью  $C$  через резистор сопротивлением  $R$ . Применение RC-цепочек значительно упрощает схему генератора и облегчает перестройку частоты генерируемых колебаний. Времязадающие цепи бывают двух видов: дифференцирующие RC-цепочки (рис. 3) и интегрирующие RC-цепочки (рис. 7).

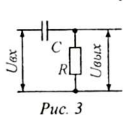


Рис. 3

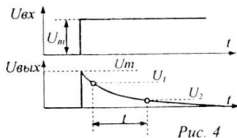


Рис. 4

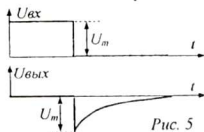


Рис. 5

В дифференцирующей цепочке выходное напряжение пропорционально первой производной изменяющегося напряжения входного сигнала. При поступлении на вход положительного импульса фронт этого импульса через конденсатор  $C$  мгновенно передается на резистор  $R$ , при этом выходное напряжение практически равно высоте импульса. По мере заряда конденсатора ток через резистор  $R$  постепенно уменьшается и в соответствии с ним выходное напряжение снижается по экспоненциальному закону (рис. 4).

Время, в течение которого выходное напряжение изменяется от уровня  $U_1$  до уровня  $U_2$  равно  $t = RC \ln \frac{U_1 - U_2}{U_2}$ .

Фиксирование момента достижения уровня  $U_2$  производится с помощью компаратора или триггера Шмитта, но в их качестве может быть использован также обычный логический элемент, переключающийся при достижении напряжения  $U = U_{пор}$ .

На рисунке 5 показано изменение выходного напряжения дифференцирующей цепочки при поступлении среза положительного импульса. Обратите внимание на отрицательный скачок выходного напряжения на  $\Delta U = -U_m$ .

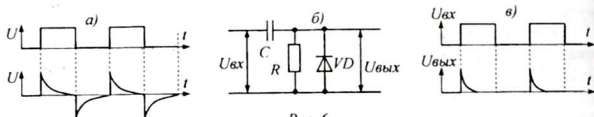


Рис. 6

На рисунке 6, а показано дифференцирование серии положительных импульсов. Обратите внимание, что если к приходу очередного импульса конденсатор еще не разрядился полностью, отрицательный скачок происходит с достигнутого уровня на величину  $U_m$  вниз.

Чтобы избавиться от отрицательных «хвостов» при дифференцировании (рис. 6, в), необходимо, чтобы конденсатор по окончании импульса разряжался, не создавая падения напряжения на резисторе  $R$ . Для этого параллельно резистору  $R$  включают диод  $VD$  (рис. 6, б). Разрядный ток течет через диод  $VD$ , имеющий практически нулевое прямое сопротивление, которое намного меньше сопротивления резистора  $R$  и поэтому не создается падения напряжения.

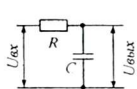


Рис. 7

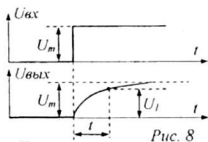


Рис. 8

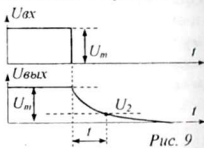


Рис. 9

В интегрирующей  $RC$ -цепочке выходное напряжение пропорционально интегралу входного напряжения, то есть принятому конденсатором заряду. Простая интегрирующая  $RC$ -цепочка приведена на рисунке 7. С поступлением фронта положительного импульса начинается заряд конденсатора и по мере заряда напряжение на его обкладках растет по экспоненциальному закону. Скорость заряда конденсатора и нарастания напряжения на нем зависит от постоянной времени  $t = RC$ . Время, в течение которого напряжение на конденсаторе достигает уровня  $U_1$ , равно  $t = RC \ln \frac{U_1}{U_m - U_1}$ . Процесс заряда конденсатора показан на рисунке 8.

При отключении источника напряжения и замыкании схемы на входе конденсатор  $C$  начинает разряжаться через резистор  $R$ . Время, в течение которого напряжение на конденсаторе снижается до уровня  $U_2$ , равно  $t = RC \ln \frac{U_m - U_2}{U_2}$ . Процесс разряда конденсатора показан на рисунке 9.

При поступлении положительного или отрицательного импульса на выходе интегрирующей  $RC$ -цепочки формируется соответствующий импульс, но с

положим фронтом и срезом. Если на вход интегрирующей цепочки подается серия импульсов, то, если скважность импульсов велика, на выходе будут формироваться импульсы с удлиненными фронтами и срезами (рис. 10). Чтобы ускорить разряд конденсатора, используют диод  $VD$ , включаемый параллельно резистору  $R$  (рис. 11).

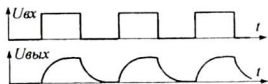


Рис. 10

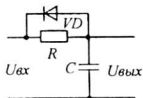


Рис. 11

Схема простейшего автогенератора с времязадающей цепью приведена на рис. 12. Генератор выполнен на двух логических элемента И-НЕ ( $D1$  и  $D2$ ). Элемент  $D3$  включен для уменьшения влияния нагрузки, включаемой на выходе генератора, на частоту автоколебаний.

Работа автогенератора основана на процессах заряда и разряда конденсатора  $C1$  через резистор  $R1$ . Мягкий режим самовозбуждения, предохраняющий генератор от «засыпания», достигается за счет включения резистора  $R1$  между входом и выходом элемента  $D1$ . Благодаря этому элемент  $D1$  при включении питания оказывается в активном линейном режиме, что облегчает запуск генератора. Дело в том, что в момент включения питания единица с входа  $D1$  передается на его выход или, наоборот, единица с выхода передается на вход того же элемента.

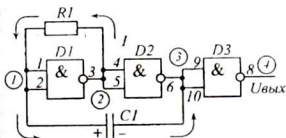


Рис. 12

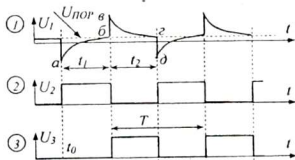


Рис. 13

При включении питания возможны два варианта уровней на выходах трех элементов:  $0 - 1 - 0$  или  $1 - 0 - 1$  (точки 2, 3, 4). Но эти состояния неустойчивы: в любом случае конденсатор  $C1$  начинает заряжаться через резистор  $R1$  током, протекающим от точки с высоким потенциалом (где уровень «1») к точке с низким потенциалом (где уровень «0»).

Пусть, случайно, в момент  $t_0$  установилось состояние  $1 - 0 - 1$ . В этом случае конденсатор  $C1$  заряжается по цепи: ШВП -  $D1$ («1») -  $R1$  -  $C1$  -  $D2$ («0») - ШНП. Ток заряда  $I$  течет через резистор  $R1$  справа налево и поддерживает единичное напряжение на входе элемента  $D2$  ( $U_2 = 1$ ). Направление тока заряда и полярность напряжения на резисторе  $R1$  и конденсаторе  $C1$  показаны на рисунке 12. И, пока через резистор  $R1$  течет ток заряда, уровень напряжения на входе элемента  $D2$  соответствует логической «1».

По мере заряда конденсатора напряжение на конденсаторе растёт экспоненциально с постоянной времени  $\tau = R_1 C_1$  и через некоторое время  $t_1$  напряжение на конденсаторе  $C_1$  достигает порогового уровня переключения  $U_{пор}$  (участок  $ab$ ). После этого элемент  $D_1$  регенеративно (практически мгновенно) переключается в состояние «0» ( $U_2$ ), а элемент  $D_2$  – в состояние логической «1» ( $U_3$ ).

Положительный перепад напряжения, возникший на выходе  $D_2$  (точка 3) через конденсатор  $C_1$  мгновенно поступает на вход  $D_1$  (участок  $бв$ ), и начинается разряд конденсатора  $C_1$  по цепи: ШВП –  $D_2$ («1») –  $C_1$  –  $R_1$  –  $D_1$ («0») – ШНП. Направление тока и полярность напряжения на резисторе  $R_1$  меняются на противоположное. По мере разряда конденсатора ток через резистор  $R_1$  уменьшается и напряжение  $U_1$  на входе элемента  $D_1$  экспоненциально снижается с постоянной времени  $\tau = R_1 C_1$  (участок  $вz$ ) и через интервал времени  $t_2$  достигает уровня  $U_{пор}$ . Происходит новый регенеративный процесс переключения элементов  $D_1$  и  $D_2$  и отрицательный скачок напряжения (участок  $zд$ ). В схеме возникают периодические колебания с периодом  $T = t_1 + t_2$ , где

$$t_1 = RC \ln \frac{U_m - U_{пор}}{U_{пор}}; \quad t_2 = RC \ln \frac{2U_m - U_{пор}}{U_m - U_{пор}}$$

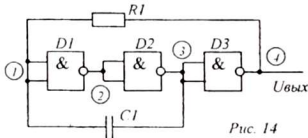


Рис. 14

ШНП, а перезаряд по цепи: ШВП –  $D_3$ («1») –  $R_1$  –  $C_1$  –  $D_2$ («0») – ШНП.

Обратную связь можно осуществить также с выхода третьего элемента как показано на рисунке 14. Принцип работы этого генератора остается прежним. Например, при состоянии логических элементов 0 – 1 – 0 заряд конденсатора  $C_1$  происходит по цепи: ШВП –  $D_2$ («1») –  $C_1$  –  $R_1$  –  $D_3$ («0») –

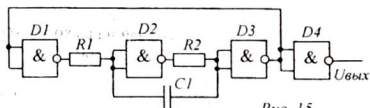


Рис. 15

$D_1$ («0») – ШНП с постоянной времени  $\tau = (R_1 + R_2)C_1$ . Перезаряд конденсатора происходит с той же постоянной времени по цепи: ШВП –  $D_1$ («1») –  $R_1$  –  $C_1$  –  $R_2$  –  $D_2$ («0») – ШНП. Благодаря увеличению постоянной времени заряда и перезаряда конденсатора  $C_1$  такая схема позволяет получить колебания более низкой частоты.

**1.3. Управляемые генераторы.** С помощью электрических сигналов можно запускать и выключать генераторы, а также управлять частотой генерируемых колебаний. Простейший способ управления – это использование электронного ключа на логическом элементе И.

Схема простого генератора прерывистых колебаний (рис. 16) состоит из двух генераторов. Первый генератор (на элементах  $D1, D2$ ) – управляющий, другой (на элементах  $D3, D4$ ) – управляемый.

Управляемый генератор генерирует колебания высокой частоты, например, 1000 Гц. Этот генератор можно запустить, установив единичное напряжение на втором входе логического элемента  $H$  (вывод 12 элемента  $D3$ ). Управляющий генератор генерирует импульсы очень низкой частоты, например, 1 – 2

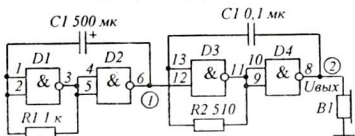


Рис. 16

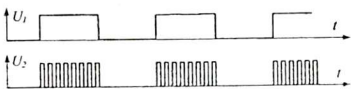


Рис. 17

Гц. Эти импульсы управляют ключом, то включая, то выключая управляемый генератор. Когда на ключ поступает положительный единичный импульс, генератор высокой частоты начинает работать и в телефоне  $B1$  слышен звук. Когда управляющий импульс закончится, наступает пауза и высокочастотный генератор выключается. В результате, в процессе работы в телефоне слышен прерывистый сигнал типа «бип-бип» (рис. 17).

**1.4. Мультивибраторы.** Автоколебательный мультивибратор состоит из двух инверторов, охваченных взаимной связью через времязадающие  $RC$ -цепочки, и образующих замкнутое кольцо (рис. 18). Нельзя сказать, что в этой схеме один элемент управляющий, а другой управляемый. Они совершенно равноправны. Поэтому на практике схему мультивибратора изображают в виде симметричной схемы с перекрестными связями (см. рис. 19).

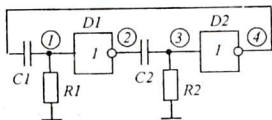


Рис. 18

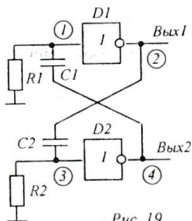


Рис. 19

Входы инверторов через резисторы  $R1$  и  $R2$  соединены с ШИП (с «нулем») и поэтому теоретически после включения питания оба инвертора должны установиться в одинаковое состояние с нулем на входе и единицей на выходе. Однако на практике это не так.

В момент включения питания напряжения на выходах инверторов растут и оба конденсатора начинают заряжаться одновременно. Токи заряда создают

на резисторах  $R1$  и  $R2$  положительное, «единичное» напряжение. При этом возникает конфликтная ситуация: с одной стороны, заряд конденсаторов возможен, если на выходах элементов действует уровень логической «1», с другой стороны, ток заряда конденсаторов создает на входах элементов единичное напряжение, при котором на выходах элементов должны быть уровни логического нуля, что делает невозможным заряд конденсаторов. Это означает, что выходные напряжения элементов соответствуют активному режиму, когда инверторы работают как усилители.

В этом состоянии ток заряда одного конденсатора может оказаться незначительно больше тока заряда другого конденсатора. За счет положительной обратной связи возникает лавинообразный процесс, когда возрастание зарядного тока одного конденсатора вызывает уменьшение зарядного тока другого конденсатора, а уменьшение зарядного тока второго конденсатора вызывает возрастание зарядного тока первого конденсатора. В результате один из элементов перейдет в состояние «1», а другой – в состояние «0». Это происходит практически мгновенно, скачком. Возникший при переходе одного элемента в нулевое состояние отрицательный перепад напряжения с его выхода мгновенно через конденсатор передается на вход другого элемента и устанавливает его в состояние логической «1» ( $U_{\text{вых}} = U_m$ ).

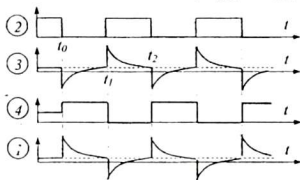


Рис. 20

Пусть в момент времени  $t_0$  первым в состояние «0» перешел элемент  $D1$  (см диаграмму напряжений для точки 2 на рис. 20). Через конденсатор  $C2$  отрицательный перепад напряжения мгновенно передается на вход элемента  $D2$  (точка 3) и переводит его в состояние «1» (точка 4). В тот же момент на вход элемента  $D1$  поступает положительный перепад напряжения. При этом

конденсатор  $C1$  с постоянной времени  $\tau_1 = R1C1$  начинает заряжаться по цепи: ШВП –  $D2$ («1») –  $C1$  –  $R1$  – ШНП и, пока конденсатор  $C1$  не зарядится, через  $R1$  (сверху вниз) течет убывающий ток заряда  $C1$ . Этот ток поддерживает положительное единичное напряжение на входе элемента  $D1$  и удерживает его в состоянии «0». В то же время («недозаряженный» при включении) конденсатор  $C2$  разряжается по цепи:  $C2$  –  $D1$ («0») – ШНП –  $R2$  –  $C2$ . Ток разряда течет через резистор  $R2$  (снизу вверх) и создает отрицательное (ниже уровня логического «0») напряжение на входе  $D2$  и пока течет ток перезаряда конденсатора  $C2$ , элемент  $D2$  находится в состоянии «1». Причем, элемент  $D2$  остается в единичном состоянии даже тогда, когда конденсатор  $C2$  разрядился полностью и ток разряда прекратился. При этом на входе элемента  $D2$  поддерживается уровень  $U_{\text{ax}2} = 0$ .

Данное квазистационарное состояние автогенератора сохраняется до тех пор, пока ток заряда конденсатора  $C1$  уменьшится настолько, что напряжение на входе  $D1$  снизится до порогового уровня  $U_{\text{пор}}$  (момент времени  $t_1$ ). Проис-



ходит регенеративный процесс опрокидывания схемы в новое состояние, когда  $U_{вых1} = «1»$ ,  $U_{вых2} = «0»$ . В этом состоянии конденсатор  $C2$  заряжается по цепи: ШВП –  $D1(«1») – C2 – R2 – ШВП$  с постоянной времени  $\tau_2 = R2C2$ , а конденсатор  $C1$  разряжается по цепи:  $C1 – D2(«0») – ШВП – R1 – C1$ . Элементы находятся в этом квазистационарном состоянии, пока не закончится заряд конденсатора  $C2$ .

Когда напряжение, создаваемое током заряда  $C2$  на резисторе  $R2$  снизится до порогового  $U_{пор}$  (момент времени  $t_2$ ), элемент  $D2$  скачком переключится в состояние «1», а элемент  $D1$  – в состояние «0». Теперь заряжается конденсатор  $C1$  через резистор  $R1$  и разряжается конденсатор  $C2$  через резистор  $R2$ .

Мультивибратор вырабатывает прямоугольные импульсы с периодом, равным сумме времен заряда обоих конденсаторов:

$$T = R1 \cdot C1 \cdot \ln \frac{U_m}{U_{пор}} + R2 \cdot C2 \cdot \ln \frac{U_m}{U_{пор}}$$

Существенным недостатком рассмотренного мультивибратора является «жесткий» режим самовозбуждения колебаний, который особенно проявляется при медленном возрастании напряжения питания после его включения. Для обеспечения «мягкого» режима самовозбуждения используется схема, исключаяющая одинаковые состояния элементов при включении (рис. 21).

Если после включения питания элементы  $D1$  и  $D2$  случайно окажутся в состоянии «1», то на выходе элемента  $D3$  установится уровень логического «0», который переведет элемент  $D4$  в состояние логической «1». На входе элемента  $D2$  устанавливается уровень логической «1» и элемент  $D2$  переходит в состояние «0». Это, в свою очередь, переведет элемент  $D3$  в состояние «1», а элемент  $D4$  в состояние логического «0». В дальнейшем состояние элемента  $D4$  не меняется, так как на входах элемента  $D3$  в процессе работы мультивибратора действуют уровни «0» и «1» или «1» и «0». Благодаря этому выходное напряжение  $D4$  зафиксировано на уровне логического «0». Следовательно, резистор  $R2$  можно считать «заземленным» и анализировать работу данной схемы аналогично предыдущей.

Рис. 21

## 2. Схемы исследования

Лабораторная установка для исследования генераторов прямоугольных импульсов (рис. 22) состоит из микросхемы К155ЛА3 с выводами, присоединенными к 14 гнездам, а также двух конденсаторов, двух резисторов и переменного резистора, выводы которых также выполнены в виде контактных гнезд. С помощью соединительных проводников на установке можно собрать схему любого из рассмотренных выше автогенераторов.

Обратите внимание на соединение резисторов  $R1$  и  $R2$ . При необходимости их можно использовать отдельно или вместе, как соединенные последова-

тельно. Это необходимо при построении схемы несимметричного мультивибратора и генератора с регулируемой частотой.

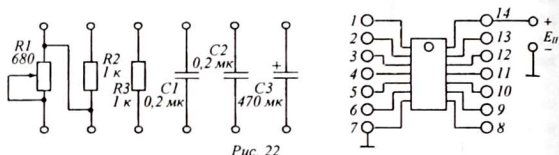


Рис. 22

Измерение частоты производится с помощью цифрового частотомера и секундомера. Цифровой частотомер (рис. 23) построен на базе трёх двоичных счетчиков ёмкостью по 64 импульса. Максимальное число импульсов, которое может быть зафиксировано этим счетчиком, равно:  $64 \times 64 \times 64 = 262144$  (1111111111111111). Индикатор из 4 светодиодов, отображает четыре старших разряда 18-разрядного двоичного числа (цифры этих разрядов подчеркнуты). Четырехзначное двоичное число, которое показывает индикатор, следует читать справа налево.

Частотомер имеет 3 входа и число поступивших импульсов определяется путем умножения показания индикатора на соответствующий множитель. Чтобы узнать частоту, нужно число импульсов разделить на время, в течение которого они поступили. Перед началом счета счетчик обнуляется нажатием на кнопку «Сброс».

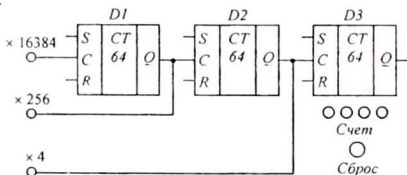


Рис. 23

Для наблюдения формы генерируемых импульсов и динамики изменения напряжения в различных точках схемы используется осциллограф, работающий в двухлучевом режиме.

### 3. Оборудование и приборы

1. Установка для монтажа импульсных генераторов.
2. Цифровой частотомер.
3. Секундомер.
4. Осциллограф С1-83.
5. Телефон ТОН-2.
6. Соединительные проводники.

#### 4. Выполнение работы

1. Собрать схему генератора в соответствии с рисунком 12. Соединения проводить согласно цоколевке микросхемы К155ЛА3 (на схеме указаны номера выводов микросхемы). В роли первого резистора на установке использовать первые два резистора, включенные последовательно. Подключить к выходу 8 микросхемы головные телефоны. Включить питание, убедиться, что в телефоне слышен высокочастотный звук. Регулируя сопротивление  $R1$ , отметить изменение частоты колебаний. С помощью частотомера измерить и вычислить максимальную и минимальную частоту генератора.

2. Вместо телефона подключить вход осциллографа. Установить сопротивление резистора  $R1$  на максимум, добиться на экране осциллографа неподвижного изображения с 2-3 импульсами. Зарисовать форму выходных импульсов генератора в соответствии с делениями на экране.

3. Зарисовать также осциллограммы напряжений в точках 1, 2, 3, подключая вход осциллографа к соответствующим точкам схемы (выводам микросхемы 1, 3, 6).

4. Выключить питание. Вычислить постоянную времени  $T = (R1 + R2)C$  при максимальном и минимальном значении  $R1$ . Измерить параметры выходных импульсов  $U_m, f, t_u$  при максимальном и минимальном значении сопротивления  $R1 + R2$ .

5. Собрать схему управляемого генератора (см. рис. 16). Подключив головные телефоны и включив питание, убедиться в периодическом прерывании колебаний высокочастотного генератора.

6. С помощью частотомера измерить частоту управляющего генератора, подключив вход частотомера к в соответствующему выводу микросхемы. Выключить питание.

7. Собрать схему мультивибратора (рис. 18, 19), используя последовательную цепочку  $R1$  и  $R2$  на установке как один регулируемый резистор. При сборке схемы использовать включение элементов И-НЕ как инверторов. При этом входы элементов объединяются парами (гнезда 1-2, 4-5, 12-13, 9-10). К выходным гнездам генератора подключить осциллограф. Установить регулятор напряжения источника питания на минимум.

8. Включить питание осциллографа и после появления свечения на экране осциллографа включить источник питания генератора и, постепенно увеличивая напряжение питания запустить генератор. Если генератор не запустился, выключить и снова включить источник питания или разомкнуть и снова замкнуть один из контактов в схеме. При этом генератор должен запуститься.

9. Измерить частоту генерируемых импульсов при минимальном и максимальном сопротивлении  $R1$ . Установив резистор  $R1$  на минимальное сопротивление, добиться на экране осциллографа неподвижного изображения выходных импульсов симметричного мультивибратора. Зарисовать осциллограммы для точек 1, 2, 3, 4.

10. То же самое повторить для режима несимметричного мультивибратора, установив максимальное сопротивление  $R1$ , при необходимости использовать

конденсатор большой емкости  $C3$ . Снять осциллограммы импульсов на обоих выходах мультивибратора. Выключить питание.

11. По осциллограммам определить длительность импульсов и вычислить их скважность.

## 5. Контрольные вопросы

1. Объяснить принцип работы автогенератора с задержанной обратной связью на цифровых ИМС.
2. Способы увеличения времени задержки в автогенераторах на цифровых ИМС.
3. Как осуществить задержку импульсов с помощью дифференцирующих цепочек  $RC$ ?
4. Что такое «постоянная времени»  $RC$ -цепочки?
5. Как зависит частота колебаний автогенератора от постоянной времени  $RC$ -цепочки?
6. Объяснить задержку сигналов на интегрирующих цепочках  $RC$ .
7. Принцип работы генератора с одной времязадающей цепочкой  $RC$ .
8. Что такое «управляемый генератор»?
9. Что представляет собой автогенератор с двумя времязадающими цепочками  $RC$ ? Чему равен период колебаний такого генератора?
10. Принцип работы симметричного автоколебательного мультивибратора на цифровой ИМС типа  $H-HE$ .
11. Принцип работы автоколебательного мультивибратора с «мягким» режимом самовозбуждения.
12. Как подсчитать частоту импульсов автогенератора?
13. Как определить период, длительность и скважность импульсов?

## Литература

4. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
5. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
6. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.

# Лабораторная работа 13

## ИЗУЧЕНИЕ РАБОТЫ ОДНОВИБРАТОРА

**Цель работы:**

1. Изучить принцип работы одновибратора, как формирователя прямоугольных импульсов.
2. Выяснить зависимость параметров формируемых импульсов от номиналов резисторов и конденсаторов, входящих в схему одновибратора.

**Содержание работы:**

Исследование ждущих мультивибраторов на логических микросхемах, транзисторах и операционных усилителях.

### 1. Краткие теоретические сведения

*Генератором одиночных импульсов называют устройство, которое на каждый входной запускающий импульс, независимо от его длительности и формы, вырабатывает один выходной импульс заданной формы и длительности. Такое устройство часто называют одновибратором.*

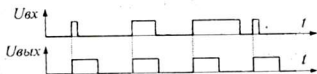


Рис. 1

Одновибратор является устройством с двумя устойчивыми состояниями. Первое устойчивое состояние — это состояние, в котором схема может находиться бесконечно долго. Из этого состояния схема выводится с

помощью управляющего входного импульса, который переводит ее в другое — квазиустойчивое (временно-устойчивое) состояние, из которого схема возвращается автоматически, самостоятельно, без каких-либо внешних воздействий. Причем, одновибратор возвращается в исходное устойчивое состояние через строго определенное время, независимо от того, закончился входной импульс или нет (рис. 1).

Часто одновибратор называют ждущим мультивибратором, так как он действительно как бы «ждет» прихода управляющего импульса, чтобы выработать один стандартный импульс. Причем момент начала формируемого импульса совпадает с моментом прихода запускающего импульса.

Ждущий мультивибратор представляет собой логическую схему с времязадающей  $RC$ -цепью и защелкой, автоматически возвращающей схему в исходное состояние после того, как она была выведена из него входным импульсом. На рисунке 2 приведена схема простейшего одновибратора, запускаемого отрицательными входными импульсами.

Схема состоит из двух логических элементов  $D1$  и  $D2$ , связанных через времязадающую дифференцирующую  $RC$ -цепочку. В исходном состоянии на входе элемента  $D1$  действует единичный уровень напряжения (диаграмма 1 на рисунке 3). В то же время, вход инвертора  $D2$  соединен через резистр  $R1$  с ШНП (шиной нулевого потенциала). Это означает, что входное напряжение инвертора  $D2$  равно нулю. Поэтому выходное напряжение схемы равно «единице»

и эта же единица, поданная на второй вход элемента  $D1$ , поддерживает на его выходе нулевое напряжение. Таким образом, в состоянии покоя на входе и выходе схемы действуют единичные напряжения, конденсатор  $C1$  разряжен, так как на обоих его обкладках напряжение равно нулю.

При поступлении на вход отрицательного импульса на выходе логическо-

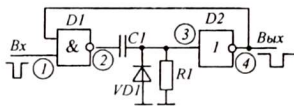


Рис. 2

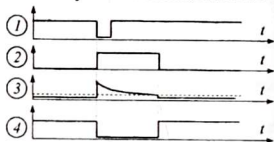


Рис. 3

го элемента  $D1$  мгновенно появляется единица. При этом, фронт положительного импульса передается через конденсатор  $C1$  на вход элемента  $D2$  мгновенно и инвертор  $D2$  переключается в состояние «0». По цепи обратной связи состояние элемента  $D2$  передается на второй вход элемента  $D1$  и удерживает элемент  $D1$  в новом (единичном) состоянии, даже, если входной отрицательный импульс уже закончился и на входе одновибратора вновь установился единичный уровень.

Нулевое состояние элемента  $D2$  сохраняется, пока продолжается процесс заряда конденсатора  $C1$ . Конденсатор  $C1$  заряжается по цепи: ШВП –  $D1$  («1») –  $C1$  –  $R1$  – ШНП. Ток заряда течет через резистор  $R1$  сверху вниз и создает положительное единичное напряжение на входе инвертора  $D2$ . Вначале ток заряда большой, но по мере заряда конденсатора  $C1$  ток заряда уменьшается.

При этом напряжение на входе элемента  $D2$  постепенно снижается и достигает порогового уровня переключения  $U_{пор}$ . Элемент  $D2$  переключается в состояние «1». Единичный уровень с выхода элемента  $D2$  мгновенно передается на второй вход элемента  $D1$  и переводит его в состояние «0». При этом заряженный конденсатор разряжается по цепи:  $C1$  –  $D1$  («0») – ШНП –  $VD1$  –  $C1$ . Полупроводниковый диод  $VD1$  включен параллельно резистору  $R1$ , чтобы ускорить разряд конденсатора  $C1$ . Диод не влияет на длительность формируемого импульса, но улучшает срез импульса.

Схема возвращается в исходное состояние и ожидает прихода очередного отрицательного импульса, выработав прямоугольный отрицательный импульс. Длительность формируемых импульсов определяется номиналами времязадающей цепи и приблизительно равна  $t_H = (1 \dots 1,2) \cdot R1C1$ . Скорость заряда определяется постоянной времени  $RC$ -цепочки и поэтому, изменяя сопротивление резистора  $R1$  или емкости конденсатора  $C1$  можно устанавливать нужную длительность выходного импульса.

На рисунке 3 представлены диаграммы изменения напряжений в характерных точках схемы (пунктирной линией отмечен пороговый уровень).

Таким образом один входной отрицательный импульс формирует на выходе одновибратора один отрицательный импульс заданной длительности. Дли-

тельность сформированного отрицательного импульса определяется постоянной времени  $RC$ -цепочки. При этом возможны три случая:

**Случай 1.** Короткий входной импульс закончился до того, как зарядился конденсатор  $C1$ , но схема остается в новом состоянии с нулем на выходе, пока не завершится процесс заряда конденсатора  $C1$ . Только после того, как элемент  $D2$  переключится в состояние «1», на обоих входах элемента  $D1$  установятся уровни «1», элемент  $D1$  переключится в состояние «0».

При этом заряженный конденсатор  $C1$  начинает разряжаться по цепи:  $C1 - D1$ («0») - ШНП -  $VD1 - C1$ . Время разряда незначительно, поэтому можно считать, что разряд конденсатора  $C1$  происходит практически мгновенно. Поэтому входные импульсы могут быть как угодно короткими, даже игольчатыми.

**Случай 2.** На входе действует настолько продолжительный отрицательный импульс, что конденсатор  $C1$  успевает полностью зарядиться, при этом прекращение тока заряда устанавливает на входе элемента  $D2$  уровень «0» и элемент  $D2$  заканчивает формирование отрицательного выходного импульса, переключившись в исходное состояние «1».

По цепи обратной связи эта единица подается на вход элемента  $D1$ , но так как на его основном входе все ещё сохраняется уровень «0», она не может повлиять на состояние этого элемента. Элемент  $D1$  возвратится в исходное состояние только после того, как закончится входной отрицательный импульс. При этом на обоих входах элемента  $D1$  устанавливаются уровни «1» и элемент  $D1$  переключится в состояние «0». За этим следует разряд конденсатора  $C1$  и ожидание следующего входного импульса.

**Случай 3.** Одновибратор еще не успел сформировать выходной импульс, а на вход поступил следующий входной импульс. Оказывается, что пока одновибратор формирует выходной отрицательный импульс заданной длительности, он становится нечувствительным к входным импульсам и поэтому одновибратор не откликнется на импульс, который следует за первым с интервалом времени, меньшим длительности выходного импульса одновибратора. Это связано с тем, что нуль с выхода схемы, поданный на один из входов элемента  $D1$ , надежно удерживает его в единичном состоянии независимо от того, закончился входной отрицательный импульс или уже поступил следующий.

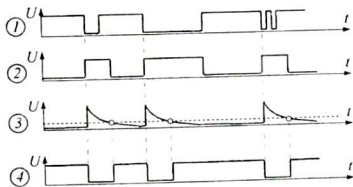


Рис. 4

Временные диаграммы описанных процессов показаны на рисунке 4. С помощью переменного резистора  $R1$  можно в определенных пределах изменять длительность импульсов одновибратора.

Рассмотренный одновибратор запускается только отрицательными импульсами. При необходимости запуска одновибратора положительными импульсами, к входу можно подключить инвертор (элемент  $HE$ ). Если еще необ-

ходимо, чтобы одновибратор вырабатывал положительные импульсы, к выходу также можно подключить инвертор. При этом схема одновибратора приобретет вид, показанный на рисунке 5. Одновибраторы служат для восстановления формы импульсов, укорачивания или расширения импульсов по длительности, выравнивания амплитуды и длительности группы разнородных импульсов, а также для деления частоты периодических импульсов в целое число раз.

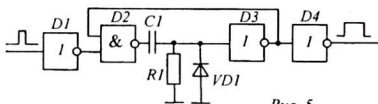


Рис. 5

Расширение коротких импульсов или, наоборот, укорачивание импульсов по длительности производится с помощью одновибраторов, которые запускаются фронтом поступившего на вход импульса, а затем возвращается в исходное состояние через строго определенное время, задаваемое времязадающими цепями, то есть, формируя импульс постоянной длительности. Если на вход одновибратора поступают импульсы разной длительности, на выходе всё равно получается последовательность импульсов одинаковой длительности.

При большой частоте следования входных импульсов одновибратор, формирующий импульс, длительность которого больше периода входных импульсов, на время формирования широкого выходного импульса становится нечувствительным к входу и «просыпает» один, два и более импульсов, продолжающих поступать на вход. Например, если длительность формируемого импульса  $2T < t_u < 3T$ , то схема начинает формирование импульса по первому входному импульсу и, пока идет формирование выходного импульса, не реагирует на второй

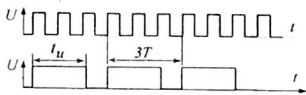


Рис. 6

и третий импульсы, которые поступают в течение времени  $2T$ . Закончив формирование выходного импульса, схема оказывается готовой к формированию очередного импульса, которое начинается с приходом четвертого импульса. Таким образом, эта схема, периодически пропуская по два импульса, фактически уменьшает частоту импульсов в 3 раза (рис. 6). Таким образом можно делить частоту импульсов на 2, 3, 4, 5, 6, 7 и так далее, в целое число раз. Обязательным условием для стабильного деления частоты импульсов необходимо, чтобы входные импульсы были периодическими. В противном случае, для деления частоты используются счетчики импульсов.

Для устойчивой работы одновибратора в режиме деления частоты необходимо, чтобы входные импульсы были возможно короткими, то есть, имели высокую скважность, что дает возможность одновибратору «отдохнуть», сделать паузу, перед очередным входным импульсом.

Недостаток такой схемы делителя частоты в том, что он вырабатывает широкие выходные импульсы, которые необходимо дополнительно



укорачивать путем инвертирования или с помощью соответствующих схем укорачивания импульсов.

## 2. Схема исследования

Лабораторная установка (рис. 7) состоит из монтажной платы с микросхемой K155ЛА3, содержащей четыре элемента И-НЕ, а также из дискретных деталей для создания времязадающей цепи и проведения экспериментов. На этой же плате установлен электронный ключ с кнопкой «Пуск» для подачи на вход схемы одиночных положительных или отрицательных импульсов (рис. 8), а также индикатор уровня сигнала на выходе установки из двух светодиодов (рис. 9).

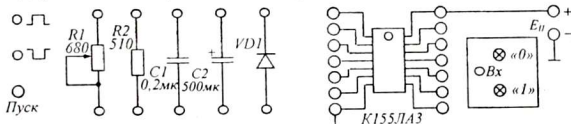


Рис. 7

Формирователь одиночных импульсов имеет два выхода. На одном из них при каждом нажатии и отпускании кнопки формируется положительный « $\square$ » импульс (0-1-0), а на другом выходе отрицательный импульс « $\square$ » (1-0-1). Длительность импульса равна времени, в течение которого кнопка нажата.

Индикатор по свечению одного из двух светодиодов позволяет контролировать уровень выходного сигнала, а по времени свечения (вспышке) — судить о длительности выходного импульса.

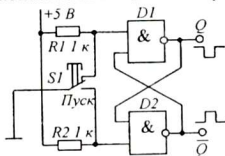


Рис. 8

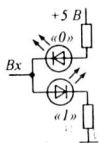


Рис. 9

Установка позволяет моделировать схемы одновибраторов для запуска отрицательными (рис. 2) и положительными (рис. 5) импульсами с регулируемой длительностью формируемых импульсов за счет изменения сопротивления и емкости времязадающей цепи. Например при емкости конденсатора  $C1 = 500 \dots 1000$  мкФ длительность импульсов одновибратора достигает нескольких секунд.

Работу одновибратора с периодическими импульсами необходимо исследовать с помощью двухлучевого осциллографа, одновременно наблюдая осциллограммы запускающих и формируемых одновибратором импульсов.

### 3. Оборудование и приборы

1. Панель для сборки схемы одновибратора.
2. Генератор прямоугольных импульсов.
3. Осциллограф С1-83.
4. Источник электропитания ИЭПП-1.
5. Соединительные проводники.

### 4. Выполнение работы

1. С помощью соединительных проводников, соединяя детали согласно схеме, представленной на рис. 10, собрать схему простого одновибратора, используя переменный и постоянный резисторы, соединенные последовательно и электролитического конденсатора, для получения максимального сопротивления и емкости времязадающей  $RC$ -цепи. Вход одновибратора соединить с одним из выходов формирователя импульсов. К выходу одновибратора подключить вход светодиодного индикатора.

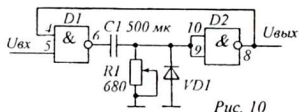


Рис. 10

Включить питание и убедиться, что светится светодиод, соответствующий уровню «1» на выходе одновибратора.

2. Нажимая и отпуская кнопку формирователя импульсов, отметить, в какой момент происходит переключение одновибратора и зажигается светодиод, показывающий состояние «0»: в момент нажатия или отпускания кнопки. То же самое повторить с другим выходом формирователя импульсов. Записать выводы.

3. Уменьшая и увеличивая сопротивление резистора времязадающей цепи, визуально, по характеру вспышек светодиодов индикатора, сделать заключение о зависимости длительности формируемых импульсов от постоянной времени  $RC$ -цепочки.

4. Провести опыт, отключив диод  $VDI$ .

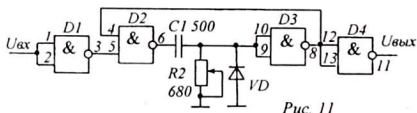


Рис. 11

5. Собрать схему одновибратора для запуска положительными импульсами, согласно схемы на рисунке 11. На вход одновибратора подключить генератор прямоугольных импульсов. Включив питание схемы и запустив генератор, убедиться, что схема работает, при этом должны светиться оба светодиода.

6. Выключить питание. Выход одновибратора соединить с одним из выходов осциллографа. Другой вход осциллографа соединить с входом одновибратора.

7. Включить питание. Изменяя частоту генератора добиться, чтобы число импульсов на входе и выходе одновибратора находились в соотношении 1:1.

Зарисовать осциллограммы. Изменяя сопротивление переменного резистора, наблюдать изменение длительности выходных импульсов в зависимости от величины сопротивления резистора времязадающей цепи.

8. Постепенно увеличивая частоту импульсов генератора, добиться работы одновибратора в режиме деления частоты, Зарисовать осциллограммы входных и выходных импульсов при делении частоты на 2, 3, 4.

9. Выключить питание. Разобрать схему.

### 5. Контрольные вопросы

1. Что такое и для чего используется одновибратор?
2. Сколько устойчивых состояний имеет одновибратор?
3. Из каких частей состоит одновибратор?
4. Почему одновибратор называют «ждущим мультивибратором»?
5. От чего зависит длительность импульсов, формируемых одновибратором?
6. Зависит ли длительность формируемых одновибратором импульсов от длительности запускающих импульсов?
7. Какова роль диода в схеме одновибратора?
8. Может ли одновибратор «проспать» и не подчиниться одному из последовательности управляющих импульсов?
9. Для каких целей применяются одновибраторы?
10. Как одновибратор делит частоту импульсов на 2, 3, 4 и так далее?
11. Каковы требования к входным импульсам при работе одновибратора в режиме деления частоты?
12. В какой момент переключается одновибратор: в момент нарастания или в момент спада напряжения входного напряжения?
13. Что нужно сделать, чтобы одновибратор запускался положительными импульсами?

### 6. Литература

1. Ерофеев Ю.Н. Импульсная техника: Учеб. пособие для радиотехн. спец. вузов. – М.: Высш. шк., 1984.
2. Шило В.Л. Популярные цифровые микросхемы: Справочник. – М.: Радио и связь, 1989.
3. Горбачев Г.Н., Чаплыгин Е.Е. Промышленная электроника: Учебник для вузов. – М.: Энергоатомиздат, 1988.
4. 2. Стрыгин В.В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат. 1981.

## Лабораторная работа 14

### ИССЛЕДОВАНИЕ ПРОЦЕССОВ ФОРМИРОВАНИЯ И ПРЕОБРАЗОВАНИЯ ЭЛЕКТРИЧЕСКИХ ИМПУЛЬСОВ

*Цель работы:*

1. Изучить основные параметры электрических импульсов и способы их измерения.
2. Познакомиться с принципами формирования импульсов с заданными параметрами.

*Содержание работы:*

Исследование схем формирования, расширения и укорачивания импульсов.

#### 1. Краткие теоретические сведения

**1.1. Виды электрических импульсов.** Электрическим импульсом называется кратковременное отклонение напряжения (или тока) с последующим возвратом к исходному значению. В зависимости от того, увеличилось или уменьшилось напряжение, различают положительные и отрицательные импульсы. Импульсы также различаются по форме: это прямоугольные, трапециевидные, треугольные, игольчатые, колоколообразные (табл. 1).

Таблица 1

Импульсы	Положит.	Отрицат.
<i>Прямоугольные</i>		
<i>Трапецеидальные</i>		
<i>Треугольные</i>		
<i>Игольчатые</i>		
<i>Колоколообразные</i>		

Работа цифровых электронно-вычислительных машин основана на представлении информации в виде прямоугольных электрических импульсов. Идеальные импульсы имеют форму прямоугольника или трапеции, три стороны которого называются фронт, вершина и срез (рис. 1).

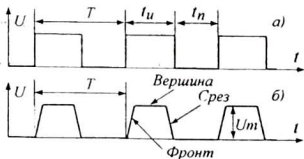


Рис. 1

Основные параметры импульсов:

$U_m$  - амплитуда импульса,

$t_n$  - длительность импульса,

$t_n$  - время паузы,

$T$  - период,  $T = t_n + t_n$ ,

$f$  - частота импульсов,  $f = 1 / T$ .

$q$  - скважность,  $q = (t_n + t_n) / t_n$ .

Отношение  $\gamma = \frac{t_u}{T}$  называется коэффициентом заполнения, показывающим, какую часть периода составляет длительность импульса, а величина обратная

коэффициенту заполнения, называется *скважностью* импульсов  $q = \frac{l}{\gamma} = \frac{T}{t_u}$ .

Короткие импульсы имеют большую скважность.

Реальные импульсы имеют форму, отличную от прямоугольной и трапецеидальной, например колоколообразную форму. При анализе работы импульсных устройств на диаграмме выделяют *четыре уровня* напряжения относительно максимального значения напряжения импульса:  $U_m$ ,  $0,9U_m$ ,  $0,5U_m$ ,  $0,1U_m$ . Основные части импульса – фронт, вершину и срез определяют относительно этих уровней (рис. 2, а):

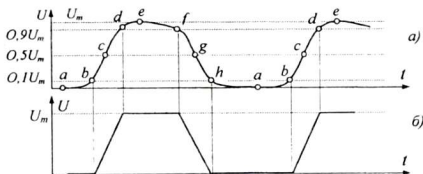


Рис. 2

$bcd$  - фронт импульса,

$def$  - вершина импульса,

$fgh$  - срез (задний фронт) импульса,

$t(bd)$  - время нарастания (фронта) -  $t_{fr}$

$t(fh)$  - время спада (среза) -  $t_c$

$t(cg)$  - время включенного состояния  $t_{вкл} = t_u$

$t(gc)$  - время выключенного состояния  $t_{выкл} = t_n$

Отметив соответствующие точки на диаграмме, можно представить реальные импульсы как трапецеидальные (см. рис. 2, б).

**1.2. Виды преобразования импульсов.** Формированием импульсов называется процесс преобразования параметров импульсов: формы, длительности, задержки, умножения или деления частоты и др. Основные операции при формировании импульсов показаны на рисунке 3, это:

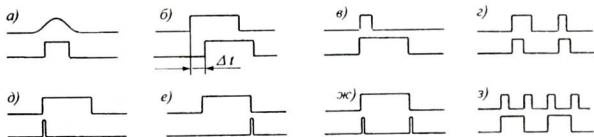


Рис. 3

а) восстановление прямоугольной формы импульсов,

б) задержка импульсов,

в) расширение импульсов,

г) выравнивание импульсов по длительности,

- д) формирование коротких импульсов по фронту,
- е) формирование коротких импульсов по срезу,
- ж) удвоение частоты импульсов,
- з) деление частоты импульсов в целое число раз и др.

Задержка импульсов рассматривается в лабораторной работе «Изучение временных характеристик интегральных микросхем». Расширение и выравнивание импульсов по длительности, а также деление частоты импульсов включены в лабораторную работу «Изучение генераторов одиночных импульсов». Формирование коротких импульсов по фронту, срезу и удвоение частоты импульсов изучаются в лабораторной работе «Логическая обработка электрических импульсов».

В данной лабораторной работе рассматриваются процессы формирования одиночных прямоугольных импульсов и восстановления прямоугольной формы импульсов с помощью инверторов и триггера Шмитта, а также расширения импульсов с помощью асинхронного RS-триггера.

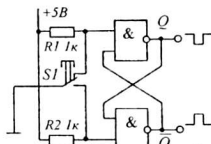


Рис. 4

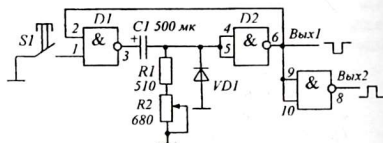


Рис. 5

1.2.1. **Формирование одиночных прямоугольных импульсов** произвольной длительности можно осуществить с помощью кнопки, связанной с асинхронным триггером (рис. 4). Причем триггер нужен только для того, чтобы устранить дребезг контактов, возникающий при нажатии и отпускании кнопки. При нажатии кнопки триггер переходит в противоположное состояние, при отпускании кнопки — возвращается в исходное состояние. Формирователь имеет два выхода, с которых можно снимать положительный или отрицательный импульс. Длительность положительного (или отрицательного) импульса равна времени нажатого состояния кнопки, то есть, интервалу времени между моментами нажатия и отпускания кнопки *SI*.

Импульсы заданной длительности формируются с помощью одновибратора или триггера с времязадающим устройством в цепи обратной связи. Схема формирователя одиночных прямоугольных импульсов на основе одновибратора, показана на рисунке 5. Длительность формируемого импульса не зависит от времени нажатого состояния кнопки *SI*, а определяется только моментом нажатия кнопки. Формирователь имеет два выхода — для выдачи отрицательного или положительного импульса. При подаче на вход одновибратора периодических импульсов происходит выравнивание длительности всех импульсов.

1.2.2. **Восстановление прямоугольной формы** произвольных импульсов, например, импульсов трапецеидальной формы, осуществляется с помощью

триггера Шмитта (рис. 6) или пропускания импульсов через последовательную цепочку из четного числа логических элементов – инверторов (рис. 7).

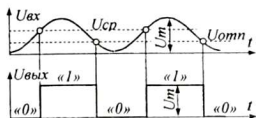


Рис. 6

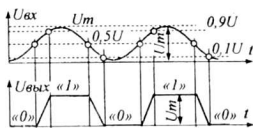
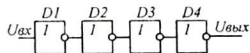


Рис. 7

Триггер Шмитта имеет два напряжения переключения: напряжение срабатывания  $U_{спб}$  и напряжение отпускания  $U_{отпн}$ . Переключение триггера из состояния «0» в состояние «1» и обратно происходит при строго определенных напряжениях и практически мгновенно. Принцип работы формирователя наглядно виден из рисунка 6.

Сущность второго метода восстановления формы импульсов заключается в том, что переключение инвертора происходит в узком интервале напряжений, причем время переключения меньше времени нарастания или спада входного импульса. На рисунке 7 видно, как импульсы с пологим фронтом и спадом с помощью одного инвертора преобразуются в трапециевидные импульсы с меньшим временем нарастания и спада. Если эти импульсы пропустить через другой инвертор, время переключения уменьшится, а фронты и срезы станут круче. При прохождении через большое число инверторов форма импульса приближается к прямоугольной.

1.2.3. *Расширение импульсов.* Расширение импульса заключается в увеличении его длительности при сохранении момента начала импульса, то есть, фронт импульса остается на месте, а срез отодвигается вправо. Рассмотрим схему расширения коротких импульсов с помощью  $RS$ -триггера. Схема состоит из триггера и защёлки с времязадающей цепью, автоматически возвращающей триггер в исходное состояние спустя установленное время. На рисунке 8 приведена схема расширителя импульсов на основе асинхронного  $RS$ -триггера и интегрирующей  $RC$ -цепочки. В исходном состоянии на прямом выходе триггера действует уровень  $Q = 0$  и на

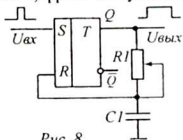


Рис. 8

обоих входах триггера действуют уровни  $S = 0$  и  $R = 0$ , что соответствует состоянию триггера в режиме «хранение». При поступлении положительного входного импульса на основной вход триггера ( $S = 1$ ) триггер мгновенно перескакивает в состояние «1», при этом на прямом выходе триггера устанавливается уровень  $Q = 1$ . Начиная с этого момента конденсатор  $C1$  начинает заряжаться через резистор  $R1$  по цепи: ШВП – выход триггера  $Q$  («1»)

–  $RI - CI - ШНП$  (масса). Напряжение на конденсаторе растет постепенно и спустя некоторое время, определяемое постоянной времени  $\tau = RIC1$ , достигает порогового уровня единицы. При этом уровень напряжения на установочном входе триггера становится равным единице ( $R = 1$ ) и триггер скачком возвращается в исходное состояние. Для того, чтобы не возникла неопределенность в состоянии триггера, когда одновременно  $S = 1$  и  $R = 1$ , необходимо чтобы входной импульс к этому времени уже закончился.

Изменяя сопротивление резистора  $RI$ , можно устанавливать необходимую длительность формируемого импульса.

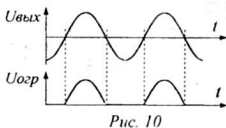
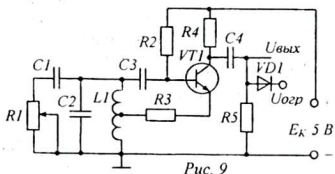
## 2. Схемы исследования

Установка для формирования одиночных импульсов состоит из двух схем, соответствующих рисункам 4 и 5. В качестве индикатора к выходу подключается вольтметр или ампервольтметр в режиме измерения постоянного напряжения, с пределом 12 вольт.

Схема восстановления формы периодических импульсов состоит из генератора гармонических колебаний с колебательным контуром на транзисторе, диодного ограничителя, формирующего импульсы напряжения колоколообразной формы, и двух формирователей прямоугольных импульсов на микросхемах-инверторах и триггере Шмитта.

Генератор построен по трехточечной схеме, в которой колебательный контур  $LIC2$  подключен к схеме тремя точками (рис. 9). Часть катушки  $L1$  выполняет функцию положительной обратной связи, необходимой для работы автогенератора. Период колебаний генератора равен  $T = 2\pi\sqrt{LIC2}$ .

Переменный резистор  $RI$ , находящийся в цепи фазовращателя, позволяет изменять и устанавливать нужную частоту колебаний генератора. Ограничитель напряжения (диод  $VD1$ ) ограничивает сигнал снизу и пропускает только положительные полупериоды, то есть, положительные импульсы колоколообразной формы, как показано на рисунке 10. Формирователь импульсов должен преобразовать эти импульсы в прямоугольные импульсы с тем же периодом.



Восстановление формы импульсов, то есть, формирование прямоугольных импульсов взамен импульсов неправильной формы, на установке (рис. 11) можно осуществить тремя способами: либо с помощью триггера Шмитта (микросхема К155ТЛ1), либо цепочки из 1, 2, 3 и 4 инверторов на логических элементах К155ЛН1), либо с помощью асинхронного  $RS$ -триггера (на микросхеме К155ЛЕ1).



Для этого на соответствующие входы подаются импульсы с выхода генератора синусоидального напряжения с ограничителем.

С помощью двухлучевого осциллографа, подключаемого на вход и выход соответствующего формирователя, можно контролировать качество преобразования и формирования прямоугольных импульсов.

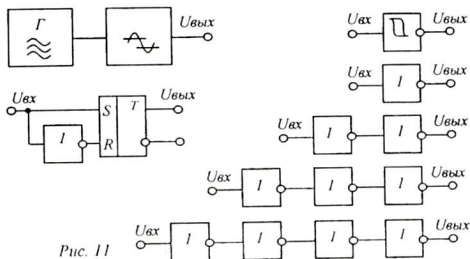


Рис. 11

### 3. Оборудование и приборы

1. Установка с формирователями одиночных импульсов.
2. Установка с  $LC$ -генератором и формирователями периодических прямоугольных импульсов.
3. Источник электропитания ИЭПП-1.
4. Ампервольтметр АВО-5М.
5. Двухлучевой осциллограф.
6. Соединительные проводники.

### 4. Выполнение работы

1. Ознакомиться с основными способами формирования прямоугольных импульсов.
2. Собрать схему и провести эксперименты с формирователями одиночных импульсов на триггере и ждущем мультивибраторе (одновибраторе). Для этого подключить к установке питание 5 В, а затем, присоединяя к выходу соответствующей схемы вольтметр на 12 В и, нажимая на кнопку, наблюдать за показаниями прибора. Проверить оба выхода каждой схемы и сделать соответствующие выводы.
3. Собрать схему формирователя периодических импульсов с помощью триггера Шмитта. Для этого к установке подключить источник питания на 5 В. Выход  $LC$ -генератора соединить с входом триггера Шмитта. Один вход двухлучевого осциллографа соединить с выходом генератора, а другой вход - с выходом триггера Шмитта. Включить питание и зарисовать осциллограммы.

4. То же самое повторить с цепочками инверторов. Обратить внимание на зависимость качества преобразования импульсов от числа инверторов в цепочке.
5. Соединить выход генератора с первым входом осциллографа и с  $S$ -входом асинхронного триггера, а прямой выход триггера  $Q$  со вторым входом осциллографа. Включить питание и наблюдать на экране результат преобразования выпуклых импульсов в прямоугольные. Зарисовать осциллограммы.

## 5. Контрольные вопросы

1. Что такое «электрический импульс»?
2. Перечислите основные виды импульсов.
3. Чем отличаются положительные и отрицательные импульсы?
4. Перечислите основные части электрического импульса.
5. Как определить длительность фронта и среза реального импульса?
6. Как определить длительность реального импульса?
7. Что такое скважность периодических импульсов?
8. Перечислите основные виды преобразования импульсов.
9. Как преобразовать положительный импульс в отрицательный импульс той же длительности?
10. Как производится формирование одиночных прямоугольных импульсов?
11. Какими свойствами обладает мультивибратор?
12. Какими способами производится восстановление прямоугольной формы импульсов?
13. Каким образом цепочка инверторов восстанавливает прямоугольность импульсов?
14. Как производится расширение импульсов?

## Литература

1. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
2. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат, 1981.
3. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.

## Лабораторная работа 15

### ЛОГИЧЕСКАЯ ОБРАБОТКА ЭЛЕКТРИЧЕСКИХ ИМПУЛЬСОВ

*Цель работы:*

1. Познакомиться с принципами преобразования и логической обработки электрических импульсов для изменения параметров импульсов.
2. Научиться формировать кратковременные импульсы нужной длительности по фронту и срезу исходных импульсов.

*Содержание работы:*

1. Изучение процессов укорачивания импульсов по длительности, формирования коротких импульсов по фронту и срезу обрабатываемого импульса, а также умножения и деления частоты импульсов.

#### 1. Краткие теоретические сведения

*Логическая обработка импульсов* заключается в изменении отдельных параметров импульсов путем их преобразования с помощью логических микросхем. Это – инвертирование, укорачивание или расширение импульсов по длительности, задержка поступления импульсов на заданное время, деление или умножение числа импульсов (то есть, изменение частоты их следования).

1. *Инвертирование импульсов.* Инвертирование импульсов производится с помощью инверторов, логических элементов *НЕ*. При этом положительный импульс –  $\sqcap$  преобразуется в отрицательный импульс –  $\sqcup$ . Инвертирование импульсов входит в состав различных логических преобразователей импульсов и поэтому отдельно не рассматривается.

2. *Задержка импульсов.* Задержка импульсов заключается в искусственном создании условий для запаздывания выходного напряжения устройства на заданный отрезок времени  $\Delta t$  относительно входного напряжения. При этом импульс  $\sqcap$ , сохраняя свою форму и длительность, сдвигается вправо  $\sqcap$ .

Задержка импульсов достигается за счет пропускания импульса через линию задержки, или цепочки из четного числа инверторов. Известно, что каждый инвертор задерживает распространение импульса на время  $t_{зд.ср} \approx 20$  нс. Для задержки импульсов на большее время используются времязадающие дифференцирующие и интегрирующие *RC*-цепи.

3. *Укорачивание импульсов.* При обработке импульсной информации важна не амплитуда или длительность импульса, а его фронт (момент начала импульса) или срез (момент окончания импульса). Короткие импульсы означают минимальное потребление энергии схемой, экономичность и помехоустойчивость логических и цифровых устройств. Кроме того, укорачивание импульсов позволяет стандартизировать импульсы по длительности, то есть сделать все импульсы одинаковой длительности. В зависимости от того, используется фронт или срез исходного импульса различают два вида укорачивания импульсов: формирование коротких импульсов *по фронту* обрабатываемого

импульса и формирование коротких импульсов по срезу обрабатываемого импульса.

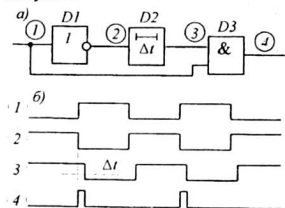


Рис. 1

3.1. Формирование коротких импульсов по фронту импульса достигается путем совместной логической обработки поступившего на вход импульса и того же импульса, задержанного с помощью устройства задержки сигнала на отрезок времени  $\Delta t$ . Схема формирователя коротких импульсов по фронту импульса состоит из инвертора  $D1$ , устройства задержки  $D2$  и логического элемента И на элементе  $D3$  (рис. 1, а). В логическом элементе И происходит логическое умножение прямого и

задержанного сигналов (рис. 1, б). Временные диаграммы уровня сигналов в точках 1, 2, 3, 4 показывают, что выходной положительный импульс формируется только в том случае, если на обоих входах логического элемента  $D3$  будут действовать уровни «1». Длительность формируемого импульса равна времени задержки  $\Delta t$ .

Длительность импульсов можно сделать наносекундными или миллисекундными. В первом случае в качестве устройства задержки используют цепочку из нечетного числа инверторов. Например схема, представленная на рисунке 2, а, формирует очень кратковременные импульсы длительностью  $\sim 60$  нс. Чтобы увеличить длительность импульсов, нужно увеличивать число последовательно включенных инверторов.

При формировании миллисекундных и микросекундных импульсов задержку сигналов осуществляют с помощью интегрирующих  $RC$ -цепочек, как показано на рисунке 2, б. Изменяя сопротивление переменного резистора  $R1$ , можно устанавливать необходимую длительность формируемых импульсов.

Если постоянная времени  $RC$ -цепочки велика, то при поступлении на

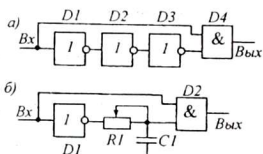


Рис. 2

вход относительно короткого импульса схема не успевает сформировать свой полный выходной импульс и формирование импульса прерывается вместе с окончанием входного импульса. Поэтому схема не может укоротить короткий импульс, если его длительность меньше времени задержки сигнала.

3.2. Формирование коротких импульсов по срезу импульсов осуществляется по такой же методике, с той лишь разницей, что на этот раз сравниваются задержанный сигнал с инверсией прямого сигнала (рис. 3, а).

Из временных диаграмм (рис. 3, б) видно, что положительный выходной импульс формируется логическим элементом  $D3$ , когда в момент окончания входного импульса на обоих входах этого элемента кратковременно оказываются единичные уровни.

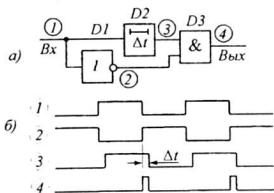


Рис. 3

импульсов можно построить, объединив две схемы, формирующие импульсы по фронту и срезу, используя общую схему задержки (рис. 4). Элемент  $D4$  сравнивает прямой импульс с инверсией задержанного и формирует короткий импульс по фронту. Элемент  $D5$  сравнивает инверсию прямого импульса с задержанным прямым импульсом и формирует короткий импульс по срезу. А элемент  $D6$  объединяет оба выхода в один канал. Таким образом на каждый входной импульс схема вырабатывает два коротких импульса, то есть удваивает число поступивших на вход импульсов.

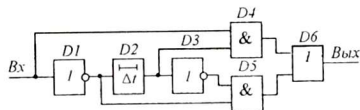


Рис. 4

Удвоение числа импульсов можно осуществить также с помощью устройства задержки и логической схемы несовпадения (логического элемента «исключающее ИЛИ»). Этот элемент выполняет логическую функцию  $y = x1 \oplus x2$  и результат равен единице только в том случае, если значения входных переменных не совпадают, то есть  $0 \oplus 1$  или  $1 \oplus 0$ . В случае совпадения  $0 \oplus 0$  или  $1 \oplus 1$  результат равен нулю. Простейшую схему иключающего ИЛИ можно составить из 4 логических элементов И-НЕ (рис. 5). Однако это делать необязательно, так как имеются специально разработанные для этой цели микросхемы, например микросхема К155ЛП5.

Удвоение числа импульсов можно осуществить также с помощью устройства задержки и логической схемы несовпадения (логического элемента «исключающее ИЛИ»). Этот элемент выполняет логическую функцию  $y = x1 \oplus x2$  и результат равен единице только в том случае, если значения входных переменных не совпадают, то есть  $0 \oplus 1$  или  $1 \oplus 0$ . В случае совпадения  $0 \oplus 0$  или  $1 \oplus 1$  результат равен нулю. Простейшую схему иключающего ИЛИ можно составить из 4 логических элементов И-НЕ (рис. 5). Однако это делать необязательно, так как имеются специально разработанные для этой цели микросхемы, например микросхема К155ЛП5.

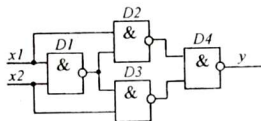


Рис. 5

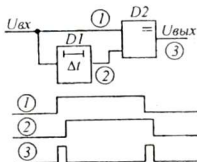


Рис. 6

На рисунке 6 показаны схема и временные диаграммы, поясняющие работу подобной схемы удвоения числа импульсов. Здесь  $D1$  – элемент задержки,  $D2$  – элемент «исключающее ИЛИ». В зависимости от необходимости форми-

ровать наносекундные или миллисекундные импульсы, применяют соответствующую схему задержки.

5. *Селекция импульсов по длительности.* Иногда в последовательности импульсов необходимо отделить одни импульсы от других, например пропускать только те импульсы, длительность которых больше заданного отрезка времени  $t_u > \Delta t$ . Это осуществляется с помощью схемы совпадения (рис. 7). На один вход устройства сравнения (элемент И) входные импульсы подаются непосредственно, а на другой вход подаются те же импульсы, но задержанные на время  $\Delta t$ . Причем время задержки должно быть меньше периода следования импульсов, иначе схема примет два коротких импульса за один — длинный импульс.

Импульсы, длительность которых больше длительности времени задержки  $t_u > \Delta t$  на входе элемента D2 встречаются со своей задержанной копией и создают выходной импульс, длительностью  $t_{u_{\text{вых}}} = t_u - \Delta t$ .

Импульсы, длительность которых меньше длительности  $\Delta t$ , на выходе схемы не могут создать единичного импульса. На рисунке 7, б видно, что из четырех входных импульсов проходят только второй и четвертый импульс.

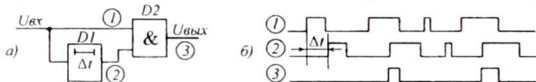


Рис. 7

6. *Расширение импульсов.* Иногда требуется, не нарушая частоты следования импульсов, увеличить их длительность, то есть расширить короткие импульсы и укоротить длинные. Это достигается с помощью схемы, в которой также применяется элемент задержки (рис. 8). Как видно из диаграмм 1, 2, 3,

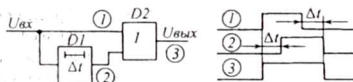


Рис. 8

импульсы можно расширить не более, чем в 2 раза, то есть, время задержки  $\Delta t$  должно быть меньше длительности входного импульса  $\Delta t < t_u$ .

При необходимости расширения импульса более, чем в два раза, используется формирователь импульсов заданной длительности, называемый одновибратором. Длительность формируемых импульсов не зависит от длительности управляющих импульсов, поэтому одновибраторы применяют также для того, чтобы привести все импульсы к одинаковой длительности. Недостаток одновибратора заключается в том, что он не может расширять импульсы, длительность которых больше длительности формируемых им импульсов.

## 2. Описание установки

Лабораторная установка для исследования методов логической обработки импульсов состоит из двух схем: формирователя коротких импульсов и расширителя импульсов.

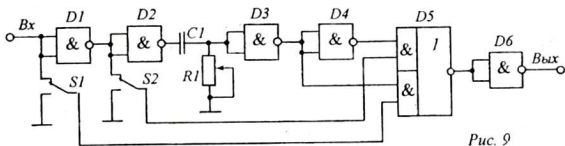


Рис. 9

Поскольку схемы наносекундного укорачивания импульсов формируют очень кратковременные, практически игольчатые импульсы, на экране осциллографа их можно не обнаружить. Поэтому в лабораторной работе предлагается исследовать схемы формирователей импульсов по фронту и срезу входных импульсов на основе устройств задержки с  $RC$ -цепями (рис. 9).

Установка позволяет организовать отдельно формирование импульсов по фронту, срезу или одновременно и по фронту и срезу (удвоение частоты). Это достигается с помощью переключателей  $S1$  и  $S2$ . Показанное на схеме положение переключателей соответствует формированию коротких импульсов по фронту и срезу. Изменяя сопротивление переменного резистора  $R1$ , можно изменять время задержки, то есть устанавливать нужную длительность формируемых импульсов.

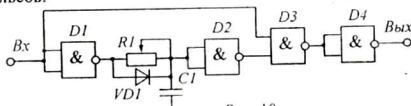


Рис. 10

Селекция импульсов по длительности осуществляется схемой (рис. 10), построенной на основе микросхемы К155ЛАЗ с 4 элементами И-НЕ. Два элемента —  $D1$ ,  $D2$  и интегрирующая  $RC$ -цепочка образуют цепь задержки распространения импульса. Элементы  $D3$  и  $D4$  выполняют операцию И-НЕ-НЕ, то есть, — И ( $x_{\text{вых}} = x_{\text{вх}} \cdot x_{\text{зд}} = x_{\text{вх}} \cdot x_{\text{зд}}$ ).

В исходном состоянии на входе схемы фронта положительного импульса на выходе инвертора  $D1$  действует уровень «1». Конденсатор  $C1$  заряжен до уровня «1» и на выходе инвертора  $D2$  сохраняется уровень «0». При этом выходное напряжение равно нулю.

При поступлении на вход схемы фронта положительного импульса на выходе элемента  $D1$  устанавливается уровень «0» и конденсатор  $C1$  начинает разряжаться через резистор  $R1$  по цепи:  $C1 - R1 - D1(0) - \text{ШНП} - C1$ . По мере разряда напряжение на конденсаторе снижается и через некоторое время достигает порогового уровня переключения и элемент  $D2$  переключается в состояние «1». Если к этому моменту входной импульс уже закончился, на выходе схемы единичный импульс не появится, так как для этого на обоих входах элемента  $D3$  должны быть уровни «1». Таким образом, на выходе селектора единичный импульс появится только в том случае, если длительность входного импульса больше времени задержки  $RC$ -цепи.

Переменный резистор  $R1$  позволяет устанавливать длительность времени задержки распространения импульсов. Диод  $VD1$  установлен для того, чтобы ускорить заряд конденсатора  $C1$  после окончания импульса и приведения схемы в исходное состояние.

Схема расширения импульсов (рис. 11) также построена на микросхеме К155ЛА3 с 4 элементами И-НЕ. Схема реализует функции схемы расширителя, рассмотренного выше (см. рис. 8). Здесь элементы  $D2$  и  $D3$  с интегрирующей  $RC$ -цепью образуют цепь задержки инверсии входного импульса, а элемент  $D4$  совершает операцию И-НЕ над инверсными значениями входного и задержанного импульса:  $x_{\text{вых}} = \overline{x_{\text{вх}} \cdot x_{3\delta}} = \overline{x_{\text{вх}}} + \overline{x_{3\delta}} = x_{\text{вх}} + x_{3\delta}$ . В результате проводится суммирование входного и задержанного импульса, то есть, операция ИЛИ.

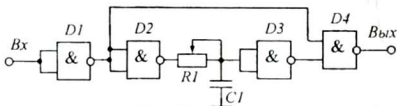


Рис. 11

Входные импульсы подаются от отдельного генератора прямоугольных импульсов (рис. 12). Он построен на базе мультивибратора на элементах И-НЕ (элементы  $D1, D2$ ). Переменные резисторы  $R1$  и  $R2$  позволяют изменять частоту (длительность) генерируемых импульсов, а также регулировать скважность формируемых импульсов.

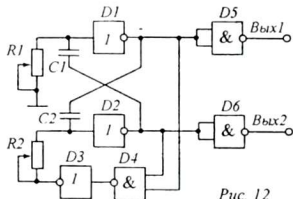


Рис. 12

Генератор имеет два выхода для получения импульсов в прямом и инверсном представлении. Например, если на одном выходе действуют короткие импульсы, в это же время на другом выходе действуют широкие импульсы.

Элементы  $D5$  и  $D6$  включены для того, чтобы изменение выходной нагрузки не влияло на частоту мультивибратора. Элементы  $D3$  и  $D4$  обеспечивают надежный запуск генератора при включении питания.

надежный запуск генератора при включении питания.

### 3. Оборудование и приборы

1. Установка для формирования коротких импульсов.
2. Установка для селекции импульсов.
3. Установка расширения импульсов.
4. Генератор прямоугольных импульсов.
5. Осциллограф С1-83.
6. Источник питания ИЭПП-1.
7. Соединительные проводники.



#### 4. Выполнение работы

1. Собрать установку для исследования логических схем формирования коротких импульсов по фронту и срезу. Вход установки соединить с выходом «Вых1» генератора прямоугольных импульсов. Входы осциллографа соединить с входом и выходом установки («Вход1» - с входом, а «Вход2» - с выходом). Подать питание 5 В на генератор и установку от источника питания. Рожки переключателей  $S1$ ,  $S2$  установки должны быть в положении «Выкл».

2. Включить питание и по осциллограмме входного сигнала с помощью резисторов  $R1$  и  $R2$  генератора установить такой режим, чтобы выходные импульсы имели скважность, близкую к двум. Это имеет значение при удвоении частоты импульсов, чтобы удвоенные импульсы «не хромали».

3. Включить переключатель  $S1$  в положение «Вкл» и наблюдать на экране осциллограммы широких входных и укороченных выходных импульсов, формируемых по фронту входных импульсов. С помощью резистора  $R1$  установить оптимальную ширину формируемых импульсов. Зарисовать осциллограммы в тетрадь.

4. Выключив переключатель  $S1$ , включить переключатель  $S2$ . Наблюдать и зарисовать осциллограммы формирования коротких импульсов по срезу.

5. Установив оба переключателя  $S1$  и  $S2$  в положение «Вкл», наблюдать на экране осциллограммы удвоения частоты импульсов. Если периоды импульсов не совпадают, с помощью переменных резисторов в схеме генератора добиться симметрии четных и нечетных импульсов.

6. Выключить приборы. Вместо схемы формирователя коротких импульсов установить схему селектора импульсов по длительности. Включить питание. С помощью переменных резисторов  $R1$  и  $R2$  (на плате генератора импульсов) добиться, чтобы генератор выдавал короткие импульсы с большой скважностью.

7. Установить минимальное время задержки в схеме селектора, чтобы он пропускал импульсы. Для этого резистор  $R1$  устанавливается на минимальное сопротивление. Наблюдать на экране периодические выходные импульсы селектора. Зарисовать полученные осциллограммы.

8. С помощью резистора  $R1$  на установке, увеличивая его сопротивление и, тем самым, увеличивая время задержки распространения импульсов, установить режим селекции широких импульсов. Наблюдать на экране укорачивание выходных импульсов, а затем и полное их исчезновение.

9. Провести эксперимент, изменяя скважность входных импульсов, для этого подключить установку к другому выходу генератора. Отметить результат и сделать выводы.

10. Включив на место селектора установку расширения импульсов, провести опыты с прохождением импульсов разной скважности при различных значениях сопротивления  $R1$ .

11. Выключить питание, разобрать схему исследования. Составить отчет.

## 5. Указания к отчету

Отчет должен содержать следующие материалы:

1. Наименование и цель работы.
2. Схему формирователя коротких импульсов по фронту и осциллограммы, соответствующие этому преобразованию.
3. Схему формирователя коротких импульсов по срезу с соответствующими осциллограммами.
4. Схему удвоения частоты импульсов и осциллограммы.
5. Схему расширения импульсов.
6. Осциллограммы укорачивания, расширения импульсов.
7. Ответы на контрольные вопросы.

## 6. Контрольные вопросы

1. Зависит ли информационная ценность импульса от его длительности?
2. Почему выгодно использовать короткие импульсы?
3. Что означает «логическая обработка» импульсов?
4. Как производится задержка сигналов в логических схемах?
5. Как организовать задержку импульсов на десятки наносекунд?
6. Как производится формирование коротких импульсов по фронту входного импульса?
7. Как формируется короткий импульс по срезу входного импульса?
8. Как производится удвоение числа импульсов?
9. Как производится расширение импульсов?
10. Как производится селекция импульсов по длительности?
11. Как производится выравнивание импульсов по длительности?

## 7. Литература

1. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
2. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат. 1981.
3. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.

## Лабораторная работа 16

### ИССЛЕДОВАНИЕ ОПЕРАЦИОННОГО УСИЛИТЕЛЯ

**Цель работы:** Изучение электрических свойств и принципов работы операционного усилителя.

**Содержание работы:** 1. Изучение амплитудной характеристики операционного усилителя.  
2. Экспериментальное исследование двухкаскадного усилителя на базе ОУ.

#### 1. Краткие теоретические сведения

**Операционным усилителем (ОУ)** называется интегральная микросхема, представляющая собой усилитель постоянного тока с параметрами, приближающимися к идеальным. Это - очень высокий коэффициент усиления (сотни тысяч), практически бесконечно большое входное сопротивление (десятки мегаом), малое выходное сопротивление (десятки ом), защищенность от перегрузок, устойчивость к воздействию помех и др.

Амплитудно-частотная характеристика ОУ не имеет резкого спада в области низких частот, а верхняя граничная частота имеет достаточно большое значение (сотни мегагерц).

ОУ строится по двух- или трехкаскадной схеме. Входным каскадом ОУ является балансный дифференциальный усилитель, имеющий два сигнальных входа - прямой и инверсный. Условное обозначение ОУ представлено на рисунке 1, а, б. Стрелки соответствуют выводам подключения питания.

Питание ОУ осуществляется, как правило, от двух разнополярных источников питания одинакового напряжения (рис. 1, в).

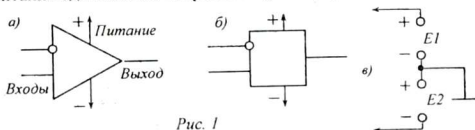


Рис. 1

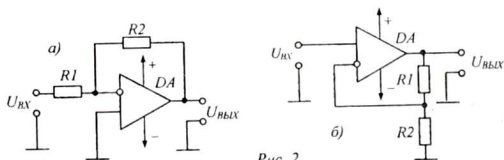


Рис. 2

Верхний вход ОУ (вход с колечком) называется **инвертирующим** входом (при подаче сигнала на этот вход фаза напряжения на выходе противоположна фазе входного напряжения), а нижний вход называется **прямым** (или неинвер-

тирующим) входом (при подаче сигнала на этот вход фаза напряжения на выходе совпадает с фазой входного напряжения).

Поскольку коэффициент усиления ОУ очень велик, то использование его в качестве усилителя возможно лишь при охвате его отрицательной обратной связью (ООС). При отсутствии ООС даже крайне малый сигнал «шума» на входе ОУ даст на его выходе напряжение, близкое к напряжению насыщения.

Типичные схемы усилителя на базе ОУ имеют вид, представленные на рис. 2. Коэффициенты усиления таких усилителей определяются параметрами цепи ООС (отрицательной обратной связи) и формулы для их вычисления соответственно равны:  $k = R2/R1$  для инвертирующего усилителя (рис. 2, а) и  $k = R1/R2 + 1$  – для неинвертирующего (рис. 2, б).

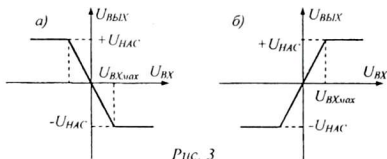


Рис. 3

Амплитудные (передаточные) характеристики инвертирующего и неинвертирующего усилителей с обратной связью представлены на рис. 3. (соответственно 3, а и 3, б). Наклон рабочего участка характеристики определяется, оче-

видно, коэффициентом усиления каскада.

На амплитудных характеристиках имеются ярко выраженные участки насыщения, которые характеризуются тем, что, начиная с некоторого значения входного напряжения  $U_{вхmax}$ , выходное напряжение не увеличивается, а остается постоянным на уровне некоторого значения  $\pm U_{нас}$ , которое определяется напряжением питания микросхем ОУ. Обычно  $\pm U_{нас}$  меньше напряжения питания  $\pm U_{п}$  на 1-3 В.

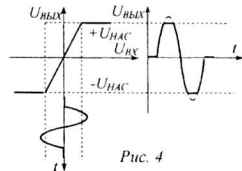


Рис. 4

При  $U_{вх} \geq U_{вхmax}$  амплитуда выходного напряжения не увеличивается, а остается на уровне  $\pm U_{нас}$ , и появляются нелинейные искажения, возрастающие с ростом амплитуды напряжения входного сигнала (рис. 4).

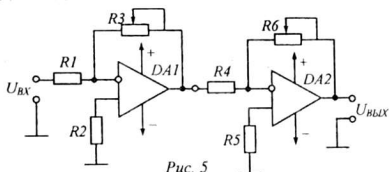
## 2. Схема исследования

Схема лабораторной установки для исследования операционных усилителей представлена на рис. 5.

Объектом исследования в настоящей лабораторной работе является двухкаскадный усилитель, собранный на ОУ - микросхемах DA1 и DA2 типа К140УД8А.

Значения резисторов схемы:  $R1 = R2 = R4 = R5 = 2,2 \text{ кОм}$ ;  
 $R3 = R6 = 10 \text{ кОм}$ .

ОУ питается от источника симметричного напряжения:  $\pm 9$  В.



В схеме предусмотрены контрольные точки для визуализации и измерения параметров сигналов с помощью осциллографа:

- 1) на входе усилителя,
- 2) на выходе первого и входе второго каскада,
- 3) на выходе усилителя.

Усиливаемый сигнал синусоидальной формы подается на усилитель от генератора сигналов Г4-106.

Генератор стандартных сигналов Г4-106 вырабатывает колебания высокой частоты, начиная от 10 кГц до 10 МГц. Весь этот диапазон частот разбит на 7 поддиапазонов с граничными частотами:

0,01 – 0,1 МГц, 0,1 – 0,18 МГц, 0,18 – 0,35 МГц, 0,35 – 0,75 МГц,  
0,75 – 1,70 МГц, 1,70 – 4,00 МГц, 4,00 – 10,00 МГц.

Имеется один дополнительный, специальный поддиапазон с граничными частотами 0,430 – 0,515 МГц, используемый для настройки полосовых фильтров в супергетеродинных радиоприемниках. Переключение поддиапазонов осуществляется с помощью соответствующих кнопок «Установка частоты» с номерами 1 – 8. Первая кнопка включает вспомогательный поддиапазон, вторая кнопка – первый поддиапазон (0,01 ... 0,1 МГц).

Фиксированное выходное напряжение  $U_{ВЫХ} = 1$  В снимается с выхода с маркировкой «1V». Регулируемое напряжение от 0,5 мкВ до 5,0-105 мкВ снимается с выхода « $\mu$ V». Выходы включаются и выключаются с помощью тумблеров «Вкл».

Установка нужного значения регулируемого выходного напряжения осуществляется с помощью двухступенчатого аттенюатора с двумя ручками. Большая (внешняя) ручка обеспечивает ступенчатую регулировку через 10 дБ, а маленькая – плавную регулировку в пределах 10 дБ. Известно, что изменение напряжения на один порядок, то есть увеличение или уменьшение в 10 раз, равняется 20 дБ, поэтому регулировка в пределах от 0 дБ до 10 дБ имеет шкалу черного цвета, которому соответствуют множители, также окрашенные в черный цвет. Регулировка в пределах от 10 дБ до 20 дБ осуществляется шкалой красного цвета, значения которого умножаются на множители «1», «101», «102», «103» и так далее, тоже красного цвета.

Генератор устанавливается в режим непрерывной генерации без модуляции. Для этого глубина модуляции устанавливается равной нулю. Положения остальных ручек не имеют значения при выполнении работы.

Измерение входного напряжения усилителя, а также выходных напряжений усилителя и первого каскада осуществляется с помощью электронного милливольтметра ВЗ-38. Милливольтметр позволяет измерять переменные напряжения величиной от 1 мВ до 300 В. Чувствительность входного усилителя милливольтметра устанавливается с помощью переключателя пределов измерения. Число, на которое установлена ручка переключателя пределов, соответствует максимальному напряжению, при котором стрелка прибора устанавливается на правом краю шкалы. Поэтому цена деления шкалы определяется путем деления максимального значения напряжения на данном пределе на число делений шкалы. Не забудьте: чтобы милливольтметр не вышел из строя из-за перегрузки, перед началом измерений переключатель пределов измерения должен быть установлен на больший предел, чем ожидаемое напряжение.

Наблюдение и измерение параметров сигналов на входе и выходе усилителя осуществляется с помощью осциллографа С1-83. Для этого один из входов осциллографа («I канал» или «II канал») соединяется кабелем с соответствующими гнездами исследуемой схемы.

Измерение параметров сигнала с помощью осциллографа производится по устойчивому изображению этого сигнала на экране с помощью прямоугольной сетки экрана. Высота осциллограммы соответствует двойной амплитуде напряжения сигнала  $2U_{m\text{ген}}$ .

Получение устойчивого изображения сигнала на экране осциллографа осуществляется кнопками и ручками блоков «Развертка» и «Синхронизация». Блок развертки позволяет регулировать частоту развертки дискретно (ступенчато) и плавно. Обе ручки регулировки размещены на одной оси. Кнопки блока синхронизации должны находиться в положении «Внутр. I» или «Внутр. I, II».

### 3. Оборудование и приборы

1. Макет с операционными усилителями.
2. Генератор Г4-106.
3. Осциллограф С1-83.
4. Милливольтметр ВЗ-18.
5. Источник двухполярного питания  $\pm 9$  В.
6. Соединительные проводники.

### 4. Порядок выполнения работы

#### А. Снятие передаточной (амплитудной) характеристики усилителя.

1. Собрать схему исследования, подключив к усилителю источник питания (строго соблюдая полярность!). Вход милливольтметра ВЗ-18 соединить с выходом « $\mu$ V» генератора Г4-106.

2. Включить генератор тумблером «Сеть». Установить минимальную частоту выходного сигнала генератора  $f = 10$  кГц и с помощью ручки « $\mu$ V» установить выходное напряжение  $U_{\text{вых}} = 10$  мВ =  $1,0 \cdot 10^4$  мкВ (черная шкала). Измерить это напряжение милливольтметром и сравнить соответствие показания милливольтметра установленному на выходе генератора напряжению сигнала.

3. Соединив выход генератора с входом осциллографа, получить на экране устойчивое изображение сигнала с генератора. Оценить амплитуду напряжения по числу делений на экране осциллографа.

4. Подключить к выходу генератора вход усилителя, переключить осциллограф и милливольтметр на выход первого каскада усилителя. Установив изображение в пределах экрана ручками управления входного усилителя осциллографа, измерить значение напряжения  $U_{in}$  и определить чувствительность осциллографа..

5. Изменяя выходное напряжение генератора от 0 В до 1-2 В, заполнить таблицу 1:

Таблица 1

$U_{in}$ (мВ)							
$U_{out}$ (мВ)							
$U_m$ (дел)							

Первая строка заполняется по выходному делителю генератора « $\mu V$ ». Вторая строка таблицы заполняется по показаниям милливольтметра, а третья по сетке экрана осциллографа.

Таблица 2

$U_{in}$ (мкВ)							
$U_{out}$ (мВ)							
$U_m$ (дел)							

6. Такие же измерения провести для усилителя в целом, подключив осциллограф и милливольтметр к выходу усилителя. Данные измерений занести в таблицу 2. При этом учесть, что на вход усилителя нужно подавать еще более низкое напряжение, в микровольтах. По окончании измерений обесточить приборы.

7. По результатам измерений построить график зависимости  $U_{out} = f(U_{in})$  и определить диапазон входных напряжений, соответствующий рабочему участку характеристики.

В пределах рабочего участка передаточной характеристики усилителя определить по экспериментальным данным коэффициенты усиления каждого каскада усилителя в отдельности и усилителя в целом.

### **Б. Снятие амплитудно-частотной характеристики усилителя.**

1. Установить на выходе генератора (входе усилителя) напряжение  $U_{in}$  в пределах рабочего участка передаточной характеристики усилителя. Записать значение входного напряжения усилителя и до конца измерений не менять его, оставляя входное напряжение постоянным.

2. К выходу усилителя подключить милливольтметр. С помощью милливольтметра измерить напряжение на выходе усилителя  $U_{out}$  для различных значений частоты входного сигнала. Результаты измерения занести в таблицу 3.

3. Рассчитать значения  $K$  и  $K/K_0$  и занести их в таблицу 3 ( $K_0$  — значение коэффициента усиления на частоте 10 кГц).

Таблица 3

$f$ (кГц)	10	20	40	80	160	320	640	1250	2500	5000
$U_{вых}$ (В)										
$K$										
$K/K_0$										

4. Построить график зависимости:  $K/K_0 = F(\lg(f))$  и определить рабочую полосу частот усилителя для коэффициента частотных искажений  $M = 3$  дБ.

Сделать выводы по проделанной работе, исходя из результатов измерений.

## 5. Содержание отчета

1. Название и цель работы.
2. Условное обозначение и цоколевка микросхемы ОУ.
3. Два способа включения ОУ в схему.
4. Схема лабораторной установки.
5. Таблицы измерений.
6. Графики амплитудной и амплитудно-частотной характеристик усилителя. Выводы по работе.
7. Ответы на контрольные вопросы.

## 6. Контрольные вопросы

1. Что называется операционным усилителем?
2. Каков порядок величин основных параметров ОУ?
3. Сколько входов у операционного усилителя? Как они называются?
4. Чем объясняется необходимость введения отрицательной обратной связи в схемах усилителей на базе ОУ?
5. Какова нижняя граница частотного диапазона работы ОУ?
6. Чем определяется коэффициент усиления на базе ОУ?
7. Какими параметрами усилителя на базе ОУ определяется диапазон входного напряжения усилителя?
8. Чем определяется максимальное значение напряжения на выходе ОУ?

## 7. Литература

1. Забродин Ю.С. Промышленная электроника — М.: Высшая школа, 1982.
2. Хоровиц П., Хилл У. Искусство схемотехники. Ч. 1, II: Пер. с англ. / Под ред. М.В. Гальперина — М.: Мир., 1983.
3. Основы промышленной электроники / Под ред. В.Г. Герасимова — М.: Высшая школа, 1986.
4. Щербаков В.И., Гредов Г.И. Электронные схемы на операционных усилителях: Справочник. — Киев: Техника, 1983.



## Лабораторная работа 17

### ИЗУЧЕНИЕ ГЕНЕРАТОРОВ ЛИНЕЙНО-ИЗМЕНЯЮЩЕГОСЯ НАПРЯЖЕНИЯ

**Цель работы:** Ознакомиться с принципами формирования импульсов с линейно-изменяющимся напряжением.

**Содержание работы:** Исследование работы генераторов пилообразного напряжения и треугольных импульсов.

#### 1. Краткие теоретические сведения

Генератором линейно-изменяющегося напряжения (ГЛИН) называется генератор, вырабатывающий периодические импульсы треугольной формы (рис. 1). Наиболее распространенными ГЛИН являются генераторы линейно нарастающего напряжения (*а*), линейно убывающего напряжения (*б*), нарастающе-убывающего напряжения (*в*). Стороны треугольника представляют собой отрезки прямых, описываемых линейной функцией.



Рис. 1

Линейной функцией, как известно, называется уравнение первой степени вида  $y = a + bx$ , где  $a$  и  $b$  – постоянные величины. График этой зависимости  $y = f(x)$  представляет собой прямую линию. По аналогии с этим, ток, изменяющийся по закону  $I = I_0 + kt$ , называют линейно изменяющимся током. При  $k = 0$  ток имеет постоянное значение  $I = I_0$ . При  $k > 0$  ток линейно возрастает, а при  $k < 0$  ток линейно убывает (рис. 2).

В идеальном случае линейно-возрастающее напряжение можно получить в схеме заряда конденсатора от идеального источника постоянного тока ( $I = const$ ) через ключ  $K$  (рис. 3, *а*). В отличие от источника э.д.с., величина тока которого зависит от нагрузки, источником тока называют источник, величина тока которого совершенно не зависит от сопротивления и мощности нагрузки.

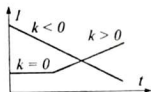


Рис. 2

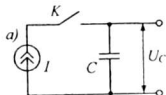


Рис. 3

На рисунке 3, *б* показан процесс заряда конденсатора  $C$  от идеального источника постоянного тока ( $I = const$ ) при замыкании и размыкании ключа  $K$ . Видно, что при постоянном значении тока  $I$  заряд конденсатора увеличивается линейно по закону  $Q = It$ . Также линейно изменяется и напряжение на обкладках конденсатора  $U_C = Q/C$  или  $U_C = (I/C) \cdot t$ . Если начальное напряжение на конденсаторе не равно нулю, то в общем случае напряжение на конденсаторе

$$\text{равно } U_C = U_0 + \frac{I}{C} \cdot t.$$

При использовании реального источника тока, внутренняя проводимость которого не равна нулю, ( $g = \text{const}$ ), по мере возрастания напряжения на конденсаторе возрастает ток утечки через внутреннюю нагрузку  $g$ :  $I_g = U_C \cdot g$  (рис. 4) и ток заряда конденсатора уменьшается, то есть,  $I_C = I - I_g$ . Поэтому при ис-

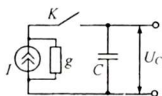


Рис. 4

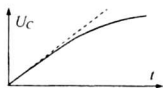


Рис. 5

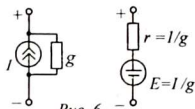


Рис. 6

пользовании реального источника тока заряд конденсатора происходит не линейно, а по экспоненциальному закону (рис. 5). Ток заряда и напряжение на конденсаторе изменяются по экспоненциальному закону:

$$I_C = I \cdot e^{-\frac{gt}{C}}, \quad U_C = E \cdot (1 - e^{-\frac{gt}{C}}), \quad \text{где } E = \frac{I}{g} \text{ — эквивалентная э.д.с.}$$

источника напряжения.

Согласно теореме об эквивалентном источнике тока источник напряжения (э.д.с.) всегда можно заменить эквивалентным источником тока и наоборот, источник тока — эквивалентным источником напряжения (рис. 6). При этом внутреннее сопротивление источника напряжения  $r$  равно обратной величине проводимости источника тока  $r = 1/g$ , а э.д.с. источника напряжения  $E = I/g$ .

Существенно повысить линейность выходного напряжения можно, применяя компенсационную схему на базе операционного усилителя (ОУ). Простейшим вариантом такой схемы является интегратор. На рисунке 7 представлена схема простейшего интегратора. В нём используется процесс заряда конденсатора  $CI$  выходным током операционного усилителя.

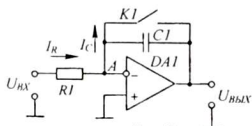


Рис. 7

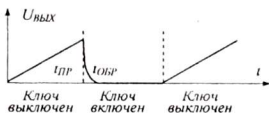


Рис. 8

Из свойств ОУ следует, что ток и напряжение в точке  $A$  близки к нулю. Это означает, что входной ток через резистор  $R1$ , обусловленный постоянным входным напряжением  $I_R = U_{вх} / R$ , равен току заряда  $I_C$  конденсатора  $CI$ , обусловленному выходным напряжением ОУ, то есть  $I_C = Q / t = CI \cdot U_{вых} / t$ .

Из равенства  $I_R = I_C$  следует:  $\frac{U_{вх}}{R1} = \frac{CI \cdot U_{вых}}{t}$ ; откуда  $U_{вых} = \frac{U_{вх}}{R1CI} \cdot t$ .

При условии  $U_{вх} = \text{const}$  выходное напряжение изменяется линейно. Скорость нарастания выходного напряжения зависит от постоянной времени  $RC$ -цепочки  $\tau = R1CI$ . Для возвращения схемы в исходное состояние конденса-

тор необходимо разрядить, для чего используется ключ  $KI$ , который необходимо замкнуть. Временные диаграммы работы схемы приведены на рисунке 8. Во время рабочего хода ( $t_{рп}$ ) выходное напряжение растет линейно, а во время обратного хода ( $t_{одр}$ ) – резко падает до нуля. Напряжение такой формы называется пилообразным.

Разряд конденсатора можно автоматизировать, включив параллельно конденсатору транзистор, работающий в режиме управляемого ключа (рис. 9).

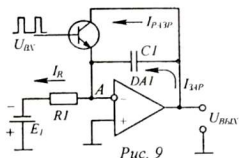


Рис. 9



Рис. 10

Чтобы получить периодические импульсы напряжения идеально пилообразной формы, которые показаны на рисунке 10, разряд конденсатора должен происходить практически мгновенно и время замкнутого состояния ключа должно быть минимальным. Для этого управляющие импульсы делают очень короткими, имеющими практически иглообразную форму.

Наиболее простой схемой ГЛИН является генератор треугольных импульсов (ГТИ). Каждый импульс представляет равнобедренный треугольник, то есть, первую половину периода выходное напряжение линейно нарастает, а вторую половину периода – линейно убывает (рис. 12).

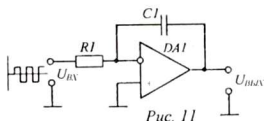


Рис. 11



Рис. 12

На рисунке 11 показана схема простейшего генератора треугольных импульсов на основе интегратора. Управление генератором осуществляется чередующимися двухполярными прямоугольными импульсами. Сначала на вход подается положительное напряжение и, пока напряжение на входе положительное, конденсатор заряжается по цепи: вход –  $R1$  –  $C1$  – выход. При этом напряжение на выходе уменьшается. С момента, когда полярность напряжения на входе скачком изменяется на отрицательную, конденсатор начинает разряжаться по цепи: выход –  $C1$  –  $R1$  – вход. Разряд продолжается до тех пор, пока напряжение на входе не станет снова положительным.

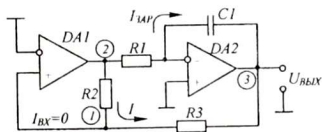


Рис. 13

С момента, когда полярность напряжения на входе скачком изменяется на отрицательную, конденсатор начинает разряжаться по цепи: выход –  $C1$  –  $R1$  – вход. Разряд продолжается до тех пор, пока напряжение на входе не станет снова положительным.

Обратите внимание, что заряд и разряд происходят с одной и той же скоростью (с одной и той же постоянной времени  $-RCI$ ). Частота и период управляющих импульсов должны быть такими, чтобы переключение с заряда на разряд происходило до достижения выходным напряжением значения насыщения, то есть  $|U_m| < |U_{нас}|$ .

Автогенератор треугольных импульсов может быть построен на основе совместной работы интегратора и компаратора (рис. 13). *Компаратор* является устройством с двумя состояниями «0» и «1» и его выходное напряжение может принимать только одно из двух значений. Если входное напряжение положительно, выходное напряжение компаратора равно  $U_{вых} = +U_{нас}$ , если входное напряжение отрицательно, выходное напряжение равно  $U_{вых} = -U_{нас}$ , независимо от величины входного напряжения.

В данной схеме компаратор *DA1* через делитель напряжения *R3R2* анализирует выходное напряжение интегратора *DA2* и, как только оно достигнет порогового уровня  $U_{пор} = +U_{max}$  или  $U_{пор} = -U_{max}$ , выходное напряжение компаратора скачком изменяется на противоположное и конденсатор в интеграторе переходит с заряда на разряд или обратно.

Принцип работы данного генератора заключается в том, что напряжение на прямом входе компаратора периодически меняется. Половину периода на входе компаратора напряжение положительно  $U_{вх} > 0$ , при этом напряжение на его выходе  $U_{вых} = +U_{нас}$  и конденсатор интегратора заряжается, вторую половину периода напряжение на входе компаратора отрицательно ( $U_{вх} < 0$ ), при этом напряжение на его выходе равно  $U_{вых} = -U_{нас}$  и конденсатор интегратора разряжается.

Пусть компаратор *DA1* находится в состоянии «1», то есть на его входе (в точке 1) действует уровень  $U_{вх} = U_1 > 0$  и напряжение на его выходе (в точке 2)  $U_{вых} = +U_{нас}$ . В это время происходит заряд конденсатора *C1* по цепи: точка 2 – *R1* – *C1* – точка 3. При этом потенциал левой обкладки конденсатора повышается, а правой – понижается. Выходное напряжение (напряжение в точке 3) убывает и становится всё более отрицательным (участок ОА на рис. 14).

Поскольку входной ток ОУ практически всегда равен нулю из-за его высокого входного сопротивления, между точками 2, 3, то есть через резисторы *R2* и *R3* (см. рис. 14), протекает один и тот же ток, равный

$$I = \frac{U_2 - U_3}{R_2 + R_3}.$$

Потенциал точки 1 (вход компаратора) можно определить как  $U_1 = U_2 - I \cdot R_2$  или  $U_1 = U_3 + I \cdot R_3$ . Отсюда, подставив вместо *I* выражение  $I = \frac{U_2 - U_3}{R_2 + R_3}$ ,

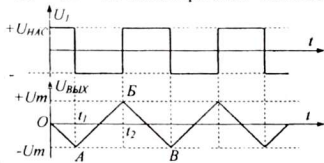


Рис. 14

можно найти  $U_1 = (U_2 \cdot R_3 + U_3 \cdot R_2) / (R_2 + R_3)$ .

Здесь  $U_2 = +U_{нас}$  и оно постоянно, а  $U_3$  постепенно, по мере заряда конденсатора  $C1$ , становится всё более отрицательным. Поэтому, пока  $U_2 \cdot R_3 + U_3 \cdot R_2 > 0$ , на входе компаратора  $DA1$  напряжение положительно. И, как только оно станет отрицательным, компаратор переключится в противоположное состояние с выходным напряжением  $U_2 = -U_{нас}$ . Переключение компаратора происходит в момент, когда  $U_1 = 0$ , то есть,  $U_2 \cdot R_3 + U_3 \cdot R_2 = 0$ .

Это произойдёт при условии  $U_3 = -\frac{R_3}{R_2} \cdot U_2$ . Это есть пороговое напряжение переключения компаратора  $U_{пор} = -\frac{R_3}{R_2} \cdot U_{нас}$ . В общем случае

$$|U_{пор}| = \frac{R_3}{R_2} \cdot |U_{нас}|.$$

При переключении компаратора напряжение в точке 2, то есть напряжение  $U_2$ , скачком изменится от  $+U_{нас}$  до  $-U_{нас}$ , напряжение на входе интегратора  $DA2$  станет отрицательным и конденсатор  $C1$  начнет разряжаться по цепи: точка 3 -  $C1$  -  $R1$  - точка 2. При этом потенциал точки 3 повышается и постепенно от отрицательных значений переходит к положительным (участок  $AB$ ). Одновременно потенциал точки 1, определяемый по той же формуле  $U_1 = (U_2 \cdot R_3 + U_3 \cdot R_2) / (R_2 + R_3)$ , по мере роста напряжения  $U_3$  возрастает и приближается к нулю. Как только оно станет равным нулю, компаратор переключится в состояние «1» и конденсатор  $C1$  вновь начнет заряжаться (участок  $BB$ ) и так далее...

Амплитуда колебаний  $U_m$  ГЛИН определяется порогом срабатывания компаратора:  $|U_m| = |U_{пор}| = \frac{R_3}{R_2} \cdot |U_{нас}|$ . Отсюда следует, что отношение

$$\frac{|U_m|}{|U_{нас}|} = \frac{R_3}{R_2}, \text{ то есть, необходимо, чтобы } R_3 < R_2.$$

Интервал времени от момента  $t_1$  до момента  $t_2$ , равный времени перезаряда конденсатора  $C1$  в пределах  $\pm U_m$  под действием напряжения  $\pm U_{нас}$ , равен половине периода колебаний автогенератора.

$$U_{вых}(t_2) = U_{вых}(t_1) + \frac{1}{R1C1} \cdot \int_{t_1}^{t_2} U_{нас} \cdot dt \text{ и так как } U_{нас} = const, \text{ то можно}$$

$$\text{записать: } +U_m = -U_m + \frac{U_{нас}}{R1 \cdot C1} \cdot \frac{T}{2} \text{ или } 2U_m = \frac{U_{нас}}{R1 \cdot C1} \cdot \frac{T}{2}.$$

$$\text{Отсюда, с учетом того, что } \frac{|U_m|}{|U_{нас}|} = \frac{R_3}{R_2}, \text{ получим } T = 4 \cdot \frac{R1C1R3}{R2}.$$

## 2. Схема исследования

В данной работе исследуются две схемы генераторов линейно-изменяющегося напряжения на операционных усилителях:

1. Генератор пилообразного напряжения по схеме интегратора с  $RC$  – цепью и внешним управлением (рис. 15)

2. Автогенератор треугольных импульсов с совместной работой компаратора и интегратора (рис. 16).

Первая схема позволяет дискретно изменять сопротивление и ёмкость

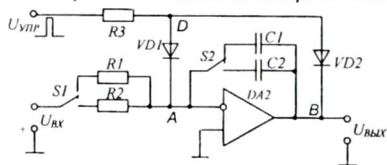


Рис. 15

времязадающей  $RC$ -цепочки интегратора. От их величины зависит время нарастания и спада выходного напряжения, то есть крутизна импульсов.

Конденсатор может заряжаться от источника постоянного напряжения  $U = 1$

В, обеспечивающего ток заряда конденсатора  $C1$  через резистор  $R1$  до достижения на обкладках конденсатора напряжения насыщения  $U_{нас} \approx U_{пит}$ , то есть практически до напряжения питания. Для получения пилообразного напряжения конденсатор нужно разряжать до момента достижения напряжения насыщения (досрочно). Разряд конденсатора осуществляется с помощью диодного ключа, на который подаются кратковременные управляющие импульсы. Ключ построен на диодах  $VD1$  и  $VD2$ .

В обычном состоянии диоды  $VD1$  и  $VD2$ , включенные последовательно и навстречу друг другу, не пропускают ток ни в одном, ни другом направлении. Когда на аноды диодов подается большое положительное управляющее напряжение, диоды открываются и пропускают ток разряда конденсатора, который течет по цепи:  $B - VD2 - D - VD1 - A$ .

Поскольку питание схемы требует двух разнополярных источников, для этого используются два источника питания ИЭПП-1 или один источник с симметричными выходами и со средней нулевой точкой. Стабилизированное входное напряжение  $U = -1$  В подается от встроенного в схему параметрического стабилизатора напряжения. Поэтому на установку подается только двухполярное питание  $\pm 5$  В. Входное напряжение выбрано отрицательным, чтобы конденсатор заряжался так, чтобы выходное напряжение линейно нарастало.

Управляющие импульсы на диодный ключ подаются от отдельного генератора кратковременных прямоугольных импульсов с большой скважностью.

Схема автогенератора треугольных импульсов построена на двух ОУ, первая из них ( $DA1$ ) работает в режиме компаратора, а вторая ( $DA2$ ) – в режиме интегратора (рис. 16). Работа компаратора управляется интегратором, а работа интегратора управляется компаратором. Выход компаратора непосредственно связан с входом интегратора с времязадающей цепочкой  $R4C1$  (или  $R4C2$ ). Выход интегратора через переменный резистор  $R5$  соединен с входом компаратора. В качестве напряжения сравнения берется нуль, который подается на инверсный вход компаратора через резистор  $R1$ .

Так как напряжение на входе ОУ не должно быть слишком большим, оно ограничивается с помощью двух встречно включенных диодов  $VD1$  и  $VD2$ . При этом входное напряжение компаратора колеблется в пределах  $-0,5 \dots +0,5$  В.

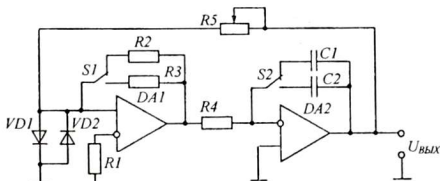


Рис. 16

Изменяя сопротивление резистора  $R5$  можно изменять *порог срабатывания* и переключения компаратора  $|U_{пор}| = \frac{R5}{R1} \cdot |U_{нас}|$  или  $|U_{пор}| = \frac{R5}{R2} \cdot |U_{нас}|$ . Уменьшение порогового напряжения равносильно уменьшению амплитуды формируемых импульсов. Одновременно с уменьшением амплитуды возрастает частота колебаний.

Переключатели  $S1$  и  $S2$  позволяют дискретно изменять амплитуду и скорость нарастания и спада выходного напряжения.

### 3. Оборудование и приборы

1. Макет генератора пилообразного напряжения на интеграторе.
2. Макет генератора треугольных импульсов на компараторе и интеграторе.
3. Источник двухполярного электропитания  $\pm 5$  В.
4. Генератор прямоугольных импульсов.
5. Осциллограф С1-67.
6. Соединительные проводники.

### 4. Порядок выполнения работы

1. Зарисовать схему генератора пилообразного напряжения (рис. 9). Объяснить работу транзисторного ключа по разряду конденсатора  $C1$ .

2. Зарисовать схему генератора треугольных импульсов (рис. 11). Описать принцип формирования обеих частей импульса и объяснить, почему время нарастания и спада напряжения импульса равны.

3. Зарисовать схему автогенератора линейно-изменяющегося напряжения (рис. 14). Объяснить принцип взаимодействия компаратора и индикатора.

4. Собрать схему для проверки и настройки генератора прямоугольных импульсов (рис. 17). Включить питание, получить на экране осциллографа осциллограмму прямоугольных импульсов. Проверить, что частота импульсов регулируется.

5. Собрать схему для исследования генератора пилообразного напряжения (рис. 18). Включить питание. Изменяя частоту генератора управляющих импульсов, а также комбинируя переключателями  $S1$  и  $S2$ , добиться получения

на экране осциллографа осциллограммы, подобной осциллограмме на рис. 10. Зарисовать осциллограммы ГПН при 2-3 различных положениях переключателей  $S_1, S_2$ .

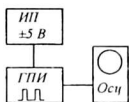


Рис. 17

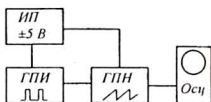


Рис. 18

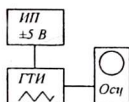


Рис. 19

6. Собрать схему для исследования генератора линейно-изменяющегося напряжения - генератора треугольных импульсов (рис. 19). Изменяя сопротивление  $R_5$ , и манипулируя переключателями, проверить работу автогенератора в различных режимах и сделать выводы. Зарисовать осциллограммы ГТИ.

### 5. Контрольные вопросы

1. Что такое «источник тока» и как записывается для него закон Ома?
2. Нарисуйте и сравните эквивалентные схемы источников тока и э.д.с.
3. Что такое «идеальный источник тока» и «идеальный источник э.д.с.»?
4. На чем основан принцип получения линейно-изменяющегося напряжения?
5. Что представляет собой «пилообразное напряжение»?
6. Что представляет собой компаратор?
7. При каком условии происходит переключение компаратора?
8. Что означает «пороговое напряжение»?
9. Как работает мультивибратор на основе компаратора и как зависит период колебаний от емкости конденсатора?
10. Сколько входов имеет компаратор?
11. Почему ток заряда конденсатора в интеграторе повторяет входной ток?
12. Как изменить скорость нарастания и спада выходного напряжения интегратора?
13. Зависит ли частота колебаний генератора ГЛИН от величины порогового напряжения компаратора?
14. От чего зависит частота колебаний генератора треугольных импульсов?

### 6. Литература

1. Шило В.Л. Линейные интегральные схемы. – М.: Сов. радио, 1979.
2. Кофлин Р., Дрискол Ф. Операционные усилители и линейные интегральные схемы. – М.: Мир, 1979.
3. Коннели Дж. Проектирование и применение операционных усилителей. – М.: Мир, 1977, с.175-177, 189-191.
4. Титце У., Шенк К. Полупроводниковая схемотехника. – М.: Мир, 1982, с. 141-145, 307-311.



## Рекомендуемая литература

1. Ерофеев Ю. Н. Импульсная техника: Учеб. пособие для радиотехн. спец. вузов. – М.: Высш. шк., 1984.
2. Основы промышленной электроники: Учеб. пособие для неэлектротехн. спец. вузов / В. Г. Герасимов и др. – М.: Высш. шк., 1986.
3. Шило В. Л. Популярныe цифровые микросхемы: Справочник. – М.: Радио и связь, 1989.
4. Горбачев Г. Н., Чаплыгин Е. Е. Промышленная электроника: Учебник для вузов. – М.: Энергоатомиздат, 1988.
5. Схемотехника ЭВМ: Учебник для вузов спец. ЭВМ / Под ред. Г. Н. Соловьева. – М.: Высш. шк., 1985.
6. Стрыгин В. В. Основы автоматики и вычислительной техники. – Москва: Энергоиздат. 1981.
7. Халиуллин Р. Н. Учебно-методическая разработка по физическим основам электронно-вычислительной техники. – Фрунзе: КГУ, 1987.
8. Халиуллин Р. Н., Саримсаков А. А. Лабораторный практикум по радиотехнике и радиоэлектронике. Часть 3. Элементы вычислительной техники. Ош, 1995 г.
9. Шило В.Л. Линейные интегральные схемы. – М.: Сов. радио, 1979, с.188-195.
10. Кофлин Р., Дрискол Ф. Операционные усилители и линейные интегральные схемы. – М.: Мир, 1979.
11. Коннели Дж. Проектирование и применение операционных усилителей. – М.: Мир, 1977, с.175-177, 189-191.
12. Забродин Ю.С. Промышленная электроника — М.: Высшая школа, 1982.
13. Хоровиц П., Хилл У. Искусство схемотехники. Ч. I, II: Пер. с англ. / Под. ред. М.В. Гальперина — М.: Мир., 1983.
14. Щербаков В.И., Гредов Г.И. Электронные схемы на операционных усилителях: Справочник. — Киев: Техника, 1983.

## ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ .....	3
1. Изучение логических элементов .....	4
2. Снятие и анализ передаточной характеристики логического элемента .....	15
3. Анализ и синтез логических схем .....	25
4. Изучение работы триггеров .....	31
5. Моделирование триггеров на ИМС .....	44
6. Исследование работы интегральных триггеров .....	51
7. Изучение счетчиков электрических импульсов .....	57
8. Изучение шифраторов и дешифраторов .....	68
9. Исследование работы регистров .....	76
10. Изучение работы арифметических устройств .....	86
11. Изучение временных характеристик ИМС .....	96
12. Изучение генераторов прямоугольных импульсов на ИМС .....	104
13. Изучение работы одновибратора .....	115
14. Исследование процессов формирования и преобразования электрических импульсов .....	122
15. Логическая обработка электрических импульсов .....	129
16. Исследование операционного усилителя .....	137
17. Изучение генераторов линейно-изменяющегося напряжения .....	143
Рекомендуемая литература .....	151

Подписано в печать: 21.10.2008

Формат: 60x84 1/16

Объем: 9,5 п.л.

Заказ: №

Тираж: 200 экз.

---

ОшГУ, Редакционно-издательский отдел «Билим»  
г. Ош, ул. Ленина, 331, каб.135. Тел.: 72061.

БИБЛИОТЕКА  
Ошского государственного  
университета

ИНВ № 100-007



934126